戦略的イノベーション創造プログラム
(SIP)
2020年度
研究開発成果等報告書

課題名：IoE社会のエネルギーシステム

研究開発項目：B-①(1). WBG系半導体向け高速デジタルコントローラの開発

研究開発テーマ：「超高速デジタル制御を有するノイズフリーUSPMとその応用技術の開発」

研究期間　　：2020年4月1日　～　2021年3月31日

研究責任者	氏　名	伊東淳一
	所属機関	国立大学法人　長岡技術科学大学
	部　署	大学院工学研究科　技術科学イノベーション専攻
	役　職	教授

研究開発成果等の概要

個別テーマ１ ノイズフリーEMC フィルタの開発

・インバータ自身をアクティブ回路として使用し，パッシブ回路のみでインバータの発生するコモンモード電圧をキャンセルすることの可能なパッシブコモンノイズキャンセラ(PCC)を試作・開発し，スイッチング周波数成分から伝導性 EMI を最大で 50 dB 程度低減でき，10 MHz 程度まで低減効果を有することを確認した。

・SiC-MOSFET インバータのスイッチングタイミングを検出・制御するだけで，並列接続時の電流のバランス制御が可能な制御法を開発し，実験によりその効果を確認した。

個別テーマ２ アクティブゲートドライバの開発

・スイッチング特性の向上を目的としたシミュレーション検討を実施した結果、昨年度の 1 次試作基板からパラメータの変更が必要となった。そこで 2 次試作として、昨年度に製作したアクティブゲートドライバ基版に対し、ゲートバイアス電圧指令値の変更、主回路 MOSFET 素子の変更、フィードバックゲインの変更、スイッチング周波数 50kHz 対応のための出力段パワーアンプの検討を実施した。これらの改良を加えた 2 次試作基板について、新たなダブルパルス試験装置を立ち上げ、動作試験を実施した。

個別テーマ３ 瞬時デジタル駆動制御向け制御手法・ハードウェアの開発

・USPM 用ディジタルコントローラの設計を完了させ、ヘッドスプリングで基板の製造を行った。試作基板の基本機能検証を、東京電機大学とヘッドスプリングで協調して行い、SoC-FPGA における CPU 部と FPGA 部それぞれの動作確認、AD コンバータ、DA コンバータの動作確認を行い、基本機能の動作確認を行った。

・アクティブゲートドライバ用コントローラの仕様設計、回路設計、アートワーク設計、試作(8 式)を完了させた。

・電源ユニットの直並列デジタルリンクについては. 多数の電源ユニット，異なる特性の電源ユニットの受動性に基づく直並列手法に関する理論を完成した. これはパルス密度変調を含む制御手法として本プロジェクトに適用できることから，これに基づく小型コンバータの実証回路を製作した.

個別テーマ４ USPM のマスターコントローラとシステム応用技術開発

・USPM の応用として，モジュラー・マルチレベルコンバータ(MMC)を対象にした制御法の検討を行った。実験より入力力率 99.8%，電流 THD2.90 を確認でき，当初の目標(THD3%以内)を達成できた。出力電圧の評価では，マスターコントローラの制御と，協調制御系により各セルのコンデンサ電圧を 10%以下の偏差に抑制されることを確認した。

・当初の目標である，各セルが有する制御器の干渉を抑制し，システムの安定化を図る電流ドループ制御の理論的検討，および実機検証を実施し，目標を達成した。シミュレーション結果より，提案制御適用時の交流電流ひずみ率は 0.03%となり，良好な正弦波波形が得られていることを確認した。また実機試験においても同等の結果が得られた。三相システムについては，本制御を 1 相分と見立てることで拡張が可能であることから，問題ないと考えられる。

・USPM の適用例として DCDC コンバータの並列動作を検討した。車載の補機用 DCDC コンバータは様々な車載補機に電力を供給する機能を有している。車載補機は多岐にわたり合計の電力負荷は大きく変動する。DCDC コンバータは、全出力領域で高効率を保つことは難しく、特に低電流領域での効率が低くなる。この欠点を解消する手段として、小型の DCDC コンバータを並列接続し、車載補機の電力

負荷変動に合わせて小型DCDCコンバータの動作状態を調整して広い負荷範囲での効率を向上させる手段が考えられる。このような用途にUSPMの並列接続構成が有効であることが考えられる。