

**戦略的イノベーション創造プログラム
(SIP)
2018年度
研究開発成果等報告書**

課題名：脱炭素社会実現のためのエネルギーシステム

**研究開発項目：D- WBG系半導体向け高速デジタルコントローラ
の開発**

**研究開発テーマ：「超高速デジタル制御を有するノイズフリーUSPM
とその応用技術の開発」**

研究期間：2018年11月1日 ～ 2019年3月31日

研究 責任者	氏 名	伊東淳一
	所属機関	国立大学法人 長岡技術科学大学
	部 署	大学院工学研究科 技術科学イノベーション専攻
	役 職	教授

研究開発成果等の概要

個別テーマ1 ノイズフリーEMC フィルタの開発

USPM のノイズレス化技術に対する課題抽出を行った。特に WBG 系半導体を用いたパワーエレクトロニクス機器においては 50 ~ 100 MHz 程度の周波数帯域にまでノイズの周波数範囲が広帯域化すると考えられる。従来の EMI フィルタに用いられている受動素子の自己共振周波数は 10 MHz 以下であることから、従来の EMI フィルタでは広帯域化したノイズを低減できない。さらに、150 kHz 以下のノイズ規制も検討されており、スイッチング周波数成分も十分低減することが望まれており、その方法について検討した。低周波数領域については従来のアクティブコモンノイズキャンセラ (ACC) のノイズ低減効果の改善、高周波数領域についてはインダクタの自己共振周波数の高周波化について検討した。

個別テーマ2 アクティブゲートドライバの開発

広帯域電流検出技術の確立のため、スイッチング特性測定装置を立ち上げ、デバイスのソース配線インダクタンスに誘起する電圧から、ソース電流を再現できることを確認した。また新たにゲート駆動電流による測定誤差を補償する手法を開発した。また次年度以降にソース配線インダクタンスの高周波領域におけるインピーダンス特性を詳細に把握するため、低インピーダンスに対応したネットワークアナライザを導入した。

個別テーマ3 瞬時デジタル駆動制御向け制御手法・ハードウェアの開発

パワーデバイスのゲート駆動回路を集積化においては USPM 用デジタルコントローラの基本設計と並行して、東京電機大学、ヘッドスプリング社と協調して、基板の基本設計からパワーデバイスを並列駆動するゲート駆動アレー回路の基本設計および検討を行った。特に、デジタルゲート駆動回路ユニットの独立性を保ち、1MHz 以上のパワーデバイスの駆動が可能となる、ドライバアレー回路の設計および仕様をまとめた。

FPGA を用いた複数 USPM の同時駆動においては検証用プラットフォームとして HILS が導入されることに合わせて、これまでに開発した GaN HEMT ゲートドライブ回路を基に検証システムの構築を行った。シミュレーションにより、8 ビット・デジタルアクティブゲートアレー回路による、SiC MOSFET を想定した駆動特性の検証を行い、素子バランス、回路バランスなどの調整能力があることを検証した。

個別テーマ4 USPM のマスターコントローラとシステム応用技術開発

本研究で開発する MMC の回路構成（電源、セル数）を検討した。本回路は単相 AC-DC 変換器を対象にして、フルブリッジ構成とする。USPM のセル数は 8 つであり、それぞれが電流、電圧制御の役割を担う。技術調査は、国内外の論文調査を行い、主に MMC の制御技術を抽出して情報収集した。