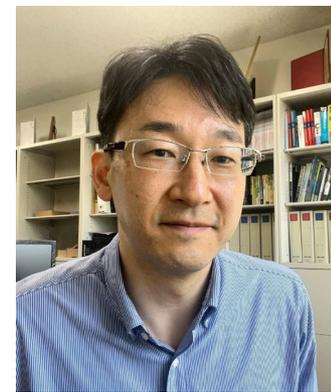


# 高効率自動設計による次世代AI回路・システム

## ローカルLLM支援によるエッジAI半導体の次世代高効率設計基盤の創出



**研究開発代表者：**石原亨（名古屋大学大学院情報学研究科 教授）

**主たる研究分担者所属機関：**名古屋大学、東京大学、京都大学、NTT、大阪大学、千葉工業大学、広島大学

### 【研究開発目標】

ローカルLLMを活用するLocal-LLM-Aided Design (L-LAD)技術とローカルLLMをファインチューニングする技術を協調して開発し、それを柱に日本のEDA研究体制ならびにEDA研究力の再構築を図る。

### 【研究開発概要】

世界の半導体設計はLLMを設計に活用するLLM-Aided Design (LAD)が主流となりつつある。日本が半導体設計力を高めるためには、LLMの中でも独自にカスタマイズ可能なローカルLLMの活用が鍵となる。本課題では、ローカルLLMを活用するL-LAD技術とローカルLLMをファインチューニングする技術を協調して開発する。各社が自社IPを保護しつつ独自に設計効率を向上できるL-LAD技術に基づき、次世代エッジAI半導体（トランスフォーマ回路やニューロモルフィック回路および光電融合AI回路等）の開発を高効率化する。具体的には、チップのエネルギー効率を維持しながら、設計期間を半減させることを目指す。産業展開やEDA企業との連携、人材育成への波及効果も狙う。

