

SiCパワー半導体の性能が大幅に向上 効率的なエネルギー利用を可能に

木本 恒暢 Kimoto Tsunenobu

京都大学 大学院工学研究科 教授

2018年よりOPERA「超スマートエネルギー社会基盤技術共創コンソーシアム」領域統括

特集 1

OVERVIEW ■

カーボンニュートラルの実現に向け、省エネや効率的なエネルギー利用を可能にする技術として、シリコンカーバイド(SiC)を用いたパワー半導体の活用が進んでいる。京都大学大学院工学研究科の木本恒暢教授は、SiCパワー半導体で長年課題だった酸化膜/SiC界面の欠陥を大きく低減させることにより、低コスト、高信頼性、大幅な性能向上を同時に達成する基盤技術を確立した。また、SiC半導体を用いた集積回路においても、高温での基本動作を実証し、多様な環境下での活用に道を拓いた。

産学コンソーシアムで目指す 学理研究と高度技術の融合

日本政府は2016年1月、日本が目指すべき未来社会の姿として「Society 5.0」を提唱した。これは、狩猟社会(Society 1.0)、農耕社会(Society 2.0)、工業社会(Society 3.0)、情報社会(Society 4.0)に続く、人間中心の新たな社会の実現を目指すものだ。IoT(Internet of Things)で全ての人とモノがつながり、さまざまな知識や情報が共有され、今までにない新たな価値を生み出すことで、経済発展と社会的課題の解決を目指している。

京都大学は、このSociety5.0およびその先に到来する極限的な省エネ・低環境負荷・安全かつ高機能社会の実現に向け、19年1月に革新的半導体技術の開発を行うOPERA「超スマートエネルギー社会基盤技術共創コンソーシアム」を立ち上げた(図1)。領域統括を担うのは、京都大学大学院工学研究科の木本恒暢教授だ。コンソーシアムは、イノベーション創発のカギを握る学理研究と普遍性のある高度技術の融合を推進するとともに、次世代研究者の育成を図ることを目的としている。

半導体分野で高い国際競争力を発揮するには、技術的な優位性を生かしつつ、デバイスだけでなく周辺装置も含めた研究開発を展開していくこと

が重要だ。「コンソーシアムでは、初期段階においては非競争領域で参画機関が協力して研究開発し、事業化の見込みが立ったら競争領域で個別の共同研究に発展する仕組みになっています」と木本さんは説明する。

また、大型共同研究を企画・実施する京都大学オープンイノベーション機構や京都府、京都市といった自治体とも連携し、省エネ・高効率エネルギー利用技術の開発に取り組む地元企業に対して、コンソーシアム研究者が技術指導を行うなど、地域との協働によるスマートエネルギーイノベーションの創出にも取り組んでいるという。

課題解決のカギとなる技術テーマは、イノベーション創発のカギを握る学理研究と普遍性のある高度技術

の融合を見据えた6つを設定した。「SiCパワー半導体信頼性向上のための設計技術」「耐環境SiC複合材料基盤技術」「ワイドギャップ半導体を用いた超高感度センサー技術」「高効率・大電力変換パワーモジュール・受動素子技術」「パワープロセッシング技術・次世代システム応用」「電力パケット化・ルーティング技術」である。

このうち木本さんが主導する「SiCパワー半導体信頼性向上のための設計技術」では、革新的半導体技術を基盤としたエネルギーイノベーションとなる2つの研究成果が相次いで生まれている。長年の課題であった「非酸化の酸化膜形成によるSiCパワー半導体(トランジスタ)の高性能化」と「低消費電力集積回路の350度基本動作実証」だ。

図1 超スマートエネルギー社会基盤技術共創コンソーシアムの概要

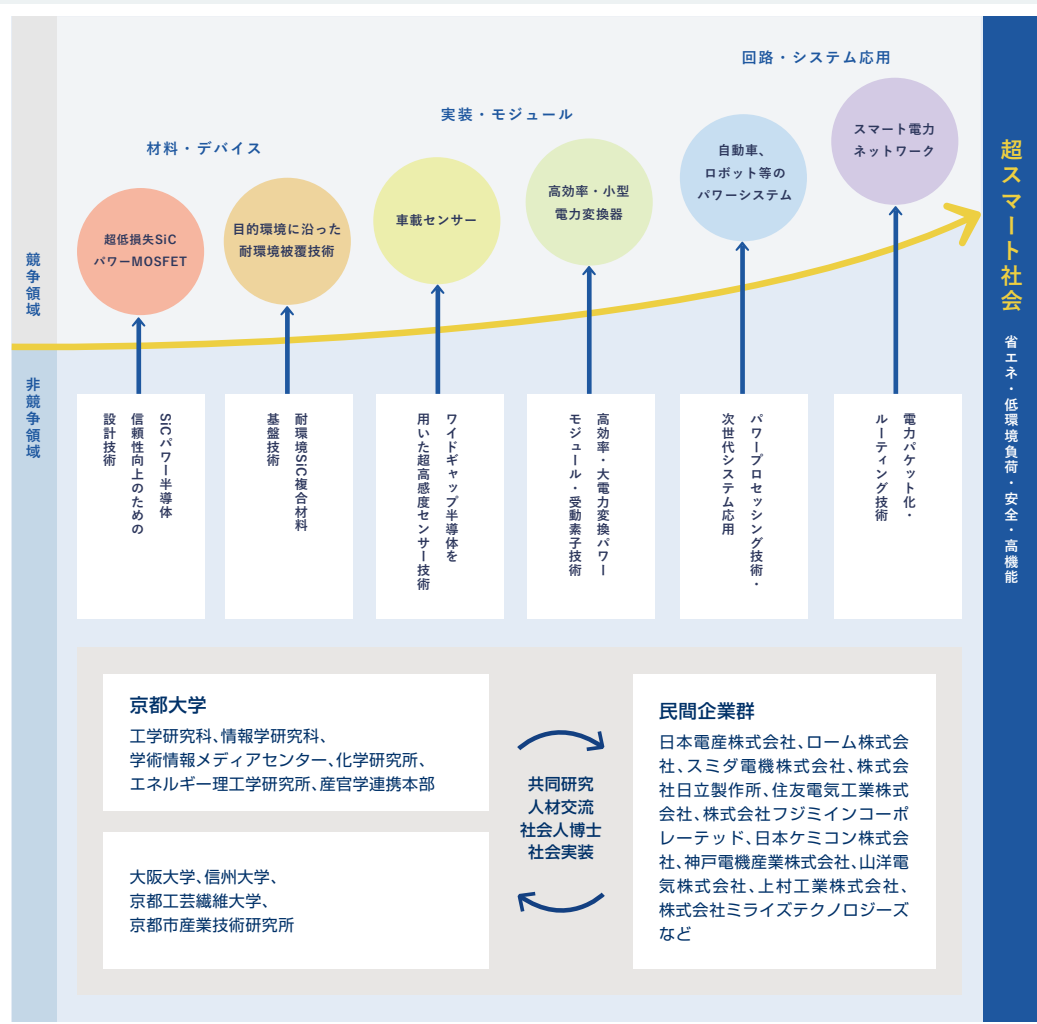


図2 SiとSiCの特性の比較

	Si		SiC
バンドギャップ (eV)	1.12	約3倍	3.26
熱伝導率 (W/cmK)	1.5		4.9
絶縁破壊電界 (MV/cm)	0.3	約10倍	2.8

理論限界に達しつつあるSi SiCなら絶縁破壊電界強度10倍

エネルギー問題の解決は今世紀の最重要課題の1つだが、再生可能エネルギーの活用と同様に、エネルギーを効率的に利用する技術の確立が重要となっている。そのカギを握るのが、半導体パワーデバイスだ。家電から太陽光発電、電気自動車など、電源回路を持つ全ての電子機器に使われており、私たちの暮らしを支える身近な機器だ。

現在、半導体パワーデバイスには主にシリコン(Si)が使われているが、Siのデバイス性能は理論限界に達しつつあると木本さんは指摘する。「近い将来、新しい半導体材料の利用が不可欠になるでしょう。その中でも、最も有望視されているのがSiと炭素(C)の化合物であるシリコンカーバイド(SiC)です」。SiCは、物質の強度を表す指標の1つとなる絶縁破壊電界強度がSiの10倍、動作上限温度を左右するエネルギーバンドギャップがSiの3倍と優れている。さらに、150ミリメートルの大口径・高品質ウエハーが広く市販され、デバイス作製に必要なp型、n型を広い範囲で制御できることから、Siの限界を超えるパワーデバイス用材料として期待されている(図2)。

国内外の企業も1998年頃からSiCパワー半導体の研究開発に本格的に着手し、01年にSiCを用いたダイオードの量産が、10年にはSiCトランジスタの量産が開始された。ワー

クステーションなどの電源を皮切りに、エアコンや太陽光発電用電力調整器、急速充電器、産業用モーターなどの機器にも搭載された。SiCパワー半導体を搭載した鉄道車両や電気自動車なども大きな話題になった。

酸化せずに酸化膜を作る 逆転の発想で欠陥を低減

Siパワー半導体で最も基本的かつ重要なトランジスタは、金属酸化膜半導体電界効果トランジスタ(MOSFET)である。このトランジスタは、Siの表面を熱酸化することによって形成した酸化膜(SiO_2)とSiの接合界面が心臓部となる。SiC MOSFETも同様に熱酸化することで表面に SiO_2 の酸化膜を形成するが、

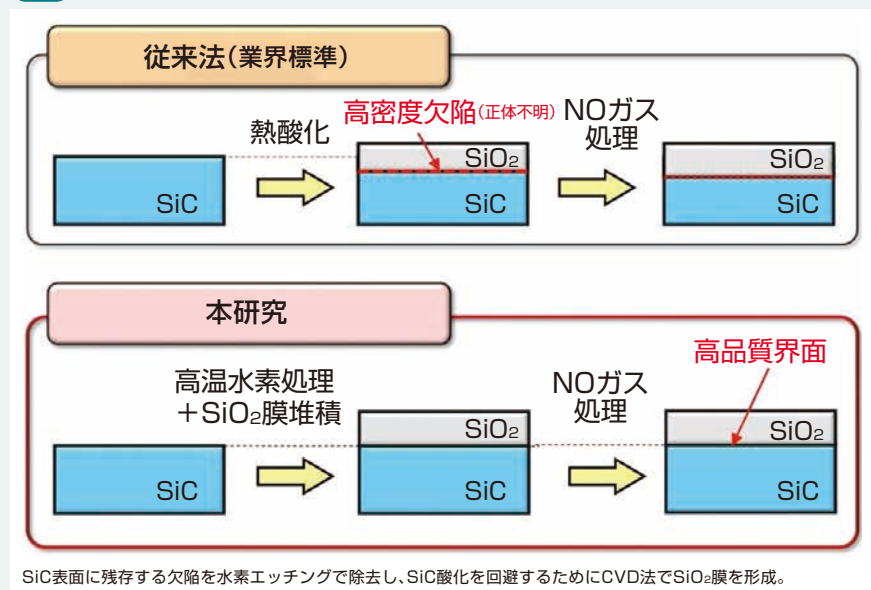
その際に酸化膜とSiCの接合界面にSiの100倍以上の欠陥が生じ、デバイスの性能を大きく制限してしまう。

この欠陥を減らすために、20年以上にわたり多くの研究者が試行錯誤を重ねてきたが、ほとんど進展が見られなかった。だが木本さんらは「酸化せずに酸化膜を作る」という逆転の発想で、欠陥の大幅な低減に成功した。SiCを熱酸化すると、必ず界面に炭素原子に起因する欠陥が高密度に形成されることを、東京工業大学物質・情報卓越教育院の松下雄一郎准教授らが第一原理計算により突き止めた。

この計算結果を基に、学理に基づく思考と実験を重ねた結果、いくつかの工程が欠陥低減に有効であることを見出した。1つは酸化膜を形成する前に、SiCウエハー表面に残っている欠陥を水素エッチングによって除去した後、基材の表面に化学的に成膜するCVD法を用い、 SiO_2 を堆積するというものだ。SiC表面に良質の酸化膜を形成すれば、酸化膜形成時に新たな高密度の欠陥が発生しないというアイデアだ。

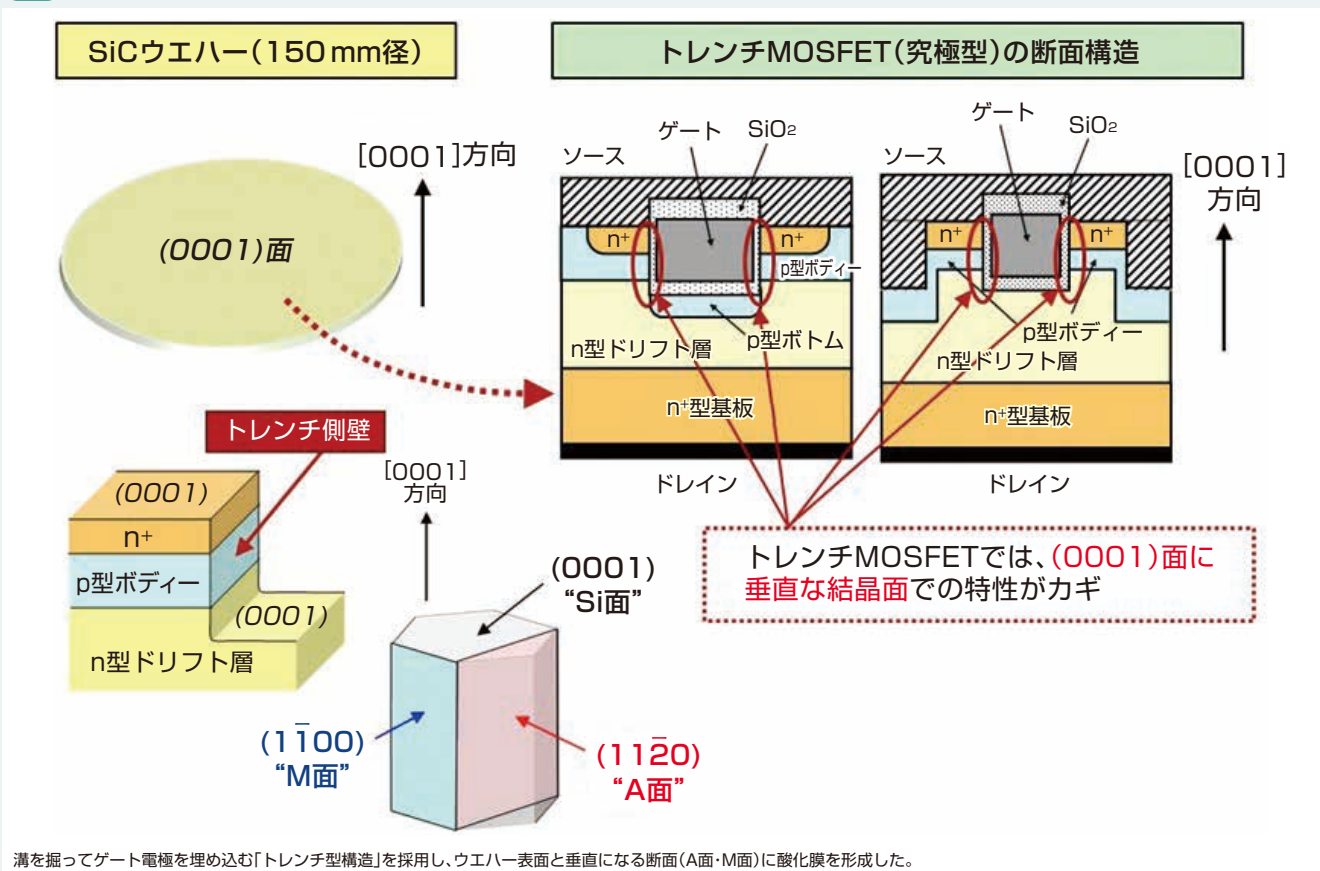
さらに、酸化膜を堆積後に一酸化窒素(NO)ガスを用いて界面窒化を行い、界面の高品質化を図った(図3)。これらにより、従来の世界標準と

図3 新たに提案した SiO_2 / SiCの作製方法



SiC表面に残存する欠陥を水素エッチングで除去し、SiC酸化を回避するためにCVD法で SiO_2 膜を形成。

図4 トレンチ型MOSFETの断面図



比較して、欠陥を約5分の1に低減する高品質化に成功し、キャリアの移動しやすさを表すチャネル移動度も約2倍に向上した。

微細な溝・トレンチ構造を採用 チャネル移動度が6～80倍に

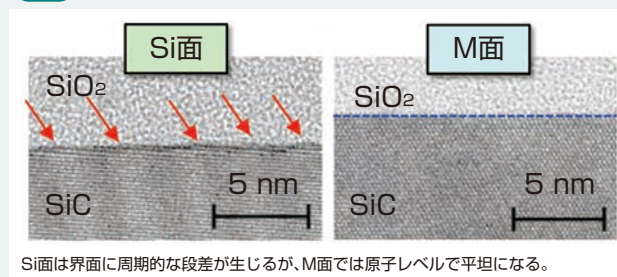
木本さんらは、その後もさらなる性能向上を図った。チップの構造を、ウェハーの表面にゲート電極を付ける従来の「プレーナ型」から、表面に微細な溝を掘ってゲート電極を埋め込む「トレンチ型」に変更し、ウェハー表面の(0001)面と表されるSi面と垂直になるA面・M面に酸化膜を形成した(図4,5)。これにより、従来の酸化膜形成法に比べ、チャネル移動度を約6～7倍に向上させた。

また、実際に製造されるSiCトランジスタと同様、アクセプタ型不純物であるアルミニウムを比較的高濃度に添加したp型領域を形成し、

A面・M面上にMOSFETを作製した。その結果、従来法に比べ6～80倍となるチャネル移動度の向上を実現した(図6)。これによって信頼性を大きく向上させるとともに、チップ面積縮小により従来の3分の1程度にコストダウンできることを示した。

木本さんの30年にわたる研究では、常に酸化膜とSiC界面の欠陥に悩まされてきたという。「これまで100以上の仮説を立てましたが失敗ばかり。暗中模索の状態が続いていました。今回、初めて本質が見えてきて、根本的な解決ができたと考えています」と笑顔を見せる。現在、SiCパワー半導体の世界市場は約1200億円。5年後には3000～6000億円に増え

図5 SiC MOS界面の電子顕微鏡像

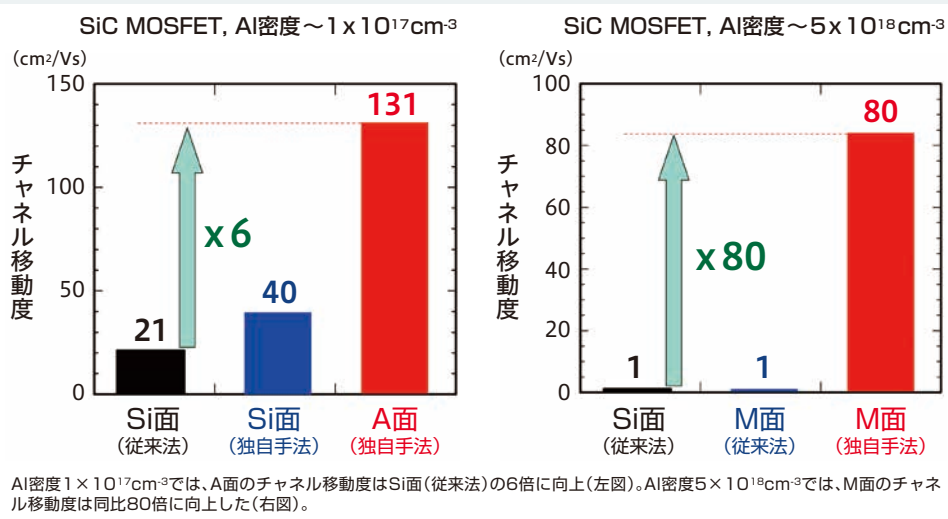


ると予想されており、これを機にSiCパワー半導体の実用化が加速すれば、社会の省エネに大きく貢献できるだろう。

350度で基本動作実証に成功 消費電力1万分の1も視野に

近年、集積回路の適応範囲を人の手が届かない高温環境にも広げようという機運が高まっている。石油・ガスなどの掘削作業では、地中温度が300度以上の中、地盤情報をリア

図6 チャネル移動度の比較



ルタイムでセンシングする必要がある。惑星探索では、例えば金星表面の圧力は約70気圧、温度は400度以上に達しており、探索機の着陸を困難にしている。また、航空機や自動車のエンジン燃焼室内は600度に達することもあるが、その中での細かな燃料混合比の制御が求められている。

現在主流のSi半導体では、約250度で誤動作を起こしてしまうため、これらの高温環境への適用は理論上不可能だ。一方、SiCは約800度まで正常に動作する耐性を持つことから、注目を集めている。「SiC MOSFETは心臓部である酸化膜の高温耐性限界が250～300度付近にあり、かつ放射線にも弱いため、極限環境下での安定動作は困難と考えられます」と木本さんは当初の課題を挙げる。

そこでクローズアップされたのが、pn接合を用いた接合型電界効果トランジスタ(SiC JFET)である。このデバイスは構造的に酸化膜が存在しないため、高温動作SiC集積回路を構成するトランジスタとして有望である。しかし、一般的な方法で作製したJFETは相補型回路の構成が不可能なため、大きな待機電力が必要になる。SiC集

積回路の応用が期待される300度以上の高温環境では供給電力も限られることが予想され、低消費電力化が大きな課題だった。

一般的なJFETの作製方法ではn型、p型どちらか一方しか作製できないが、木本さんは同じ研究室の金子光顕助教らと共に、イオン化した原子を高電圧で加速し衝突させて半導体内部に埋め込むイオン注入法でデバイスを作製することにより、同一基板上にn型とp型のJFETを作製することに成功した。イオン注入は工業的に広く使われている技術であり、量産の観点でも有望な作製方法といえる。

さらに、実用的な集積回路作製には、相補型の回路を構成し、待機電力

を削減する必要がある。このためには、ゲートに電圧を印加しないときにはトランジスタに電流が流れないノーマリーオフの特性が必須となる。従来の作製方法では実現困難とされていたが、JFETのチャネル領域を両側から挟み込み、2つのゲートを設けた構造にすることでノーマリーオフ特性を達成し、待機電力を削減したのだ(図7)。「作製した相補型JFETは、期待通り室温から350度の温度範囲で正

常に動作し、待機状態の消費電力は最大でも数十ナノワット以下に抑えられました」と胸を張る。

海外で提案されているJFETを使用した回路と比べても、1万分の1以下の消費電力だといい、実用化に向けた大きな第一歩であることは間違いない。集積回路とは異なる分野で市場形成が進んでいるSiC半導体の標準的なプロセスで回路が作製することも特筆すべき点だろう。「微細化による小型化、高速化、高機能化がJFETでも可能かどうか、さらなる基礎研究が必要であり、引き続き検討を進めていきます」とすでに木本さんはその先を見据えている。

(TEXT:片柳和之、PHOTO:石原秀樹)

図7 JFETの模式図

