



特集1

トランジスターの常識への挑戦

平面を縦型に変えて集積回路の性能を向上

情報化社会といわれる現代。片手に収まるスマートフォンでインターネットを縦横無尽に利用できるようになったが、高機能化に伴いバッテリーの持ちの悪さが課題となってきた。消費電力改善の要となるトランジスター素子の技術開発では、これまで一般的だった平面型の改良が限界に近づいている。東北大学国際集積エレクトロニクス研究開発センターの遠藤哲郎センター長は、平面型トランジスターに付きまとう問題を抜本的に解決する縦型トランジスターの実用化にまい進している。

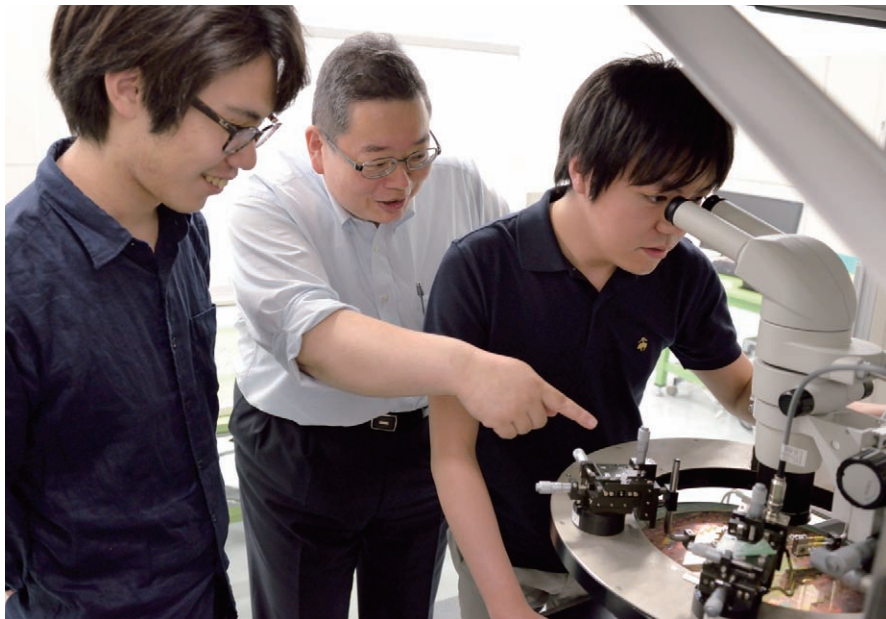
バッテリーの持ちの悪さは半導体のリーク電流が主因

スマートフォンやタブレット端末はますます便利になってきているが、目いっぱい充電してもバッテリーが1日もたず、充電器を持ち歩いている利用者も多い。

改善に向けてバッテリーの容量を増やす技術開発を進める傍ら、情報端末の心臓部の半導体回路の問題も指摘されている。それが「リーク（漏れ）電流」だ。電子回路の立役者である半導体トランジスターは、制御側（ゲート）の電圧に応じて電流を通したり、遮断したりする機能を持つが、技術の向上で構造が小さくなるにつれ、本来流れるべきでないリーク電流を通してしまいう問題が深刻化してきた。

集積回路に広く使われている電界制御型のトランジスターでは、シリコン半導体の上に、厚さ数ナノ（ナノは10億分の1）メートルのシリコン酸化物の絶縁膜と金属のゲート電極が重ねられている（p.4左上図）。ゲートに電圧をかけると、半導体の上部に電気の通り道（チャネル）が発生し、文字通り「門」のように半導体素子を通る電流量を制御できる。しかし素子の小型化に伴ってゲートの長さが短くなると、反比例するように、ゲートの制御に関係なくリーク電流が流れてしまうようになる（p.4右上図）。これを抑えるには、回路そのものの電圧を下げる必要があるが、ゲートの電界がつくるチャネルもあり太くはできないため、なかなか下げられないのが実情だ。

かつてはゲートの長さが十分あって抑えられていたリーク電流だが、本来の演算に使う電流よりも大きくなるとの予測



ウエハーを評価・解析する学生と遠藤さん（中央）。ウエハーについては、p.2表紙解説を参照。

もあるほど、消費エネルギーを抑制する上で大きな課題となっている。

そこで、さまざまな手法でリーク電流を抑える技術の開発が進められているが、遠藤さんらの研究グループはトランジスターをこれまでにない構造にすることでリーク電流の割合を小さくしようとしている。

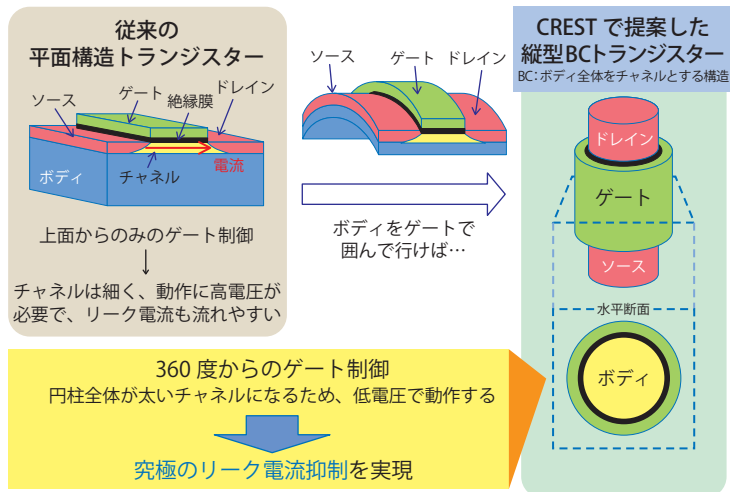
「半導体の部分を薄くして全体に流れにくくする解決法もありますが、基板全体を薄くしなくてはならないため、決して簡単なことではありません。私たちはゲート長を確保した上で、チャネルにしたい部分をゲート電極で360度取り囲むことにしました。平面から離れ、細い円柱状にすればゲート電圧の効果が高まり、回路全体の電圧を下げてでも動作するようになります。これなら確実に漏れを抑えられます。縦型にすれば素子1つの面積も小さくなり、1つの集積回路により多くの素子を

詰め込める点でも、ただ薄くするよりもメリットがあります」と話す。

かつて東芝に在籍し、フラッシュメモリ（電源を切ってもデータが消えない半導体記憶素子）などの開発に取り組んできた遠藤さんは、その当時からリーク電流の克服が情報端末を普及させる上で根本的な課題になると考えていた。1995年に東北大学に移籍してからはコツコツと縦型トランジスターの研究を続け、2007年にJST CRESTの「次世代エレクトロニクスデバイスの創出に資する革新材料・プロセス研究」に採択されたことで大きく弾みをつけた。

予想もしなかったナノレベルの物性

縦型トランジスターを実現するには、直径が数十ナノメートルのシリコンの柱をつくる製造技術を確認しなければなら



トランジスタは、ゲート電圧により電気の通り道（チャンネル）をつくり、ソースからドレインに電気を流すことで信号を伝える。ゲート長が短くなると、チャンネルをつくらなくても、ソース・ドレイン間の電圧により「リーク電流」が通ってしまう。リークの元になるソース・ドレイン間の電圧を下げるのが縦型構造のねらいである。

ない。その後、絶縁膜をつくるためにシリコンを酸化させ、その周囲をゲート電極で取り囲んでいく。初めての試みの中で、まったく予想もしないことが起こった。

「柱の表面を酸化させる時に、ちょっとした熱が加わるだけで結晶を構成する原子が動いて、シリコンの柱を維持できなくなってしまったのです」。

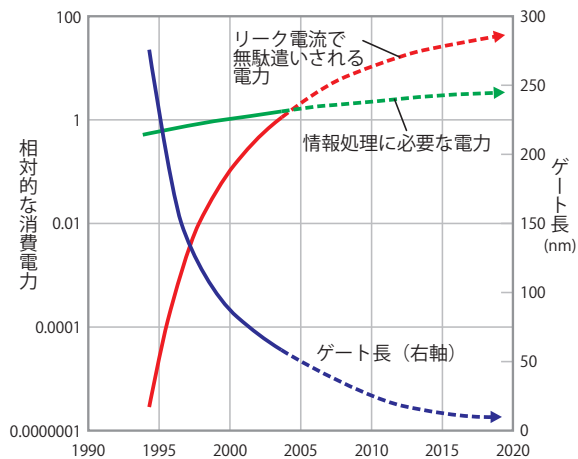
この「シリコンミッシング現象」は、ナノメートルサイズのシリコンの柱をつくらうとして初めて見つかった現象だ（p.5左上図）。柱の表面を酸化する過程で、シリコンの柱が針のように細くなって、悪くすると酸化物の中で「歯磨き粉が絞り出さ

れるように」半導体部分がなくなってしまう。これではトランジスタとしての機能を果たせない。

それだけでも大きな障壁となるが、もう1つ克服しなければならない大きな問題があった。シリコンの結晶は、結晶の方向（面方位）によって酸化のされやすさが異なるため、曲面では均一に酸化されず円柱がいびつな形になってしまう（p.5左上図）。この「面方位依存」も品質を大幅に落とす原因となる。

「半導体の材料として80年以上研究されたシリコンですが、ナノレベルの結晶をつくると、これまでの常識では考えられない挙動をすることに衝撃を受けました。先端技術に挑戦すると、新しい物理現象が見えてくるのです」。

遠藤さんらは、シリコンミッシング現象や面方位依存が起こる原理を1つ1つ明らかにしていき、それを基に解決のための



半導体集積回路ではゲート長の短縮に伴い、リーク電流が急増する。
IEEE Computer, 36 (12) :68-75, 2003. より作成（点線は当時の予測）

革新的技術を開発した。

「決してすべてが明らかになったわけはありませんが、原理の深い理解の上に立って技術が開発されると、さらに新しい現象や新しい原理の発見につながっていきます。基礎を究める大学だからこそその科学の力で」と胸を張る。

“常識”を乗り越え次世代の潮流に

こうしてCRESTの5年間の研究により、安定してシリコンの柱を形成するプロセス技術を確認。小規模ながら縦型トランジスタの集積回路をつくり、1メガ（メガは100万）ビットのメモリーとして動かすことに世界で初めて成功した。2014年春からは、より高速で大規模な回路での実用化に向けてJST ACCEL「縦型BC-MOSFETによる三次元集積工学と応用展開」がスタートした。

ACCELは、CRESTとは異なり、産業応用を目標にした技術開発が進められるため、大学などの公的研究機関に属する研究者だけでなく、実用化の担い手とな

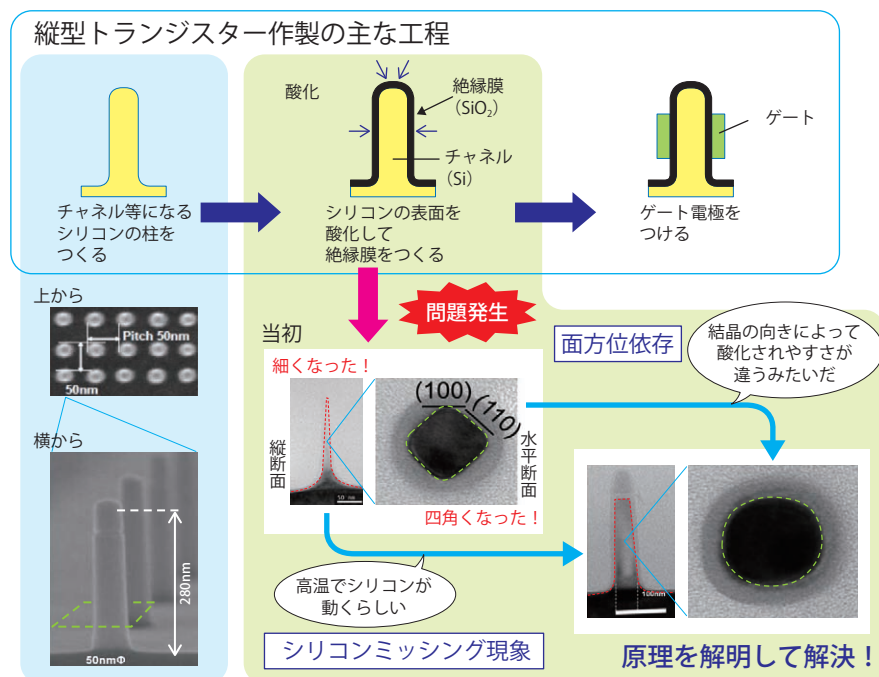


遠藤 哲郎

えんどう・てつお

東北大学国際集積エレクトロニクス研究開発センター長
東北大学大学院工学研究科教授

1987年、東京大学理学部物理学科卒業。同年株式会社東芝に入社、研究開発センター ULSI研究所研究員として東芝のNANDメモリの研究開発プロジェクト発足当時から担当し、多くの基本特許・技術を発表。95年、東北大学電気通信研究所講師。同研究所助教授、准教授、教授、同大学学際科学国際高等研究センター教授、同大学省エネルギー・スピントロニクス集積化システムセンター副センター長、教授、同大学大学院工学研究科教授を経て、2012年10月より現職。東北大学着任後は世界に先駆けて縦型ボディチャンネル（BC-）MOSFETを提案、世界を先導する研究成果を挙げてきた。14年よりACCELの研究代表者。



ナノレベルの結晶をつくることで初めて明らかになった、「ミッシング現象」(上中)と「面方位依存」(下中)。原理を追究し、理解することで解決する技術を開発した。

る企業や、研究者と企業を橋渡しするプログラムマネージャー (PM) が参加することが特徴だ。

今でこそ共同研究相手に恵まれているが、縦型トランジスタの開発は長らく企業からは見向きもされなかったという。

「半導体は平面型であるべきという古い“常識”が高いハードルだったのです。縦型トランジスタは夢物語と考えられ、支援して下さる企業はなかなか現れませんでした。ですから、実現可能だと実証していかなければなりません」と振り返る。

前述したシリコンミッシング現象や面方位依存も、実現しないと思わせる一因になったのだろう。それでも遠藤さんが「タマネギの皮をむくように」課題を1つ1つ克服していくと、徐々にではあるが「縦

型トランジスタは実現するかもしれない」という認識が広がった。現在では米国インテル、韓国サムスンといった半導体のトップ企業が3次元構造の半導体素子の開発に乗り出し、立体化は次世代半導体開発の潮流になりつつある。

こうした海外企業の参入を迎え撃つ遠藤さんのACCELには、東京エレクトロン、マイクロンメモリ ジャパンが参加。PMには東京大学名誉教授で応用物理学会の論文誌編集長を務める柴田直さんが就任した。

強力な助っ人を引き寄せて

柴田さんは、時期的に遠藤さんとの接点はなかったものの、同じ東芝で、16ビットマイクロプロセッサ、DRAM (電源を落

とすとデータが失われる揮発性メモリーの種類)などの開発にかかわった後、生産現場の運営に従事。「製造ラインから持ち込まれる不具合を解析しては、解決策を指示していく仕事に鍛えられました」と振り返る。東北大学に移ってからは一転、クリーンルームなどの不純物を徹底的に取り除く技術の開発に携わった。さらに東京大学では脳の持っている柔軟な連想を巡らせる賢い機能を搭載した集積回路チップを研究するなど、ユニークで多彩なキャリアの持ち主だ。

2人は1990年代末の半導体関連の国際学会で、柴田さんの論文に遠藤さんが興味を持っていたことから知り合い、数年後に共に招かれたシンポジウムで再会した。「『半導体の世界はここで行きづまっているから、ここを変えなくてはいけない』と若いのに考えがはっきりしている」と柴田さんは感心し、東大の特別講義の講師に招いたり、遠藤研に学生を紹介したりする信頼関係につながった。

遠藤さんがACCELのPMにと強く誘ったのも自然な流れだった。大学の基礎研究から、企業の産業応用研究までを熟知しているだけでなく、実際のモノづくりの現場にもかかわっていただけた、縦型トランジスタ技術をより実用化に近づけるプロジェクトに格好の人選だった。

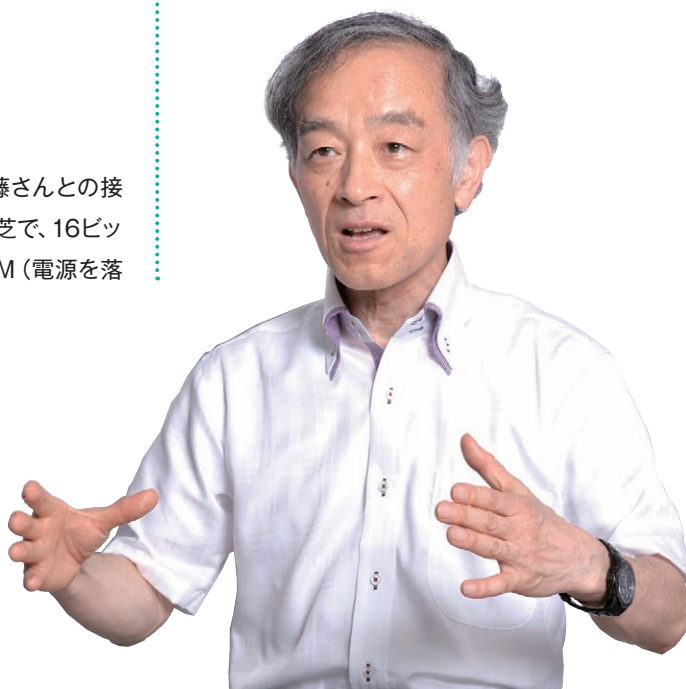
その柴田さんが、ACCELに参加した企

柴田 直

しばた・ただし

東京大学名誉教授
JST戦略研究推進部ACCELプログラムマネージャー
応用物理学会・物理系学術誌刊行センター APEX/JJAP専任編集長

1971年、大阪大学工学部卒業、73年、大阪大学大学院基礎工学研究科修士課程物理学専攻修了。74年、同大学院博士課程中退後、株式会社東芝に入社。総合研究所・集積回路研究所でMOSLSIのデバイス・プロセス技術開発担当、16ビットマイクロプロセッサ、DRAM、EEPROM等の製品開発に従事。78～80年、米スタンフォード大学客員研究員。84年、東京大学より工学博士の学位を取得。86年、東北大学工学部電子工学科助教授、97年～2013年、東京大学工学系研究科・電気系工学専攻教授(定年退職)、13年より現職。14年よりACCELのプログラムマネージャー。





国際集積エレクトロニクス研究開発センター内にあるクリーンルーム。アジアの大学として初めて、世界の標準規格である300mmウエハー対応のプロセスラインと評価装置群を整備。世界の大学でも300mmのプロセスラインを備えているのは米ニューヨーク州立大学とベルギーのルーベン大学のみ。

業に寄せる期待も大きい。

「大学での研究開発は、小規模なデバイスをつくってもくろみ通りに動くかどうかを調べますが、産業応用を目指すとなると、より多くのデバイスをつくり、統計的な挙動まで理解することが必須になります。つまり、何十億個ものトランジスターをつくって、すべて正常に動かせる製造精度が必要です。これは大学の研究室だけでは難しい。ACCELでは、広島にあるマイクロメモリ ジャパンの半導体製造ラインを使わせてもらい、試作品をつくります。円柱構造は何かで折れたりすれば無数のゴミとなって飛散します。一歩間違えると製造ラインのクリーンルームに甚大な影響が出るわけです。そのリスクを冒してまで自社設備を使わせるのは、技術の限界を目前にした大きな決断なのです」と力説する。

ACCELが実施される東北大学の国際集積エレクトロニクス研究開発センターは、サイエンスパーク1号として、青葉山新キャンパスに2012年に設置された。このセンターの研究棟には、大学では世界で3カ所しかない300ミリメートルウエハー対応のプロセスラインと評価設備が整備されている（上写真）。センター長としてこの大型研究施設を率いていくことになった遠藤さんは、巨額の投資が国や産業界か

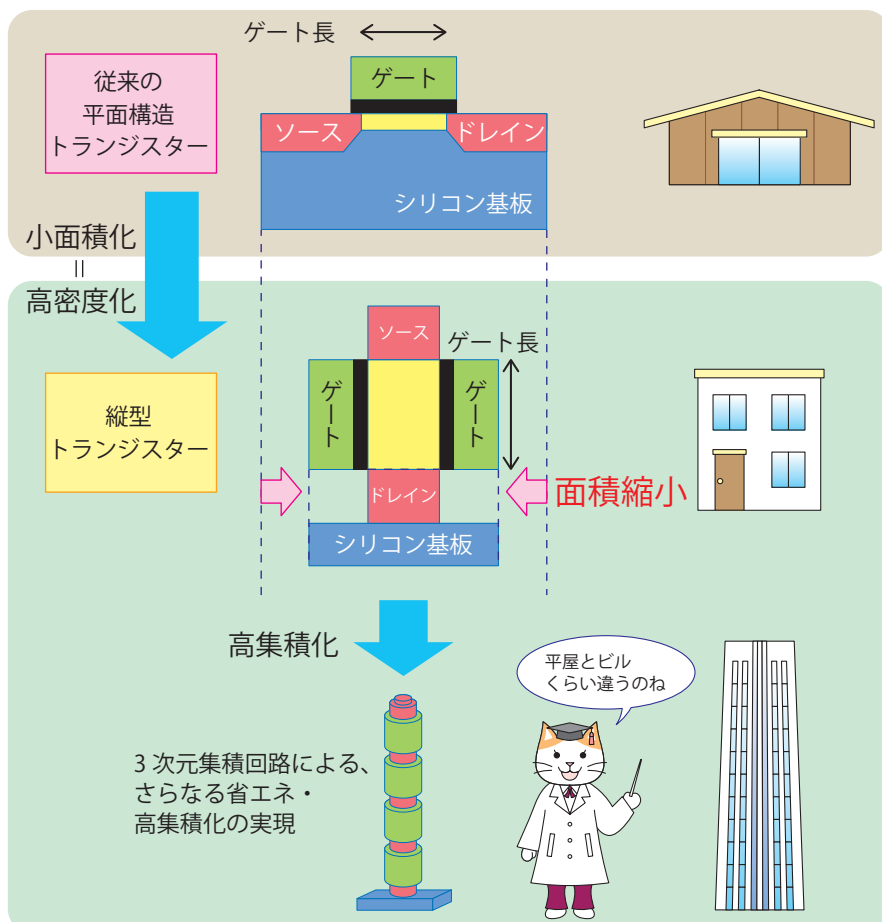
ら寄せられるようになったことに目を潤ませる。「コツコツと新しい物理現象を解明し、一步一步技術を構築してきたおかげで、ここまで来ることができました。現在

では学生の意識も違います」。自分たちが1つ1つ課題を解決することで、企業が目の色を変え、世の中が変わっていくことを実感しているという。遠藤研では大学院の進学率も上がり、ほぼ毎年ドクターコースに進学するようになった。

「研究室発足以来ほぼ全員のドクターコースの学生が、日本学術振興会（JSPS）の特別研究員です。大学全体で見れば飛び抜けた採択率になっています」。挑戦的なテーマとそれを実現できる環境がもたらす教育効果の高さも披露する。

桁違いの性能向上に挑戦

縦型トランジスターは、従来からある平面型と違い、積み重ねることができるため、より狭い面積で電子回路の性能を飛躍的に高める。また、ゲートが360度囲んでいるため、電流の流しやすさも桁違いとなる。「雨水が地面の上をちょろちょろ流れるのと、土管の中をドボドボ



CRESTで開発した縦型トランジスターを発展させ、低電圧化、高密度化。新たな学問分野「3次元集積工学」を構築し、3次元化によるさらなる省エネ・高集積化の実現を目指す。



流れるくらい違うのです」と柴田さんは例える。電圧を抑えられるので、熱くならず、バッテリーの持ちがさらに良くなる。

トランジスターは電子回路の基本的なパーツであるため、あらゆる家電製品に使われてきて、私たちの社会に革新的な変化をもたらしてきた。「トランジスターを刷新すれば社会が変わります」と遠藤さんは強調する。

ACCELでは、まずはワーキングメモリーの開発に焦点をあてる。ワーキングメモリーとは、コンピューターを使っている際に一時的にデータを置く場所を指す。作成した文書などを保存しておくハードディスクが“書庫”とすれば、“作業台”のようなもの。作業台が大きければ大きいほど、多くのデータを同時に広げられる。

「CRESTでは、縦型トランジスターの技術とその集積化プロセスの開発に注力してきました。開発成果のデモンストレーションの1つとして、USBメモリーなどの高度化につながる3次元NANDメモリーの開発にもチャレンジしました。データ書き込み速度が100ヘルツ程度のメモリーで、技術的な難易度が比較的低かったからです。これに対して、4月から始まったACCELプロジェクトでは、300メガヘルツ～800メガヘルツ程度の高速動作が求められるワーキングメモリーの開発に取り組めます」。

ワーキングメモリーに使うDRAMやSRAMが縦型トランジスターになって容量が大きくなれば作業効率は大きく向上するだろう。

すでに技術的、人材的な蓄積があるため、300メガヘルツならばACCELの5年間で実現できるのではないかと考えている。それでも、CREST時代の取り組みと比較すると300万倍以上もの開きがあり、大きなチャレンジだ。ワーキングメモリーの開発には他にも課題があるが、それにも大きな意義がある。

「300メガヘルツで正確に動かすには高精度のクロック信号（回路間の処理を同期させる一定間隔のパルス信号）を送る発振器が必要です。また、通信に用いる入出力ポートはCPUと同じ数ギガヘルツで動いている。これらに連携させて

ワーキングメモリーを動かそうとすれば、周辺回路にも波及する技術開発が必要で、将来縦型トランジスターをCPUなどに応用する際の技術の開発にもつながるでしょう」。

半導体開発競争のルールを変えたい

近い将来、縦型トランジスターが本格的に実用化されれば、リーク電流の低減によりIT機器の省エネ化が飛躍的に進むと期待される。

例えば、縦型トランジスターが揮発性メモリーのDRAMだけでなく、高速書き換えが可能で電源を落としてもデータを保持するSTT-MRAM（スピン注入磁化反転型磁気抵抗メモリー）にまで応用されれば、IT企業のデータセンターの消費電力を約45%も削減できると試算されている。2050年には日本の全電力消費の48%をIT機器による消費が占めるとの予測を考慮すると、全消費電力の実に約20%を縦型トランジスターの普及で削減できるのだ。

こうした省エネ性能だけでも大きなインパクトがある、縦型トランジスターは半導体産業を一変させる力も持っている」と遠藤さんは期待を寄せている。

「日本の半導体産業は海外の企業におされて、劣勢を強いられています。しかし、技術力で日本の企業が劣っていたわけではありません。平面型のトランジスターで集積度を高めるには、最先端の製造ラインを次々に導入してとにかく微細化するしか方法はありませんでした。トップランナーの地位を維持するには、年間1,000億円から2,000億円の投資が求められ、今や半導体産業における競争は、時には技術力以上に投資額で決まってくると言っても過言ではないのです」。

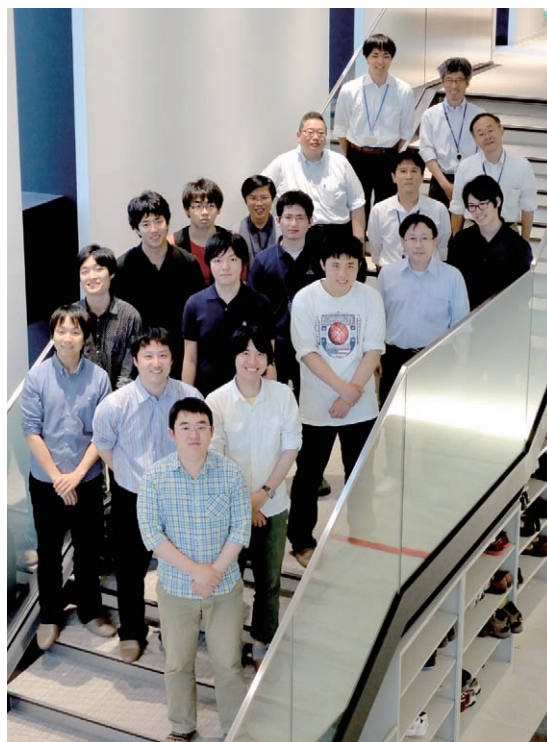
そのため韓国では半導体産業の育成を国策と位置づけ、税金を投入して製造ラインの

充実に取り組み、サムスンやSKハイニックスといった半導体メーカーが世界のトップグループの仲間入りをした。これでは国家対民間企業の投資合戦になり、日本の企業が劣勢に立たされるのも無理はない。

「技術力で負けていなくても、投資額で負けてしまう現状に半導体技術者として心を痛めた」と語る遠藤さんは、投資額が優劣を決めている競争のルールを日本発の革新的技術で変革し、若手の研究者や次世代を担う学生が夢を持てる社会に変えなければならないと考えた。

「縦型トランジスターは積み重ねることができるので微細化に頼らず集積度を高められます（p.6下図）。3次元の設計は工夫の余地が沢山あります。設計ツールも自作して、ノウハウは特許で固めていきます。投資額ではなく技術力が優劣を決める本来あるべきルールに戻すことができるはずだ」。

リーク電流の抑制など、これまでの平面型トランジスターに付きまとう問題を抜本的に解決できると期待される縦型トランジスター。克服すべき課題も多いが、半導体産業に大きな変革をもたらすことはまちがいない。それは“日の丸半導体”の復活を意味しているのかもしれない。



共に挑戦を続ける共同研究者や学生。