



令和6年4月26日

東京都千代田区四番町5番地3
科学技術振興機構（JST）
Tel : 03-5214-8404（広報課）
URL <https://www.jst.go.jp>

研究成果最適展開支援プログラム（A-STEP）実装支援（返済型） Tokyo Artisan Intelligence株式会社に対する 開発支援の決定について

JST（理事長 橋本 和仁）は、研究成果最適展開支援プログラム（A-STEP）実装支援（返済型）の2023年度募集における開発課題を選定し、Tokyo Artisan Intelligence株式会社（本社：神奈川県横浜市、代表取締役 中原 啓貴）に対する開発支援を決定しました（別紙）。

本制度は、大学等の研究成果（技術シーズ）の社会実装を目指すベンチャー企業等を対象に、革新的な製品・サービス創出に向けた実用化開発を開発費の貸し付けにより支援するものです。出資と異なり、株式を発行せずに調達可能な資金として無利子で利用できます。

Tokyo Artisan Intelligence株式会社は、東北大学の中原 啓貴氏が東京工業大学（発明当時）で得た研究成果を用いて、映像処理AIの事業化を目指しています。その実現に向けて、本制度ではFPGA向けAI処理専用アクセラレータの開発を行います。

なお、本制度では、外部専門家で構成される評価委員会にて、技術シーズの新規性・優位性、イノベーション創出の可能性、研究開発の目標・計画、事業化の可能性、財務状況などの観点を踏まえ、応募相談・選考を行い、開発支援を決定しました（参考）。

<添付資料>

別紙：A-STEP実装支援（返済型） 開発課題の概要

参考：A-STEP実装支援（返済型）について

<お問い合わせ先>

科学技術振興機構 スタートアップ・技術移転推進部
〒102-0076 東京都千代田区五番町7 K's五番町
沖代 美保（オキシロ ミホ）
Tel : 03-5214-8995 Fax : 03-5214-0017
E-mail : [jitsuyoka\[at\]jst.go.jp](mailto:jitsuyoka@jst.go.jp)

<科学を支え、未来へつなぐ>

例えば、世界的な気候変動、エネルギーや資源、感染症や食料の問題。私たちの行く手にはあまたの困難が立ちはだかり、乗り越えるための解が求められています。JSTは、これらの困難に「科学技術」で挑みます。新たな価値を生み出すための基礎研究やスタートアップの支援、研究戦略の立案、研究の基盤となる人材の育成や情報の発信、国際卓越研究大学を支援する大学ファンドの運用など。JSTは荒波を渡る船の羅針盤となって進むべき道を示し、多角的に科学技術を支えながら、安全で豊かな暮らしを未来へとつなぎます。

JSTは、科学技術・イノベーション政策推進の中核的な役割を担う国立研究開発法人です。

A-STEP実装支援（返済型） 開発課題の概要

1. 開発課題名

FPGA^{注1)}向けAIアクセラレータの開発

2. 技術シーズを創出した大学等の研究者

東北大学 未踏スケールデータアナリティクスセンター 教授 中原 啓貴

3. 開発実施企業

企業名	Tokyo Artisan Intelligence株式会社
設立月	2020年3月
本社所在地	神奈川県横浜市
代表取締役	中原 啓貴
事業内容	深層学習アルゴリズムの研究開発、エッジAIプロダクトの開発および販売

4. 概要

さまざまな作業・点検の効率化に向けて、画像処理においてニューラルネットワークを基盤としたAIが活用されている。具体的には、画像処理後にニューラルネットワーク処理で特徴を抽出し定量化することにより、画像に写る特定の人・物を認識・検出することができる。例えば、鉄道会社では沿線の環境変化やレールの変状などの目視点検にAI搭載カメラを導入し、その補助に利用され始めている。

しかし、高精度に検出するためには、特徴抽出に多くのパラメーターが必要となり、AIを作動させるためのメモリー量や消費電力が肥大し、その結果コストも増大する。一方で、パラメーター数を減らすと検出精度が劣化するというジレンマがあり、適用できるアプリケーションが限定的であった。

東北大学の中原教授（発明当時は東京工業大学）らは、バッチ正規化回路^{注2)}を不要とするニューラルネットワーク回路を実現することで、消費電力およびコストを抑えつつ、高精度検出を可能にした。

Tokyo Artisan Intelligence株式会社は、この技術を活用した映像処理AIシステムを開発しており、すでに鉄道の点検支援ツールなどとしての納品実績があり、今後、映像処理AIのさらなる事業展開を目指している。

本開発では、これまでの研究成果を活用して、FPGA向けAI処理専用カスタムアクセラレータ^{注3)}を開発する。具体的には、顧客ごとのカスタマイズ性を担保するために認識処理工程をカスタムアクセラレータで、その前後にあたる画像処理および後処理工程を、顧客のアプリケーションに応じて書き換えできるFPGAで処理する。

これにより、消費電力およびコストを低減しながらも、高い検出精度を保つAIを利用することが可能になる。また、カスタムアクセラレータの導入により顧客ごとのカスタマイズが自由にできることから、将来的には、大量のデータ処理が求められるインフラ点検や工場における人体接近検知の自動化への展開も期待される。

<用語解説>

注1) FPGA (Field Programmable Gate Array)
現場でハードウェア構成を書き換え可能な集積回路。

注2) バッチ正規化回路

ニューラルネットワーク回路において、入力データが複数のレイヤー（層）を経て処理される際に、レイヤー間で処理するデータ群の平均と標準偏差を調整することで学習効率を高めるための回路。処理に多くの時間と電力が消費される。

注3) カスタムアクセラレータ

ニューラルネットワークにおけるモデル推論処理の高速化（アクセラレーション）専用ハードウェア。

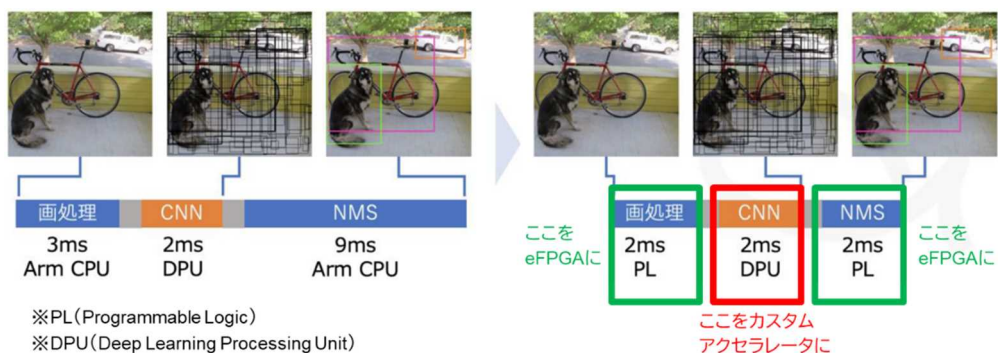


図1 FPGA利用によるAI画像処理の工程比較
(ここではCNNモデルを例にしています。)



図2 本開発で目指すAI専用カスタムアクセラレータのイメージ

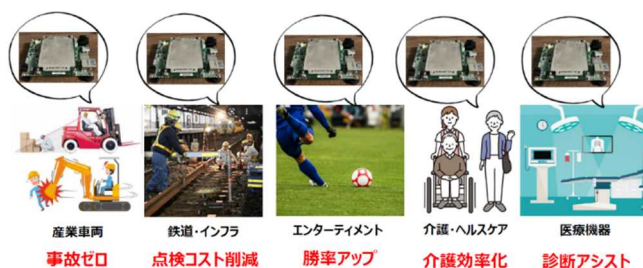


図3 開発後の展開可能性

A-STEP実装支援（返済型）について

1. 本制度の目的

A-STEP (Adaptable and Seamless Technology Transfer Program through Target-Driven R&D) は、大学・公的研究機関など（以下、大学等）で生まれた科学技術に関する研究成果を国民経済上重要な技術として実用化することで、研究成果の社会還元を目指す技術移転支援プログラムです。

A-STEP実装支援（返済型）は、ベンチャー企業等の開発支援を行う制度です。大学等の研究成果（技術シーズ）の社会実装を目指すベンチャー企業等を対象に、革新的な製品・サービス創出に向けた実用化開発における開発費を貸し付けにより支援するものです。出資（エクイティ）と異なり、株式を発行せずに調達可能な資金（デット）として無利子で利用できます。



図 A-STEP実装支援（返済型）のスキーム

2. 対象企業

ベンチャー企業等^{注1)}

注1) 中小企業基本法等の「中小企業者」に該当し、未上場または新興市場上場の企業

3. 支援規模

開発期間：最長3年間

開発費：上限5億円（総額）

4. 返済条件

事後評価^{注2)}の結果によって返済条件が異なります。

	事後評価がS、A、B評価の場合	事後評価がC評価の場合
返済金額	JSTが支出した開発費の全額 (無利子)	JSTが支出した開発費の 10パーセント(無利子)
返済方法	分割 ^{注3)} (一括も可)	一括
返済期間	開発終了後、10年以内 (うち猶予期間3年以内)	-

注2) 開発終了時の「開発目標の達成度」、「事業化の可能性・イノベーションインパクト」から、総合的に評価します（高評価順にS、A、B、Cの4段階評価）。
 注3) 企業の事業計画・返済計画に基づき、各年度の返済額を任意に設定可能です。

5. 担保または保証

開発費総額の10パーセント相当分を開発開始時に一括設定します。

6. 募集期間^{注4)}

2023年4月1日～2024年3月31日

注4) 2024年度募集も4月1日から通年で受け付けており、随時応募相談・選考および採択を行います。

7. 公募要領などの本制度の詳細

<https://www.jst.go.jp/a-step/koubo/hensai.html>

8. 評価者一覧

氏名	役職	所属機関・部署・役職
國尾 武光	委員長	双葉電子工業株式会社 社外取締役
井上 潔	委員	株式会社アーク・イノベーション 代表取締役社長
加藤 政一		東京電機大学 工学部 電気電子工学科 教授
北見 紀男		経営戦略研究所 参与
小浦 節子		元 千葉工業大学 工学部 応用化学科 教授
佐々木 高義		物質・材料研究機構 理事長特別参与・フェロー
堂免 恵		株式会社湧志創造 代表取締役
古谷 真優美		京都大学 学術研究展開センター リサーチアドミニストレーター（上席）
堀 修		株式会社東芝 研究開発センター 首席技監
森原 淳		東京工業大学 科学技術創成研究院 ゼロカーボンエネルギー研究所 特任教授
山田 真治		株式会社日立製作所 研究開発グループ シニアチーフエキスパート

（敬称略、委員は五十音順）

（2024年3月時点）