

(独) 科学技術振興機構
戦略的創造研究推進事業
チーム型 (CREST)

研究領域中間評価用資料

「ディペンダブルVLSIシステムの基盤
技術」

(2007-2011 年度)

研究総括 浅井 彰二郎

2012 年 3 月 10 日

目次

1. 戦略目標	1
2. 研究領域	3
3. 研究総括	3
4. 採択課題・研究費	4
5. 研究総括のねらい	5
6. 選考について	6
7. 領域アドバイザー	7
8. 研究領域の運営	8
9. 研究の経過と所見	9
10. 総合所見	12

1. 戦略目標 「高信頼・高安全を保証する大規模集積システムの基盤技術の構築」

CREST など「戦略的創造研究推進事業」は、国の科学技術政策や社会・経済ニーズを踏まえて文部科学省が定める「戦略目標」の下に、独立行政法人科学技術振興機構が研究領域及び研究総括を設定し、公募等によって産学官から優れた研究者を結集して、戦略目標の達成に向けた研究の推進を行うものである。平成 19 年度には戦略目標の一つとして、「高信頼・高安全を保証する大規模集積システムの基盤技術の構築」が設定された。当該戦略目標については、文部科学省ホームページに記載がある。

http://www.mext.go.jp/b_menu/shingi/gijyutu/gijyutu2/shiryo/07021516/007/001.htm

平成19年度に発足したCREST研究領域は「ディペンダブルVLSIシステムの基盤技術」は上記の文部科学省戦略目標に基づいている。

独立行政法人科学技術振興機構では、この目標に対応するCREST研究領域を定義する報告書「戦略プログラム：VLSIのディペンダビリティに関する基盤研究－高信頼・高安全を保証するVLSI基盤技術の構築」を2007年3月に提出している。本報告書は独立行政法人科学技術振興機構ホームページに記載がある。

<http://crds.ist.go.jp/output/pdf/06sp13.pdf>

そのExecutive Summaryから抜粋する。

—————以下抜粋引用—————

「微細化、大規模化、高機能化」に加えて、「ディペンダビリティ」に価値基準の重心を移したVLS（I 大規模集積回路）の新しい研究開発戦略を提案する。

VLSI のディペンダビリティとは、VLSI が組み込まれたシステムや製品をユーザがいつでも安心して利用できることを保証する性質であり、そのライフサイクル（企画・設計・製造・検査・流通・運用・廃棄）における因果関係を有機的にとらえた基盤研究によって達成される。現在の社会は高度に発達した情報システムに依存しており、その情報システムが提供するサービスは良質で信頼でき、人の生活と社会の活動が安心してそれに依拠できるものでなければならない。そして、この情報システムを支える重要な電子デバイスがVLSIである。しかしながら、VLSI は物理的微細化の限界が見え始め、さらに設計仕様も人間の能力を超えるまでに複雑・大規模化しつつある。このような状況を考えると、従来の性能向上を追求する研究開発に加えて、ディペンダビリティをより重視する方向にシフトすることが必要な時期に差し掛かっていると言えよう。VLSI のディペンダビリティを強化することで、新しい付加価値と市場を生み、産業競争力の強化にもつながると考えられる。

トランジスタの発明以来、長年に亘り微細化、大規模化、高機能化が順調に発展し、あら

ゆる産業の技術革新の中核を担うと同時に、社会生活は益々集積回路に依存するようになった。しかし、VLSI の微細化限界が間もなく（10～15年後に）訪れると予測されている。微細化限界に近づくにつれて製造プロセスばらつきや統計的ゆらぎによる素子特性ばらつきの増大、宇宙線による誤動作、配線抵抗や配線容量の増大による信号遅延や消費電力の増大が問題になる。

また、人間に関わる課題も顕著になる。システムの大規模化・複雑化によってVLSI の設計、製造、検査の工程はますます複雑化し、これらの工程にかかわる作業者のミスに起因するディペンダビリティの低下も大きな問題となっている。また、複雑なシステムを操作・運用するユーザによる、設計者が想定しないような誤操作が、VLSI 自身あるいはそれが接続される各種システム（社会システムや世界的なネットワークなど）に大きな障害を与える可能性も高くなっている。このような人間のエラーの発生を想定した新しい設計、製造、運用におけるディペンダビリティ向上の技術が必要となる。人間に関わるもう一つの側面として、VLSI に搭載されている機密情報や個人情報の抜き取りなど、意図的な攻撃によるディペンダビリティへの脅威も増大している。

さらに、相互作用系の課題も存在する。これは、独立に存在する場合には問題のないハードウェアやソフトウェアの要素技術が、結合するために新たな相互作用が発生し、想定外の問題が生ずる場合である。また、個々の故障が独立に存在する場合に対しては十分な対策が施されていて致命的な障害に繋がらなくても、複数の故障やバグや攻撃が絡み合うと障害に繋がる場合もある。

以上のような状況を打破するために、今まさにディペンダビリティの壁を乗り越える集中的な研究開発が必要な時期が到来した。本戦略プログラムでは、効果的な研究開発を進めるために、VLSI の構成要素だけでなくライフサイクルのフローとの関連を考慮した研究開発課題の設定を提案する。

————引用終了————

CREST研究領域、「ディペンダブルVLSIシステムの基盤技術の研究」発足は、上記のように、2007年の文部科学省の戦略目標、それを受けて立案された科学技術振興機構の構想に基づいている。

2. 研究領域

「ディペンダブルVLSIシステムの基盤技術」 （平成19年度発足）

本研究領域は、VLSI システムの高信頼・高安全性を保证するための基盤技術の研究開発を対象とします。人類の諸活動が情報システムに依存する度合いは増す一方であり、その信頼性・安全性の確保はきわめて重要な社会的課題です。そのエンジンである VLSI も、それ自身が膨大な数の回路素子を含む巨大システムであり、その信頼性・安全性は情報システムの信頼性・安全性のコアとなるものです。VLSI システムを、信頼性・安全性に配慮しつつさらに大規模化するため、横たわる多くの課題を解決することが本研究領域の目的です。

具体的には次のような研究課題が含まれます。まず素子寸法の極限的な微細化にともなう物理的な揺らぎ、一過性雑音事象、使用にともなう劣化などが問題です。こうした不安定要因は、直接誤動作の原因となるのみならず、VLSI の大規模化にとっての阻害要因であり、その影響を緩和する素子レベル、回路レベル、システムレベルの新技术の研究開発が必要です。一方、微細化による大規模化が限界に近づいているため、多数のチップを3次元的に実装することによる大規模化と、それにともなう信頼性・安心性の確保も大きな課題であり、研究開発が必要です。規模の拡大と複雑化にともなう設計上のミスを排除し、設計・検証・製造・検査を容易化する設計の方法も研究開発課題です。信頼性・安全性への VLSI システム内外からの脅威を動作中に検出し、封じ込め、緩和するアーキテクチャー、回路の研究開発も必要となります。VLSI システムへの要求事項は、用いられる情報システムの特性から決まりますが、新しく信頼性・安全性の仕様規定、評価尺度を作り上げて行くことも本研究領域の研究開発課題です。

3. 研究総括

浅井 彰二郎 （(株)リガク 取締役副社長）

4. 採択課題・研究費

表 4.1 に採択課題と研究費を掲げる。なお、研究実施体制の詳細（領域全 1 1 チームの研究代表者（チーム長）、主たる共同研究者（グループ長）、及び各グループの研究項目）については、**添付資料 2. 研究実施体制**に記載されている。

表 4.1 採択課題と研究費

(百万円)

採択年度	研究代表者	役職(中間評価時)	研究課題	研究費*
平成 19 年度	小野寺秀俊	京 都 大 学 教授	ロバストファブリックを用いたディペンダブル VLSI プラットフォーム	459
	坂井修一	東 京 大 学 教授	アーキテクチャと形式的検証の協調による超ディペンダブル VLSI	541
	坪内和夫	東 北 大 学 教授	ディペンダブルワイヤレスシステム・デバイスの開発	596
	安浦寛人	九 州 大 学 教授	統合的高信頼化設計のためのモデル化と検出・訂正・回復技術	234
平成 20 年度	梶原誠司	九州工業大学 教授	フィールド高信頼化のための回路・システム機構	229
	吉本雅彦	神 戸 大 学 教授	超高信頼性 VLSI システムのためのディペンダブルメモリ技術	540
	米田友洋	国立情報研究所 教授	ディペンダブルネットワークオンチッププラットフォームの構築	360
平成 21 年度	竹内 健	東 京 大 学 准教授	ディペンダブル ワイヤレス ソリッド・ステート・ドライブ(SSD)	483
	藤野 毅	立命館大学 教授	耐タンパディペンダブル VLSI システムの開発・評価	450
	山崎信行	慶應義塾大学 准教授	組込みリアルタイム用ディペンダブル SoC 及び SiP に関する基盤技術の研究	430
	小柳光正	東北大学 教授	自己修復機能を有する 3 次元 VLSI システムの創製	300
			総研究費	4622

*研究費：平成 2 3 年度上期までの実績額に平成 2 3 年度下期以降の計画額を加算した金額

5. 研究総括のねらい

2007 年の春、本領域の設立の意義はどう思うか、当該分野の有力研究者には誰々がいるか、研究総括として適任者は誰か、などにつき JST からインタビューを受け、持ち合わせのわずかな知識を提供したが、驚いたことにまもなく総括就任を打診された。

テーマの重要性は十分認識しており、総括を引き受けることは取りも直さず「1. 戦略目標」に記された当研究領域に対する国家的期待、要求に応え行動することであった。

「ねらい」について要点を述べれば、以下の4点になる。

(1) 結果を出す：技術の革新を通じて経済的、社会的恩恵ないしその明確な見通しを期間内に実際にもたらすこと。成果物は、①チップアーキテクチャ・回路・素子、②発明・考案、試作品・プロトタイプ、応用評価結果、③設計・検証・検査・評価に用いるソフトウェア、などその有用性、革新性が世界的に認知されるもの。

(2) 実学の実践：産業・社会の日常的問題の中に、解決を要する本質的な課題を特定することを研究の入口とし、問題を掘り下げて思考し、実際に有用優位な解を提供する出口までを実行する。その中で、学が実世界から重要な問題を受け取り、産・社会に結果を還元する、という産学連携のあるべき習慣を開始する。図5. 1 参照。

(3) 世界標準：世界のデファクト標準になる優れたディペンダビリティ概念・技術を提示する。

(4) 新たな研究の方向の特定：新しい科学や技術の分野を開拓、定義する。

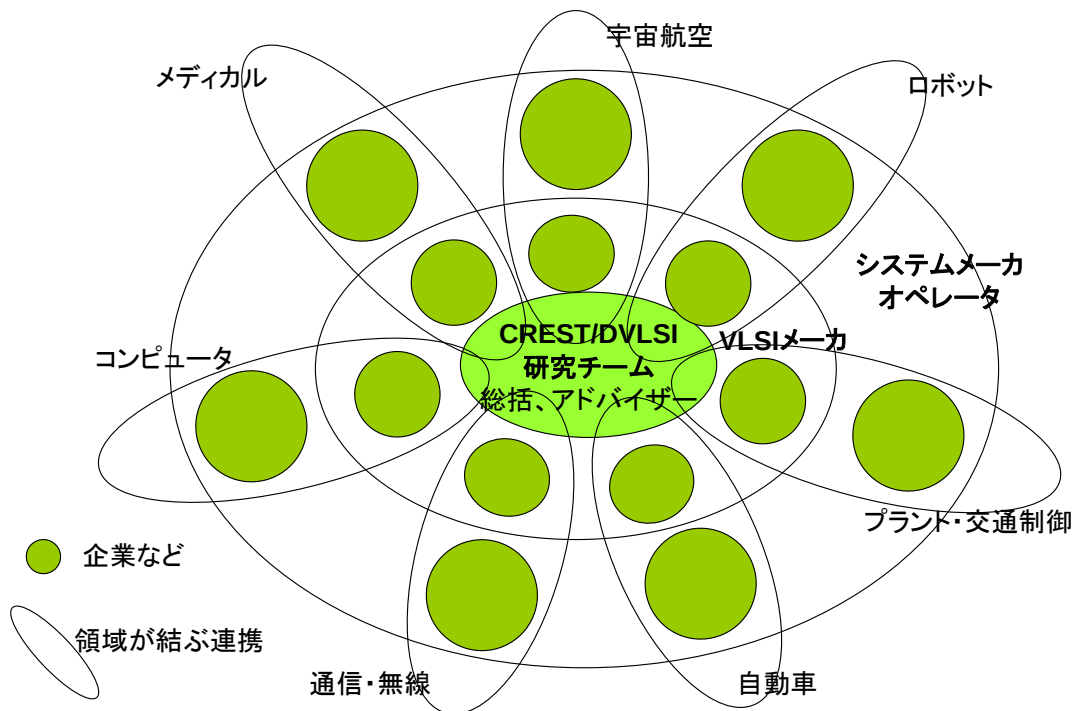


図 5.1 システム、VLSI が形成する各階層を縦に結ぶ連携により研究を進める

6. 選考について

平成19年度のテーマ募集にあたっては以下のような簡単な方針を提示した。

- 1) 研究領域の対象、目的に沿った挑戦的な、世界的な水準の研究提案であることを求めています。
- 2) 開発企業やユーザ企業でのプラクティカルな場面における具体的かつ本命といえる重要な問題を捉え、その問題を掘り下げた上で、具体的な問題解決策と具体的な達成目標を明確に記載しているかを特に重視します。
- 3) 達成目標が、現在の技術からの水準差、達成時期における有用性、波及効果、ならびに達成の難易度からみて妥当と考えられるかどうかを重視します。
- 4) 類似の問題解決における提案者（チーム）のこれまでの研究実績や期待される能力の伸長を考慮して選考します。論文だけでなく、特許出願、技術移転、マネジメントなどにおける実績も考慮します。

ところが、平成19年度の応募は8件ときわめて少なかった。応募者の中には、本研究領域の設定に先立ち、「ディペンダビリティ」に関する会議を開催するなどこの大課題の重要性を啓蒙する役割を果たした方々も含まれていた。その方々の提案は、問題をきわめてひろく捉えているが、万能薬的な解の提供を謳う反面、産業や社会が直面している如実な課題を定量的にとらえ、先の課題解決に向け産業と共同で取り組むという実践的な研究姿勢は十分でないと見られた。また、従来ある程度実績のある研究の延長線上の提案で、新規で挑戦的な課題定義をしていない、と思われるテーマもあった。初年度選考の感想は、これではいけない、という危機感であった。

こうした認識をもとに、実際に3年度にわたる選考は以下のように実施してきた。

1. 応募書類に記された研究提案に対し、書類選考会議（総括、アドバイザー、JST担当者）での審議で出た意見をまとめて提案者にフィードバックし、問題定義、目標設定、達成手段の明確化などにつき提案書の書き直しを求めて面接選考に臨んでもらった。
2. 面接選考の結果採択しなかった提案から、「特定調査課題」を選び、ほぼ7, 8ヶ月かけて、より大きな社会・産業ニーズと技術の潮流の中で「本命・本流の課題」として提案を磨きなおすよう求め、課題報告、次年度の再提案に向けては面談を実施した。
3. 初年度から公開のワークショップを開催して招待講演やパネル討論による問題啓発を行い、情報・通信関係の学会の特別セッションや学会誌の広告を用いて DVLSI 領域の研究の意義を訴えるなど、応募を促進した。
4. DVLSI はシステムからデバイスまで、メモリからプロセッサまで、設計ツールからテスト法までに及ぶ広範な研究課題であるので、それを異なる角度からカバーする多面的なテーマを揃えることに注力した。後年度には募集要項に、耐タンパ性など、具体的な強調分野を特定した。

7. 領域アドバイザー

表 7.1 領域アドバイザー

領域アドバイザー名	現在の所属	役職	任期
石川 正俊	東京大学 大学院情報理工学系研究科 創造情報学専攻	教授	H19. 6. 1 -現在
菊野 亨	大阪大学 大学院情報科学研究科	教授	同上
高橋 忠幸	独立行政法人 宇宙航空研究開発機構 宇宙科学研究所	教授	同上
西 直樹	日本電気株式会社 システムIPコア研 究所	研究所長	同上
矢野 和男	株式会社 日立製作所 中央研究所	主管研究長	同上
長谷川 淳	ルネサスエレクトロニクス株式会社	副本部長	H21. 4. 1 -現在
増渕 美生	株式会社東芝 セミコンダクター&ス トレージ社 半導体研究開発センター	副センター長	H21. 4. 1 -現在
野口 孝樹	株式会社 ルネサステクノロジ シス テムソリューション第四事業部	副事業部長	H19. 6. 1 -H21. 3. 31

領域アドバイザーの人選に当たっては、企業、公的研究機関、大学から、VLSI の設計や応用につき見識豊かでかつ率直にご意見を述べてくださる方々を、主として総括の知己の中から選んだ。大学や公的研究所からはシステムよりの階層の研究をなさる方々に、企業からは VLSI ないしシステム開発に従事される方々にお願いした。

アドバイザーの方々は、テーマ選考、領域の諸会議運営、定期的評価などの重要な場面で、方策を求めて苦悩する総括を、あるときは多数意見を形成することによって支持し、あるときは明快でユニークな方向を提示することにより導いてくださっている。

本領域の研究がここまで進歩して来たのは、ひとえに領域アドバイザーの方々のお力によるものである。この機会にアドバイザーの皆様のご貢献に敬意と謝意を表します。

8. 研究領域の運営

本領域は、領域アドバイザー、JST 担当者に総括を加えた領域マネジメントによって運営されてきた。この間、以下のような事項に留意してきた。

1. 世界の研究開発は、研究者がしばしば希望するよりずっと速く進む。研究者の標榜する方法の検証、目標の達成につき常にベンチマーク、スピード、前倒しを求める。
2. 講演会、領域会議の招待講演、討論などを領域マネジメントが主となって企画し、領域への産業・社会ニーズのインプット（入口戦略）、領域からの研究成果の受取り手の確保（出口戦略）につなげる。
3. 想定ユーザの研究への実際の関与を深めるよう、グループの新設、共同研究の形成などにつき、領域マネジメントが努力する。
4. 領域マネジメントとしての評価、判断を研究チームに率直にフィードバックし、課題、目標、方法の妥当性の検証サイクルを加速する。特に、中間評価、年次進捗報告会の報告書、評価票のフォームに領域独自の変更を加え、評価の視点を明確にした。
5. 予算は始め控えめに付与し、留保した資金を柔軟に用いる（次項6. 参照）。
6. 研究の進展、ニーズや社会環境の変遷を反映して視野に入ってくる新課題、新目標、また研究成果の産業等への移転、出口戦略拡充に向けて新規予算の付与も含め柔軟に対応する「発展テーマ」の仕組みを考案・実施。
7. 領域の成果も蓄積され、外に誇れる結果も出て来たので、平成 24 年度からは国際的な交流を図っていく。

こうした運営方針はさまざまな機会に研究者に伝え、また研究領域のウェブサイトにも掲載している。

なお、JST の内部資料として、増淵忍 著「成果の受け手とのオープンな研究体制を重視した基礎研究マネジメント：CREST「ディペンダブルVLSI システムの基盤技術」研究領域の取り組み」がある。増淵氏は 2007 年から 2009 年まで本領域を担当され、現在科学技術振興機構 産学連携展開部所属プログラムオフィサーである。これを添付資料とともに評価委員会に配布しますのでご参照ください。

9. 研究の経過と所見

23 年度進捗報告会議（1/21, 28）時点での各チームの研究の経過と所見を表にまとめた。詳細は添付書類の 8. 課題進捗評価結果に記載されている。

研究チーム 代表者	課題・目標・方法	研究進捗状況	注目事項・懸案事項
小野寺秀俊	ばらつき、劣化、雑音、ソフトエラーなど微細化に伴う物理的脅威に対応し、用途柔軟でディペンダブルな「再構成可能 VLSI プラットフォーム」の構築を目指す階層縦断的な取組み。	40nm 標準セルレイアウトや Flip-Flop の耐ばらつき効果を確認した。演算・メモリ部を粗粒度、制御部を細粒度とする再構成可能アーキテクチャを、C 言語で設計可能とし、試用に近づけた。	標準セルレイアウトや Flip-Flop 設計など個別技術は移転フェーズにある。再構成アーキテクチャについては、制御、医療などの具体的適用先を特定し実証を急ぎたい。
坂井修一	ディペンダビリティを大局的に捉え、設計検証とアーキテクチャから、高い目標を立て対応している。当初から要請しているが、現場の関係をつくり、実践的な研究にしていこう課題・目標の点検が望まれる。	形式的設計検証ツール FLEC、対故障 FPGA アーキテクチャ、マルチコアタスク配分などの研究は、論文多数あり。実効があることを期待する。FLEC は企業と組み実証開始の段階にある。	FLEC+NEC の合成ツール CWB は効果実証を急ぐ。FPGA は適用先の具体化を進め、早急に次年度の活動方針を得たい。吉瀬グループは米田チームで研究を発展させる。
坪内和夫	無線は今日、重要な社会基盤であるが、安定接続の確保には問題が多い。本研究はこの課題を適切に捉えている。研究の進展と社会の変化を考慮して常に問題を新しく捉えなおす努力を継続している。	Si CMOS 60GHz 帯送信回路、ミリ波 CMOS 受信回路、速度/分解能スケーラブル高速・低電力 ADC、多重伝播路干渉効果補償周波数ドメイン等化器（FDE）など、要素技術を試作 VLSI にて実証する研究は世界に比肩する水準。	異種のエアインタフェースを選択的に用いた無線環境の接続品質の確保、超長符号方式による常時接続性の確保など、市民生活に革新をもたらす無線通信概念を提案している。
安浦寛人	VLSI 設計をディペンダビリティから評価し、強化できるツールの開発を標榜し、脅威をソフトエラー、タイミングエラー、悪意攻撃の 3 項目に絞っている。素子、回路、論理、RTL の各階層に適用できるツールを目指す。	ソフトエラーが、素子、回路、論理、機能と VLSI の階層を伝播する際の抽象化に有効と思われるモデルを導入した。メモリ構成トレード・オフ、経年劣化耐性カナリア Flip-Flop、NBTI 起因劣化故障の予測技術になどつき進歩があった。	中性子線によるソフトエラーのシステムレベルモデリングならびにカナリア FF など企業と力を合わせて実証するフェーズにきている適用対象と効果の実証計画の具体化、実行が望まれる。

研究チーム代表者	課題・目標・方法	研究進捗状況	特記事項
梶原誠司	運用中の VLSI をテストし、故障を予測し未然防止する概念を提案。要求事項の把握につとめてきた。機能安全国際規格化も目標に設定。修復をあえて検討課題から外し集中度を高めている。	使用条件による変動を避けた遅延時間計測法、スキャン設計や論理 BIST など生産時テストをフィールドテスト・解析に提供する概念、制約下におけるテスト品質向上技術など有望な技術を提案。	複数の有力企業との連携ができ、制御用システム LSI などの適用対象や、製品開発プロセスにおけるオンチップテスト回路といった用途がクローズアップしている。白書を準備。
吉本雅彦	SRAM のディペンダビリティ阻害要因に対処する個別技術の開発と、総合効果をシステム LSI レベルで検証する課題設定。車載システムへの利用を想定している。	2重化セル構造 QoB メモリ、電源電圧制御、耐雑音技術、など個別技術に多くの発案がある。アプリケーション階層のシミュレーションの提案も大変有望。	個々の要素技術、マルチコアプロセッサ統合技術、Virtualization が、LSI メーカー、システムメーカー、EDA ベンダ等において活用されると期待。
米田友洋	中心的トレンド、マルチコア+NoC をディペンダビリティ課題の中で扱うことにより新しい着想を得ている。自動車制御への応用を掲げ、チップ間通信も視野に、故障検出、故障対応技術を開発。	ガソリンエンジン制御を Hardware-In-the-Loop を使い実証。耐故障マルチコア、非同期 NoC、チップ間通信など個別技術の検討は進んでいる。ハイブリッド、EV の課題にも取り組んでいる。	アプリケーションから見た定量的要件を研究課題・目標に十分反映しているかどうか、ユーザ企業との連携を強化し明確化しつつ進めたい。

研究チーム代表者	課題・目標・方法	研究進捗状況	特記事項
小柳光正	車載画像処理プロセッサを適用課題とし性能、ディペンダビリティの目標を設定。自己診断、自己修復、多重化を実装する。3Dのキー技術、TSVやマイクロバンプのテストや多重化を検討している。	高信頼化に必要な機能、スケジューリング、TSV冗長化などについて検討。個別技術がいかに全体統合されるのかの検討から、24年度に試作する回路の仕様が煮詰まってきたと期待。	本チームは日本における3D-VLSI研究のアカデミックな中心の一つである。24年度が大詰めなので、テーマ継続し、引き続き支援する。
竹内健	大容量SSDを無線化しディペンダビリティを向上する。個別課題も①微細化によるビット不良増大やデータ保持の劣化対応、②ワイヤレス通信、③ワイヤレス給電の格段の進歩を狙う。	エラー予測 Low Density Parity Check と呼ぶ方式を考案し、エラー訂正効率を向上、フラッシュメモリの寿命を11倍延長。無線による通信速度、電力伝送にも新方式により大きな進歩を見ている。	連携企業への技術移転もすでに進行している。テーマの新展開にも期待している。
藤野毅	耐タンパ性を課題とし、フォールト攻撃、サイドチャネル攻撃、複製防止技術などの項目に取り組んでいる。成果物として耐タンパ性を有する暗号LSI、耐タンパ性評価法、偽造LSI識別技術を挙げている。	当初トライしたDES暗号回路は、当該チーム自身が脆弱性を確認した。そのため新方式によるAES暗号回路設計を進めている。耐タンパ性評価技術、解析技術も進めている。	耐タンパ性の研究で世界に伍すとの期待を担って健闘中であるが、成果はまだこれから。早いサイクルタイムで計画を鋭意推進し、本命技術を探り当てたい。
山崎信行	一定時間内の応答が必須要求となるロボット制御などの重要課題について、アプリケーション、リアルタイムOS、コントローラ、I/O、メモリ、実装技術にわたる総合的、実践的な手法をとる。	「DMTP(ディペンダブル・リアルタイム・マルチスレッド・プロセッサ)」、NoCルータを試作、評価(DVFS、チップ間通信、耐ノイズ性)し、「評価キットに」実装、ET2011での展示を行った。	ハード・リアルタイム制御という重要課題を正面からとらえた活力ある研究チームである。さらなる進展と同時に、理解の浸透をはかる文書化を促進したい。

10. 総合所見

10.1 研究領域としての成果の見通し

既に述べたように、本領域では、適用先を最初から想定し、手渡しで成果を届ける、という考えで研究を進めてきた。その結果、各研究チームの取り組みは、宇宙、プラント・交通、ロボット、自動車、金融、医療、消費者などにターゲットを置くようになってきた。こうしたシステムに対し、各チームの研究から、どんなディペンダビリティ増強技術の提供が期待されるのかを、図 10.1 に示した。こうした技術成果が、安全安心を通じて、市民生活の革新、産業の隆盛をもたらす可能性は少なくないと考えている。

アプリケーション	宇宙	プラント 交通	ロボット	車載	情報 通信	金融 医療	消費者	
小野寺チーム	再構成可能プロセッサ、耐ばらつきF-F、耐ばらつきレイアウト							
坂井チーム	耐故障アーキテクチャ・設計等価性検証							
坪内チーム				RF、FDE、符号化 無線接続性、異種インタフェース				
安浦チーム	システムレベルソフトウェア シミュレーション 耐ソフトウェア回路、VLSI構成							
梶原チーム	フィールド使用時オンボードテスト							
吉本チーム		耐ソフトウェアメモリ、大規模システムレベルシミュレーション						
米田チーム			マルチコア、オン・チップネットワーク					
小柳チーム			画像認識 3Dプロセッサ					
竹内チーム		ワイヤレス ソリッドステートドライブ ワイヤレス接続、ワイヤレス給電						
藤野チーム			耐タンパ暗号回路、耐タンパ性評価技術					
山崎チーム	ハードリアルタイム制御に独自のRT-OS、コントローラ、実装を提供							

図 10.1 本研究領域の研究内容とその適用産業分野

10.2 本領域を設定したことの意義

本研究領域を設定したことの意義は、今後の技術におしなべて要求される安全・安心の課題、つまりディペンダビリティという側面を取り上げて、産業、インフラのワークホースである VLSI 技術に、その中でも微細加工などのテクノロジー分野よりむしろ付加価値の増大している設計、システム方面に光をあてて、広く全日本に知恵を求めて組織的に取り組んだところにある。電子・情報技術を用いるどんなシステムにも、そのコアとなっている VLSI が用いられ、信頼性のコアとなっているが、その VLSI は、図 10.2

に示したように、いっぽうでは微細化、一方では複雑化にともなう、ディペンダビリティの脅威因子を内包している。それら因子がシステム故障に伝播して社会、企業、個人におおきな被害をもたらさないために、絶えざる技術開発が必要である。こうした多様性、複雑性の高い研究は、一組織、一研究チームで取り組めるものではない。本領域設立の意義は、この多様な課題に対し、複数のチームが連携をとりながら、マネジメントチームのガイダンスのもとに取り組む組織的な活動を開始したところにある。

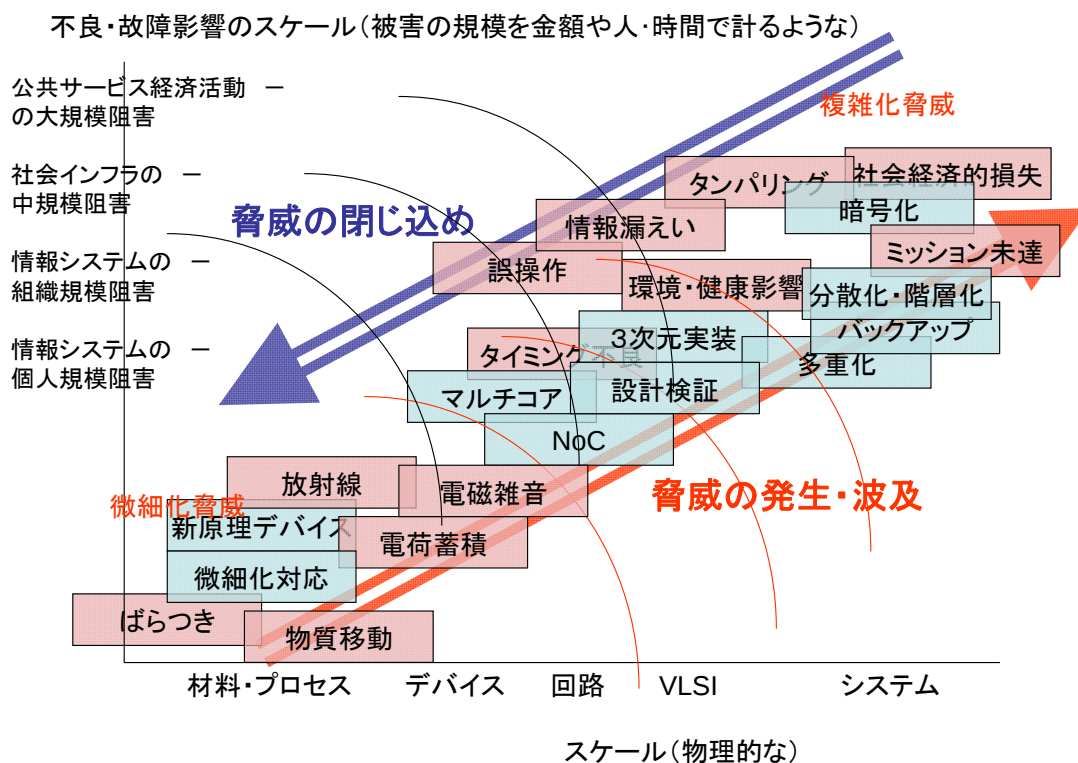


図 10.2 VLSI の微細化と複雑化にともなう不良・故障原因の発生、伝播と、ディペンダビリティ技術開発によるその閉じ込めの概念説明

そこで、本研究領域では、①増大する脅威を（もともとディペンダビリティの高い）VLSI の中に閉じ込める。②システムのディペンダビリティを向上する新しい VLSI 機能を提供することを目指している。

<http://www.dvlsi.jst.go.jp/topics/11ws/11DVLSIWS%20asai.pdf>

それでは実際に、本研究が、市場、製品、技術から見て、どんな分野をカバーできているのかを、図 10.3 に整理してみた（研究総括によるもので、粗雑なところがある）。

図 10.3 を図 10.1 と合わせて眺めてみると、平成 19 年度から 21 年度までの 3 年間に、網羅的とはいえないが、かなり包括的な取り組みが形成できたと考えている。図 10.1、図 10.3 のフット・プリントが、より強固に根を下すよう、今後の活動をして行きたい。

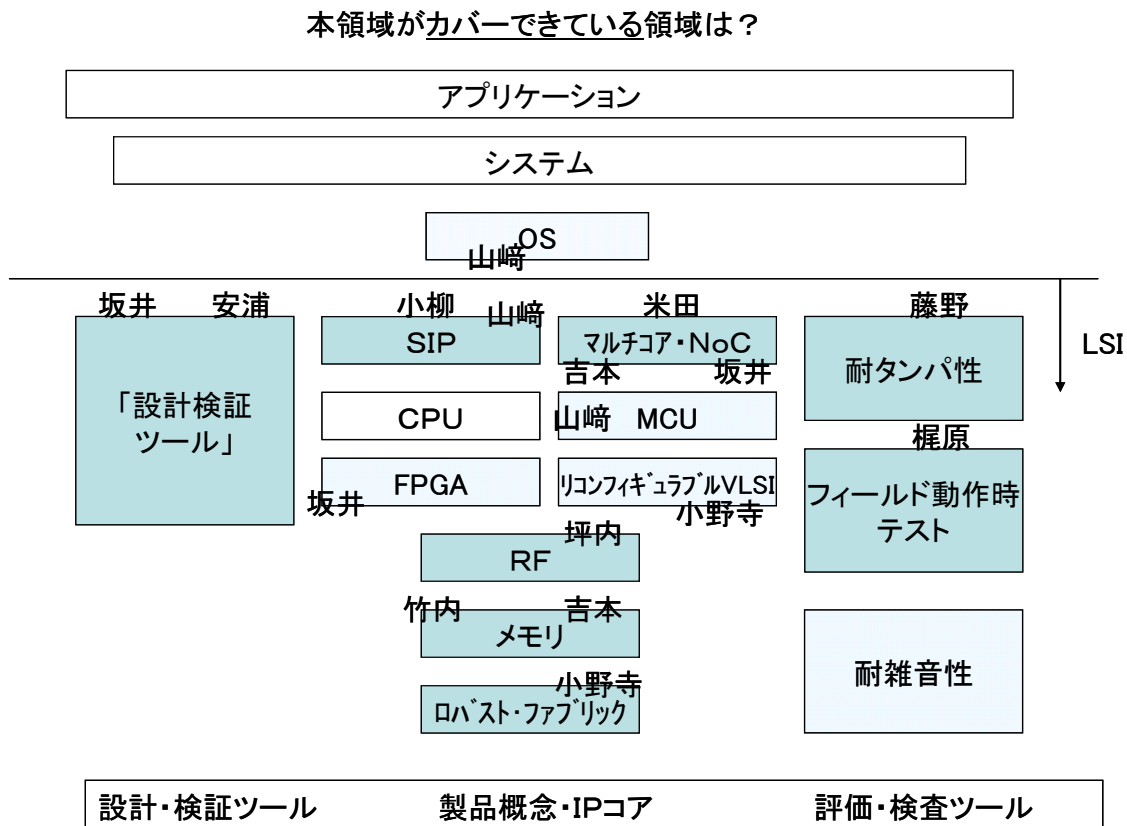


図 10.3 CREST/DVLSI 研究領域がカバーする技術分野
濃い色のところは本領域に研究あり、白色のところは研究なし。

10.3 今後の期待、展望

(1) 成果の実証と出口戦略

CREST 研究期間での半ばを過ぎ、初年度採択チームについてはもはや最終年度を迎えようとする現在、もっとも注力していることは、研究成果の実証と、産業への手渡しを促進する出口戦略の実行である。

研究領域として、当初より出口に向けた活動を推進するため、企業からの研究チームへの追加参画、企業との共同研究の推奨・取持ち、「発展テーマ」の提案推奨、評価キット製作と供試、組込み総合技術展 ET2011 への展示、その他を実行している。

上記のような施策をつうじ、研究チームと外の接触が深まっており、成果実証と出口戦略が実を結ぶことと期待している。平成 24 年度はこうした活動をいっそう活性化する考えである。

(2) 国際標準化

ディペンダブル VLSI 研究の大きな眼目のひとつに、研究成果を世界に役立つ国際標

準とすることがある。そうした提案を発信するには、背景となる充実した学術論文や特許ネットワークが背景としてまず必要となる。論文発表や発明権利化は領域として当然奨励している。これに加えて、研究成果とその持つ社会的意義をひろく訴えることのできる、「ホワイト・ペーパー」が大切であると考えている。機能安全基準 SIL4 採用に向け提案考慮中の梶原チームでは、ホワイト・ペーパー、「フィールド高信頼化のための回路・システム機構」を準備しており、まもなく DVLSI のウェブサイトにも掲載する予定である。

(3) ディペンダビリティ指標

最後に、本研究領域全体にとり、当初からの懸案である、「ディペンダビリティ」という概念を定量的に指標化できるか、何がそうして指標でありうるか、という設問に答えることを試みたい。図 10.4 は、2011 年 12 月 2 日の研究領域会議、ならびに同 3 日のワークショップで提示した考えである。横軸には VLSI に組み込んだ、ディペンダビリティ技術の強度水準の積を、縦軸には実施したテスト・検査の強度水準の積をとっている。この 2 次元の座標を、ディペンダビリティの総合的な指標にしようというものである。この考えを成立させるには、横軸、縦軸の「技術と検査の強度水準」をたとえば 0~1 の範囲の数値として規格化していくことを個々の項目について実行しなければならない。また、技術や検査を恣意的に組み合わせた指標を、特定の技術や検査が不要な場合のある広範な用途に対し、適用することは適切でない、との指摘もある。

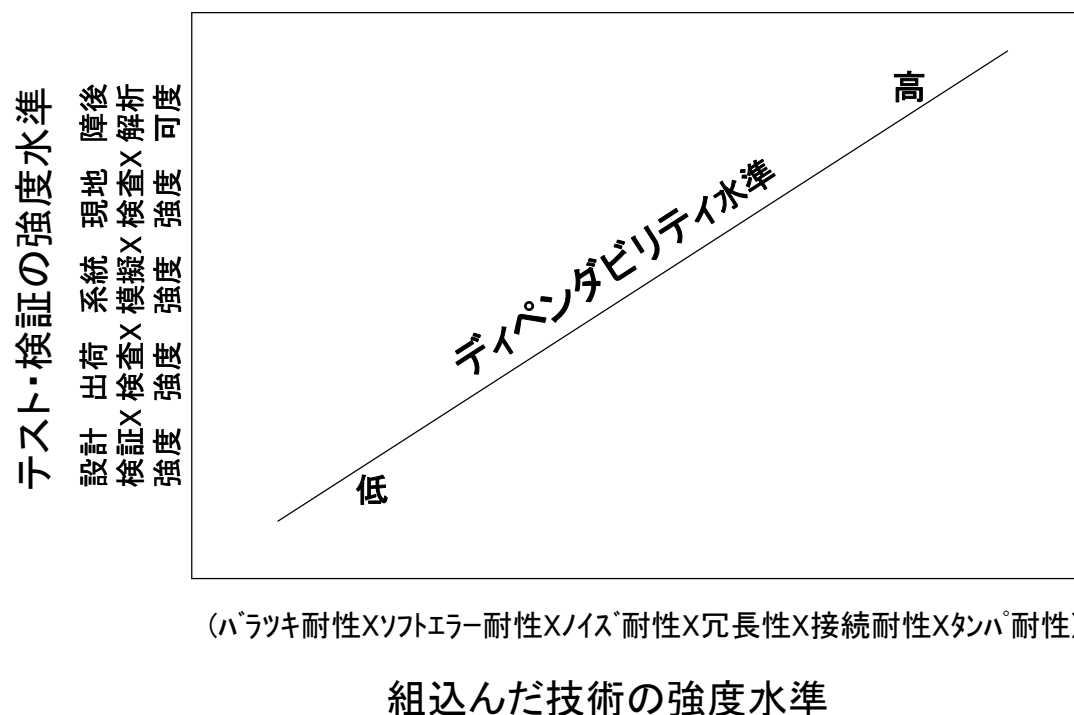


図 10.4 多様な因子を含むディペンダビリティを総合的な指標で表現する試み

図 10.4 は単なる試案に過ぎない。しかし、こうした試案を広く議論に供し、さらに適切な VLSI システムのディペンダビリティ指標を追求する努力を継続したい。

10.4 結言

CRSET/DVLSI は、安全・安心を保証するディペンダブル VLSI についての、初めての総合的な国家的取り組みであり、組織的な取り組みによって注目すべき研究成果も生まれつつある。期待される産業力強化にも役立つ見通しもある。

後半の研究において効果を挙げるには、領域内の努力が大切であることはもちろんであるが、領域外、とりわけ企業から、成果を活用する姿勢での関心、協力を寄せてくださるようお願いしたい。企業としてのエゴ発揮でよいのである。ただ、据え膳をくろう、ではなく、積極的にこうしたまじめな研究努力に踏み込んで、その成果を活用する姿勢がほしい。

また、JST にはこれまでどおりのご理解、ご支援を引き続きお願いしたい。