

シリコン量子ビットで量子誤り訂正を実現 —誤り耐性半導体量子コンピュータ開発に指針—

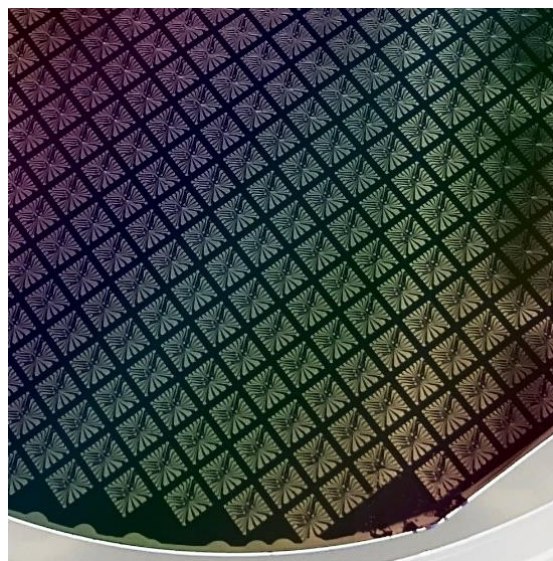
理化学研究所（理研）創発物性科学研究センター量子機能システム研究グループの武田健太研究員、野入亮人基礎科学特別研究員、樽茶清悟グループディレクター（量子コンピュータ研究センター半導体量子情報デバイス研究チームチームリーダー）らの研究チームは、シリコン量子ドット^[1]デバイス中の電子スピン^[2]を用いて、3量子ビット量子誤り訂正^[3]を実証しました。

本研究成果は、シリコン半導体を用いた量子コンピュータ^[4]の実現における課題の一つである量子誤り訂正の最も基本的な実装であり、今後の研究開発を加速させるものと期待できます。

量子コンピュータはその性質上、誤りが生じやすく、実用的な量子計算を行うには、誤り訂正技術が必要と考えられています。これまでに2量子ビットまでの基本操作が実現されていましたが、量子誤り訂正に必要な最低三つの量子ビットを高い精度で完全に制御することは困難でした。

今回、研究チームは、シリコン量子ドットデバイス中の電子スピンを用いた量子ビットを用いて、3量子ビットゲート^[5]、およびそれを用いた基本的な量子誤り訂正を実装することに世界で初めて成功しました。

本研究は、科学雑誌『Nature』の掲載に先立ち、オンライン版（現地時間8月24日付：日本時間8月25日）に掲載されます。



シリコン量子コンピュータ試料

背景

量子コンピュータは量子力学の原理に基づき、複数の情報を同時に符号化することで、従来のコンピュータでは困難な計算を高速に実行する次世代のコンピュータで、その実用化に向けた研究開発が世界的に活発化しています。

さまざまな物理系を用いた量子コンピュータの研究が進められていますが、その中でシリコン量子ドットデバイスを用いたシリコン量子コンピュータは、既存半導体産業の集積技術と相性が良いことから、大規模量子コンピュータの実装に適していると考えられています。

量子コンピュータの大規模化に伴う課題の一つとして、量子情報が不純物や熱などによる雑音の影響を受けて失われてしまうことがあります。この問題に対処するためには、発生した誤りを訂正する回路（量子誤り訂正）の実装が不可欠であると考えられています。

最も基本的な量子誤り訂正の実装には、最低でも三つの量子ビットが必要です。しかしながら、シリコン量子コンピュータでは、三つ以上の量子ビットの同時制御、測定などに技術的課題があり、量子誤り訂正の実装は困難でした。

研究手法と成果

研究チームは、シリコン量子ドットデバイス中の電子スピンを用いた量子ビットデバイスにおいて、三つの量子ビットを用いた量子誤り訂正を実現しました。量子ドット構造は、シリコン量子コンピュータで一般的なシリコン/シリコンゲルマニウム半導体基板^[6]上に微細加工を施すことで作製しました（図 1）。ゲート電極に加える電圧を制御することによって、高い自由度で量子ドットを形成し、その電子スピンの状態を制御することができます。

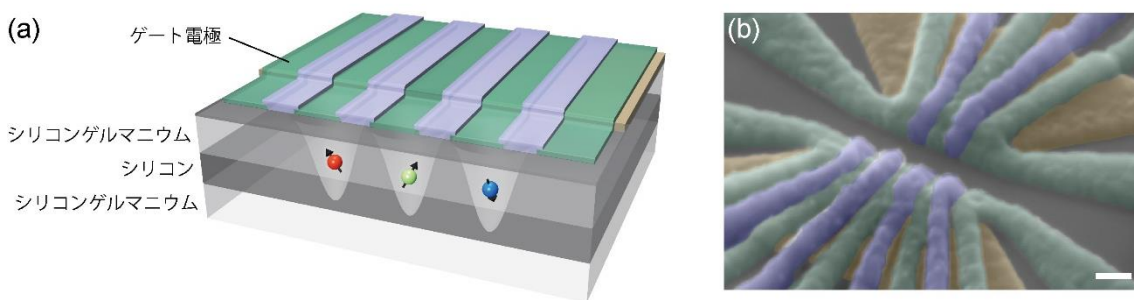


図 1 シリコン/シリコンゲルマニウム量子ドット試料

- (a) 試料の模式図。ゲート電極の電圧を制御することで、電子を正確に 1 個単位でシリコン層に閉じ込めることができる。
- (b) 試料の電子顕微鏡写真。スケールバーは 100 ナノメートル (nm、1nm は 10 億分の 1 メートル)。

これまでの研究で、2 量子ビットまでの量子ゲート^[7]が実現されていましたが、本研究ではそれらに加えて、3 量子ビットゲートである Toffoli ゲートを実

現しました。Toffoli ゲートは、二つの補助量子ビットがどちらも 0 状態のとき
のみに、対象の量子ビット（データ量子ビット）の状態を反転させる操作であ
り、量子誤り訂正において、検出した誤りに基づいてデータ量子ビットの状態
を訂正することができます。

続いて、この Toffoli ゲートを用いて、3 量子ビットの位相誤り^[8]訂正回路を
実装しました。図 2(a)の量子回路では、三つの量子ビットを量子もつれ^[9]状態
に符号化することで、三つのうちどれか一つの量子ビットに位相誤りが起こっ
た場合、それを復号（符号化の逆操作）により補助量子ビットの状態に反映さ
せることで検出します。図 2(b)は量子誤り訂正の動作概要で、復号後の二つの
補助量子ビットの状態が、起こった位相誤りの種類に 1 対 1 で対応するため誤
りの検出が可能です。さらに、補助量子ビットの状態に応じて訂正を加えるこ
とで、データ量子ビットの初期状態を復元することができます。

本研究では、シリコン量子ビット試料においてこの量子回路を実装し、復号
後の補助量子ビットの状態を測定することで、誤りの検出ができていたことを
示しました（図 2(c)）。さらに、二つの補助量子ビットの状態に応じてデー
タ量子ビットの状態を訂正する操作、つまり Toffoli ゲートを実行することで、デー
タ量子ビットを誤りの起こる前の状態に訂正できることを示しました（図 2(d)）。

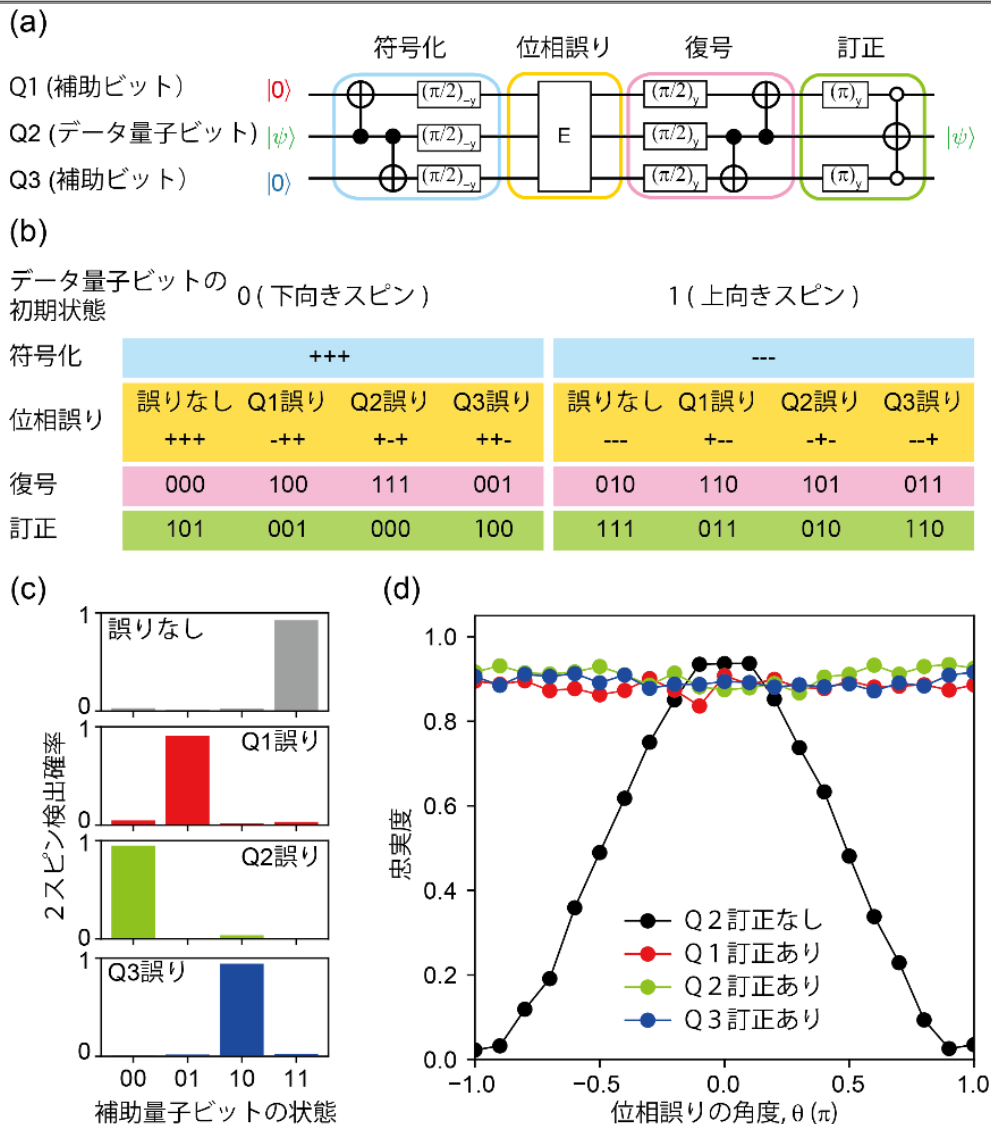


図 2 量子誤り訂正実験

- (a) 量子誤り訂正実験の量子回路模式図。符号化と復号中の縦線と丸は、2量子ビットゲート（制御NOTゲート）を表す。 $(\pi/2)_{\pm Y}$ は $\pm Y$ 軸まわりの $\pi/2$ 回転操作、 $(\pi)_Y$ は Y 軸まわりの π 回転操作を表す。訂正中にある縦線と丸で示した操作は3量子ビット Toffoli ゲートで、補助ビットがどちらも0状態のときのみデータ量子ビットを反転する。
- (b) 量子誤り訂正の動作概要。±は、 $|\pm\rangle = (|0\rangle \pm |1\rangle)/\sqrt{2}$ という重ね合わせ状態で、2段目に示すように位相誤りは+と-を入れ替えるように作用する。3段目の復号後の補助量子ビットの状態（左から1番目と3番目の数字）は起こった位相誤りと対応する。4段目の訂正の際に、まず二つの補助量子ビットが $(\pi)_Y$ の操作で反転する(0→1あるいは1→0)。そして補助量子ビットがどちらも0状態のときのみ、データ量子ビットの状態（左から2番目の数字）が反転される。そのため、訂正後のデータ量子ビットは初期状態と同じになっており（左カラムは0、右カラムは1）、位相誤りが訂正されている。
- (c) 補助量子ビットによる誤り検出。 Q_n 誤り ($n=1,2,3$) は、 Q_n に対して位相が反転 (π 回転) するような誤りがある場合を表す。誤りの種類 (Q1~Q3) に依存した補助量子ビットの読み出し結果 (01、00、10) が得られている。
- (d) データ量子ビットの忠実度。訂正なしの場合 (黒) は位相誤りによって忠実度の低下が起こるが、訂正がある場合 (赤、緑、青) は忠実度の低下が起こらないことが分かる。

今後の期待

本研究では、シリコン/シリコンゲルマニウム量子ドットを用いたシリコン量子コンピュータにおいて、3量子ビット操作である Toffoli ゲートを実現し、量子コンピュータ開発において重要なマイルストーンの一つである、量子誤り訂正を実現しました。

シリコン量子コンピュータでは、最近実現された、高精度スピン制御の実現^{注)}や、本研究における量子誤り訂正の実証などによって、少数のシリコン量子ビット制御に関する技術が確立しつつあるといえます。今後は、これらの基本動作原理を踏まえた上で、半導体プロセス技術を持つ企業との連携による、シリコン量子ビットの大規模集積化に向けた研究が加速すると期待できます。

注) 2022年1月20日「シリコン量子ビットで高精度なユニバーサル操作を実現」
https://www.riken.jp/press/2022/20220120_1/

論文情報

<タイトル>

Quantum error correction with silicon spin qubits

<著者名>

Kenta Takeda, Akito Noiri, Takashi Nakajima, Takashi Kobayashi and Seigo Tarucha

<雑誌>

Nature

<DOI>

10.1038/s41586-022-04986-6

補足説明

[1] 量子ドット

電子を空間的に3次元全ての方向に閉じ込めることで運動を制限し、0次元構造としたもの。その性質から人工原子とも呼ばれ、電子を一つずつ出し入れできる。

[2] 電子スピン

電子が右回りまたは左回りに自転する回転の内部自由度。この回転の向きに応じて、通常上向きまたは下向きの矢印で表される。

[3] 量子誤り訂正

複数の量子ビットを一つの量子ビットに符号化することによって、一部の量子ビットに誤りが起こっても、それを検出し訂正できるような方法。

[4] 量子コンピュータ

量子力学における重ね合わせや量子もつれを利用して、超並列計算を実現するコンピュータ。従来のコンピュータでは天文学的な時間のかかる因数分解の問題などを高速に処理することが可能になると考えられている。

[5] 3量子ビットゲート

三つの量子ビットを対象とする量子操作。最も典型的なものとしては、本文中にある Toffoli ゲートや Fredkin ゲートなどが知られている。

[6] シリコン/シリコンゲルマニウム半導体基板

シリコンとシリコンゲルマニウムの 2 種類の半導体を積層した構造の基板。通常の半導体デバイスで一般的なシリコン酸化膜を用いた構造に比べると、極低温において量子ドット形成の際に大きな問題となる不純物の影響を大きく低減できる利点がある。

[7] 量子ゲート

量子ビットを用いて計算を行う際のビット操作のこと。代表的なものとして、1 量子ビットの回転操作や、2 量子ビット間の制御 NOT ゲートなどがある。

[8] 位相誤り

量子ビットは二つの状態 (0 と 1) の間の重ね合わせ状態をとることができる。量子ビットでは、それら二つの状態の振幅に加えて、位相の差も情報として用いるが、その位相差に起こる誤りのこと。また、量子ドット中の電子スピンでは、位相誤りに比べてビット反転誤り (振幅の誤り) は非常に起こりづらい。

[9] 量子もつれ

二つ以上の量子状態において現れる、古典的には説明できない相関。

研究チーム

理化学研究所

| | |
|-----------------|------------------|
| 創発物性科学研究センター | 量子機能システム研究グループ |
| 研究員 | 武田 健太 (タケダ・ケンタ) |
| 基礎科学特別研究員 | 野入 亮人 (ノイリ・アキト) |
| グループディレクター | 樽茶 清悟 (タルチャ・セイゴ) |
| (量子コンピュータ研究センター | 半導体量子情報デバイス研究チーム |
| チームリーダー) | |
| 上級研究員 | 中島 峻 (ナカジマ・タカシ) |
| 量子コンピュータ研究センター | 半導体量子情報デバイス研究チーム |
| 研究員 | 小林 嵩 (コバヤシ・タカシ) |

研究支援

本研究は、科学技術振興機構 (JST) 戦略的創造研究推進事業 CREST 「量子状態の高度な制御に基づく革新的量子技術基盤の創出 (研究総括: 荒川泰彦)」の研究課題 「スピン量子計算の基盤技術開発 (研究代表者: 樽茶清悟) JPMJCR1675」、ムーンショット型研究開発事業目標 6 「2050 年までに、経済・産業・安全保障を飛躍的に発展させる誤り耐性型汎用量子コンピュータを実現 (プログラムディレクター: 北川勝浩)」の研究開発プロジェクト 「大規模集積シリコン量子コンピュータの研究開発 (プロジ

エクトマネージャー：水野弘之) JPMJMS2065)、文部科学省光・量子飛躍フラッグシッププログラム (Q-LEAP) 技術領域「量子情報処理 (主に量子シミュレータ・量子コンピュータ) (研究総括：伊藤公平)」の研究課題「シリコン量子ビットによる量子計算機向け大規模集積回路の実現 (研究代表者：森貴洋) JPMXS0118069228」による助成を受けて行われました。

発表者・機関窓口

<発表者>

理化学研究所

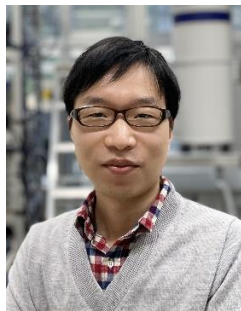
創発物性科学研究センター 量子機能システム研究グループ

研究員 武田 健太 (タケダ・ケンタ)

基礎科学特別研究員 野入 亮人 (ノイリ・アキト)

グループディレクター 樽茶 清悟 (タルチャ・セイゴ)

(量子コンピュータ研究センター 半導体量子情報デバイス研究チーム
チームリーダー)



武田 健太



野入 亮人



樽茶 清悟

<機関窓口>

理化学研究所 広報室 報道担当

E-mail : ex-press[at]riken.jp

科学技術振興機構 広報課

TEL : 03-5214-8404

E-mail : jstkoho[at]jst.go.jp

<JST事業に関する窓口>

科学技術振興機構 戦略研究推進部 グリーンイノベーショングループ

嶋林 ゆう子 (シマバヤシ・ユウコ)

TEL : 03-3512-3531

E-mail : crest[at]jst.go.jp

※上記の[at]は@に置き換えてください。