



Tokyo Tech



2021年2月19日

東京工業大学
科学技術振興機構(JST)

エッジ端末に適した小型省電力プロセッサを実証

—従来比 3.8 倍のエネルギー効率でヘルスケア IoT に道—

【要点】

- IoT 化を促進する小型で省電力なプロセッサアーキテクチャを設計
- 65 nm CMOS プロセスを用いながら小型 (1 mm×1 mm) プロセッサ LSI の開発に成功
- 既存の最小プロセッサより 2.7 倍の電力効率、3.8 倍のエネルギー効率を実現
- 条件次第ではアルカリボタン電池で約 100 日連続稼働可能

【概要】

東京工業大学 工学院 情報通信系の原祐子准教授らは、IoT の高度化において必要不可欠になる小型・省電力性を兼ね備えた新たなプロセッサ (用語 1) を設計し、そのプロセッサの大規模集積回路 (LSI) の開発に成功した。ヘルスケアデバイスを想定した異常検出においては、商用の最小プロセッサである ARM Cortex-M0 の 1.4 倍高速でありながら電力効率は 2.7 倍、エネルギー効率は 3.8 倍を達成した。

既存のプロセッサは多様化するアプリケーションのニーズに合わせ、大規模化と消費電力の増加が進んでいるが故に、小型デバイスの IoT 化に対してはオーバースペックである。本研究では小型エッジ端末 (用語 2) で必要な計算を実用的な時間で処理するための機能に限定することで、従来プロセッサに比べて回路面積を大幅に削減し、小型化と省電力化を両立するアーキテクチャ「SubRISC+」を開発した。65 nm CMOS プロセス (用語 3) を用いたプロセッサ LSI は、1 mm×1 mm と小型、かつ、わずか 77.0 μ W の消費電力で、異常検出やデータ探索などの実用的なアプリケーションをリアルタイムに処理することができる。

開発したプロセッサは、原准教授らが 2020 年 7 月 3 日付で米国の科学誌「*IEEE Access*」に発表した研究成果を基に実機を試作し評価したところ、良好な結果が得られたものである。プロトタイプサンプル配布も検討しており、今後はさらに用途の拡張と実用化を目指してチップの試作と開発を進めていく。

●研究の背景

モノのインターネット（Internet of Things; IoT）の発展に伴い、多種多様なデバイスがデータをセンシングし、ネットワークに接続されるようになってきている。現在の IoT で多く用いられる形式はクラウドコンピューティング（用語 4）だが、センシングデータに対してリアルタイムに計算しデバイスを制御するために、今後はエッジコンピューティング（用語 5）の普及が必要不可欠である。しかし、既存の組み込みシステム（用語 6）向けのプロセッサは消費電力の点から、エッジコンピューティングへの展開は難しいということが課題となっている。

●研究成果

本研究では、次世代 IoT で重要となるエッジコンピューティングの普及を加速させるために必要な小型・省電力な組み込みプロセッサを新たに構築し、その LSI の開発に成功した。近年の組み込みシステム向けプロセッサはアプリケーションの多様化にともない、機能（命令数）が増え、回路面積や消費電力が増大する傾向にあった。

既存の 32 ビット組み込みプロセッサでは極めて小規模なものでさえ、約 50 種の命令を扱う。しかし、IoT の小型エッジ端末では、異常検出などの比較的単純な処理で十分な場合もあり、既存プロセッサではオーバースペックであるという問題があった（表 1）。これに対し、本研究は小型エッジ端末で必要な計算を実用的な時間で処理するための機能に限定することで、回路面積を大幅に削減し、小型化と省電力化を両立するプロセッサ LSI を開発した。

表 1 小型マイクロプロセッサの比較

	本研究	ARM	PATMOS'18
発表組織	東工大	アーム	チューリッヒ工科大学
プロセッサ名	SubRISC+	Cortex-M0	RISC-V Micro-riscy
命令セットアーキテクチャ（命令数）	SubRISC+ (4)	ARMv6-M (60)	RVC32E (47)
命令長	16/32	16/32	16
レジスタファイル	16エントリ	32エントリ	16エントリ
パイプライン数	3	3	2
ハードウェア乗算器	No	32 × 32bit 乗算器	No
回路面積（ゲート数）	8.9K	17.6K	15.7K

本研究で開発した組み込みプロセッサは、減算・シフト・論理演算・メモリアクセスの 4 種類の命令のみから成る **RISC プロセッサ**（用語 7）であり、減算結果に応じて条件分岐するという特徴を持つことから、このアーキテクチャ（図 1）を「SubRISC+」と名付けた。近年は心電図・加速度などのデータ（図 2a）のセ

ンシング機能が、ウェアラブルデバイスや携帯端末に搭載されることが増えている。SubRISC+は、それらのデータから異常検出やデータ探索する**軽量アルゴリズム**（用語 8）をリアルタイムに処理し、警告などの限られたデータのみを送信する用途を想定している。なお、SubRISC+は**チューリング完全**（用語 9）であるため、これらの用途以外のあらゆるプログラムを処理することができる。

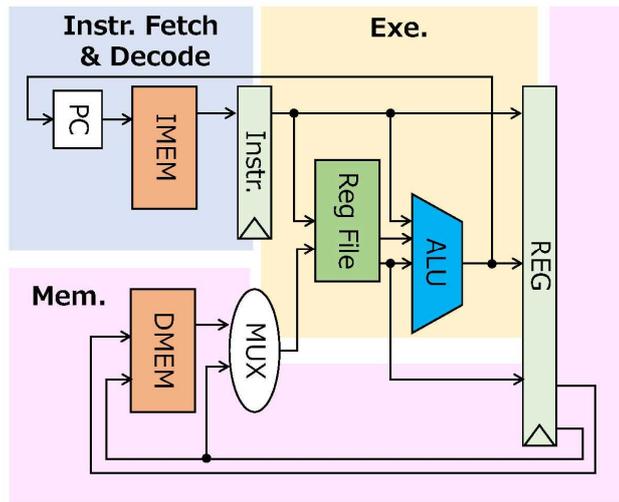


図1 SubRISC+アーキテクチャ

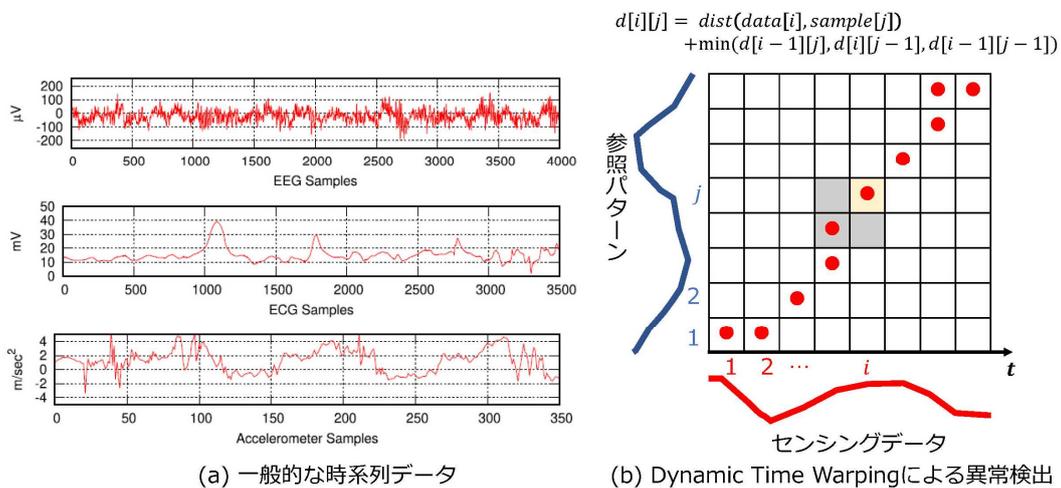


図2 SubRISC+に実装できる軽量アルゴリズムの一例

(a) ウェアラブルデバイスなどから取得されるデータの例。上から脳波、心電図、加速度を示す。(b) SubRISC+に実装した異常検出の軽量アルゴリズムの例。用途に応じた参照パターン（異常パターン）をあらかじめ保持し、(a) のようなセンシングデータと比較して類似度 d を計算することで、異常をリアルタイムに検出できる。類似度 d の値が一定の値以下であれば、センシングデータと参照パターンは十分似通っており、異常であると判定できる。

本研究ではソフトウェアの一例として、加速度データからてんかんの発作をリアルタイムに検出可能な軽量アルゴリズム(図 2b)を実装し、実用性を実証した。動作周波数を 50 MHz と想定したシミュレーションでは、データのサンプリング速度より高速に異常検出でき、かつ、電力は 131.1 μW (マイクロワット) と極めて低い。

商用で最小の 32 ビット組み込みプロセッサ ARM Cortex-M0 (表 1 中央) で同じ処理を行った場合と比べ、1.4 倍高速、かつ、電力効率は 2.7 倍、エネルギー効率は 3.8 倍であった。本研究ではデータメモリを 4 KB、命令メモリを 2 KB とした SubRISC+のプロセッサ LSI(図 3)を最小の配線半ピッチ(幅)65 nm (ナノメートル) の CMOS プロセスで開発した。

LSI の総サイズは 1 mm \times 1 mm (クレジットカードの厚さが概ね 1 mm) と極めて小型である。このプロセッサ LSI を 5 MHz (ヘルスケアの異常検出ではリアルタイム処理を十分確保できる周波数) で駆動した場合の消費電力は、わずか 77.0 μW である。これは、コンビニエンスストア等でも手に入るアルカリボタン電池 LR44 (主に電卓や万歩計などに使用) で約 100 日連続稼働できる試算であり、極めて電力効率が低い。

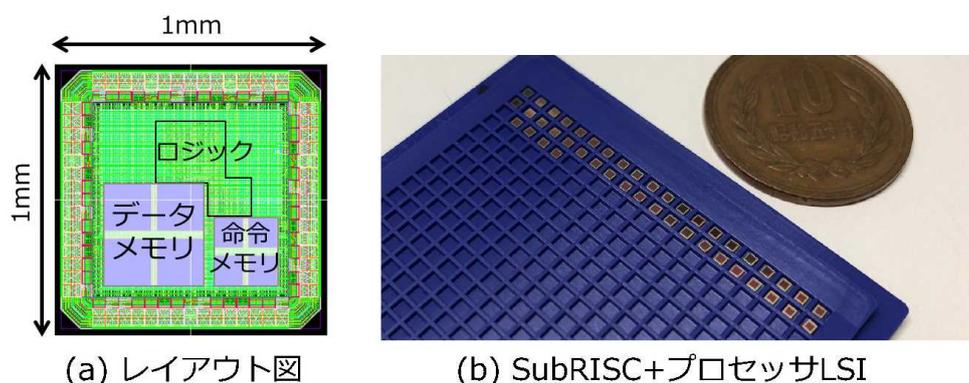


図 3 小型・省電力プロセッサ SubRISC+

●今後の展開

今回開発した SubRISC+試作チップは 65 nm の CMOS プロセスの場合、1 mm \times 1 mm と小型であり、かつ、わずか 77.0 μW の消費電力で、異常検出やデータ探索をリアルタイムに行うことが可能になった。今後はプロトタイプのサンプル配布や展示会出展を検討しているほか、IoT セキュリティ向けに SubRISC+プロセッサをさらに拡張し、より幅広い応用展開を可能にするチップの試作と実用化を目指す。

【研究支援】

本研究は科学技術振興機構（JST）戦略的創造研究推進事業 ACT-I および ACT-I 加速 研究領域「情報と未来」（研究総括：後藤 真孝 産業技術総合研究所 人間情報インタラクション研究部門 首席研究員）における研究課題「大量ストリームデータのリアルタイム処理に向けた柔軟なアーキテクチャ探索と設計環境構築」（研究者：原 祐子 東京工業大学 工学院 准教授）の支援を受けて行われた。また、IoTセキュリティ応用を目指した研究開発では、JST 戦略的創造研究推進事業 AIP ネットワークラボにおける AIP 加速課題「小型 IoT エッジデバイスの軽量暗号アーキテクチャ設計」（研究代表者：原 祐子）の支援を受けている。

【用語説明】

- (1) **プロセッサ**：CPU（中央演算処理装置）ともいわれる、コンピュータに内蔵されたパーツ。多くの半導体素子やトランジスタが集まって構築され、コンピュータの中で頭脳の役割を担い、マウスやキーボード、ハードディスク、メモリなどの周辺機器は CPU へデータを送り、制御や演算と呼ばれる動作によりスムーズにパソコンを動かす仕組み。つまり CPU はコンピュータ内にある各機器をコントロールしたり、メモリ上にあるデータを読み書きしたりする機能を行っており、コンピュータ内で命令を出すポジションである。
- (2) **エッジ端末**：エッジとは「データの収集、活用における端の部分」、データの発生源および活用の場に近いところという意味。それぞれの現場に情報処理端末を設置し、その場ごとに“自律分散型”で情報処理を行う仕組みを意味する。
- (3) **CMOS プロセス**：Complementary Metal Oxide Semiconductor の略。メモリやマイクロプロセッサは CMOS で作製される。低消費電力であり、最も汎用に用いられている半導体技術である。
- (4) **クラウドコンピューティング**：ネットワークに接続されたデバイスで得られたデータをデータセンタやサーバなどに送信し、そこにある高性能計算機を利用して計算した結果を再びデバイスに返す形式のシステムを指す。現在の IoT で多く用いられる形式であるが、エッジ端末の増加に伴いネットワーク帯域を切迫することが考えられ、エッジ端末が処理結果を受信するまでの時間（レイテンシ）が長くなる恐れがある。
- (5) **エッジコンピューティング**：クラウドコンピューティングと相反して、エッジ端末やその近くの小型サーバ上でデータを処理する分散システムを指す。データを遠く離れたデータセンタなどに送信する必要がなく、リアルタイム処理を可能にすると期待されている。

- (6) **組み込みシステム**：デスクトップパソコンやノートパソコンのような汎用的な計算機器と異なり、特定の機能（設計時に予め決められた機能）を実現するために組み込まれた専用計算機を指す。組み込みシステムを対象としたプロセッサは、計算資源やメモリの制約が極めて厳しい。
- (7) **RISC プロセッサ**：プロセッサには CISC（Complex Instruction Set Computer）と RISC（Reduced Instruction Set Computer）に大別される。CISC は 1 回の計算で多数の複雑な処理を行うことで高速化を目指すのに対し、RISC は命令の種類を減らし 1 回の計算を単純化することで高速化を目指す。商用プロセッサでは、Intel は CISC、ARM は RISC をそれぞれ採用している。
- (8) **軽量アルゴリズム**：多くのアルゴリズム（計算の手順）には剰余算やそれらを組み合わせた複雑な算術演算を多用している。一方、これらの演算を使用しない、比較的シンプルな演算のみで処理するアルゴリズムは軽量であり、計算資源制約の厳しいデバイスでも効率的に処理することができる。
- (9) **チューリング完全**：計算機があらゆる処理を実行できる計算能力を備えている場合、その計算機はチューリング完全であると言う。プロセッサは汎用的なソフトウェアを対象にしており、チューリング完全である。

【論文情報】

本成果は、下記論文にて発表したプロセッサの提案、シミュレーション評価手法を用い、新たに実機を試作、評価したものである。

掲載誌：*IEEE Access*

論文タイトル：Implementation of Lightweight eHealth Applications on a Low-Power Embedded Processor

著者：Mingyu Yang（東工大 博士後期課程学生）、原祐子（東工大 准教授）

DOI：10.1109/ACCESS.2020.3006901

【問い合わせ先】

東京工業大学 工学院 情報通信系 原祐子准教授

Email: hara[at]cad.ict.e.titech.ac.jp

TEL/FAX: 03-5734-2914

【JST 事業に関すること】

科学技術振興機構 戦略研究推進部 ICT グループ 舘澤 博子

Email: rp-info[at]jst.go.jp

TEL: 03-3512-3525 FAX: 03-3222-2066

【取材申し込み先】

東京工業大学 総務部 広報課

Email: [media\[at\]jim.titech.ac.jp](mailto:media[at]jim.titech.ac.jp)

TEL: 03-5734-2975 FAX: 03-5734-3661

科学技術振興機構 広報課

Email: [jstkoho\[at\]jst.go.jp](mailto:jstkoho[at]jst.go.jp)

TEL: 03-5214-8404 FAX: 03-5214-8432