

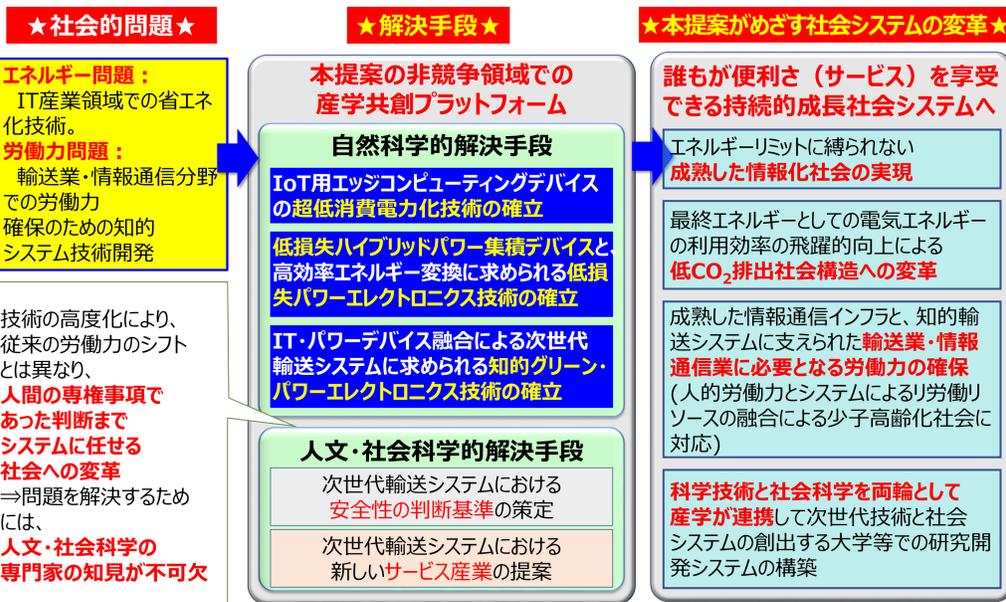
# 「世界の知を呼び込むIT・輸送システム 融合型エレクトロニクス技術の創出」

コンソーシアム名「IT・輸送システム産学共創コンソーシアム」

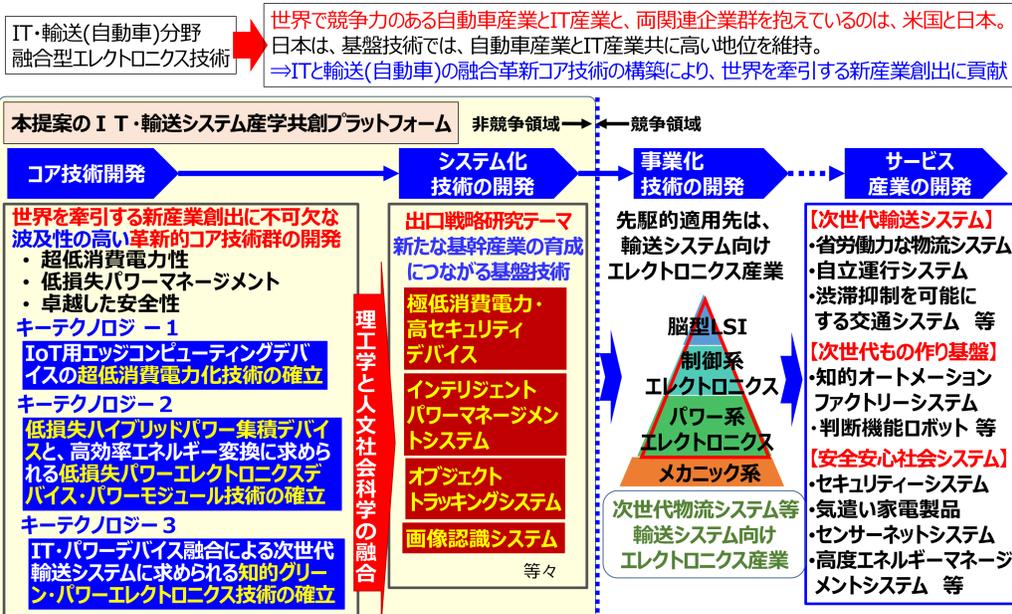
研究者氏名・所属 遠藤 哲郎・東北大学国際集積エレクトロニクス研究開発センター

## 概要

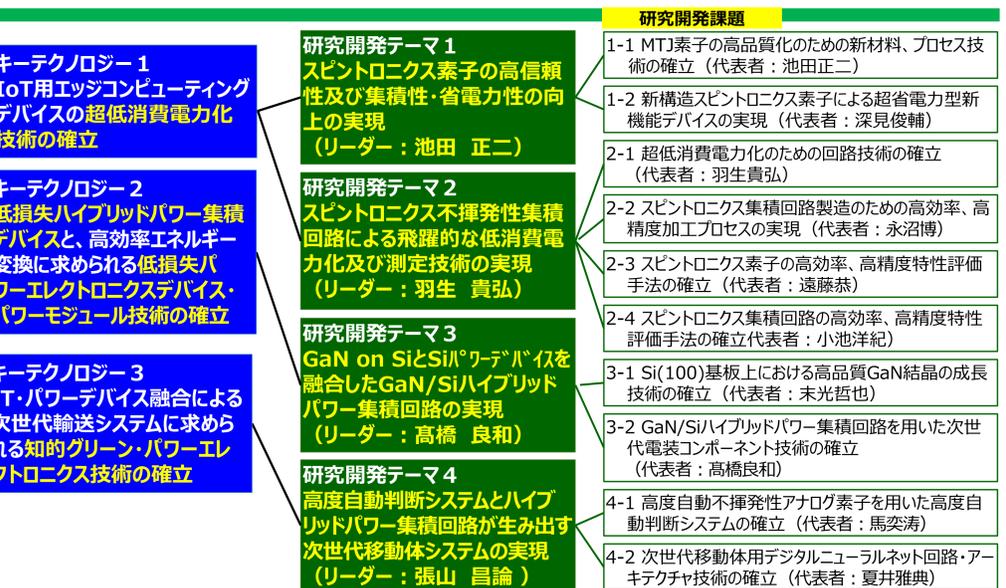
### 技術・システム革新シナリオ -本提案が目指す新たな価値と社会システムの変革-



### 日本を支える基幹産業の育成に向けた基盤システム技術の確立 -ITと輸送(自動車)産業を同時に保有する日本が目指すべき道-



## 研究領域：IT・輸送システム融合型エレクトロニクス技術



## 輸送システム分野を出口とする意義、及び他分野への出口戦略



## 研究成果

### 研究成果 研究開発テーマ1：スピントロニクス素子の高信頼性及び集積性・省電力性の向上の実現

#### 研究開発 課題1-1 MTJ素子の高品質化のための新材料、プロセス技術の確立

**課題の目標**

①最先端の1桁nmの半導体ロジックとの集積化が可能な18nmまで微細化した4重界面MTJの開発を行い、STT-MRAM素子のスケール性と性能向上に目途を付けた。  
・STT-MRAM素子：400°Cの熱処理耐性と熱安定性を達成するための開発指針 ⇒SOT-MRAMの300mm試作に展開し性能達成  
②400°C熱処理にて、従来技術と比べて面積1/8、1素子の書き込み電力1/5を実現するL1<sub>0</sub>-MnAl薄膜形成技術を確立。⇒プロジェクト目標「300mmプロセスで、書き換え回数10<sup>16</sup>、消費電力1/100」を可能にする新材料技術

**①の成果例**

H. Naganuma et al., VLSI 2021.

18 nm Quad-MTJ

液相RFリソグラフィーによるマルチパターンニングでは到達が難しい微細化領域を狙うために、EB描画を採用し、導入したSEMにより形状確認しながら1Xnmの微細加工

	①	②
不揮発性	×	○
メモリ容量	< 数 Gbit	> 100 Gbit
高速動作	< 100 MHz	> 300 MHz

本プロジェクトで開発した4重界面MTJ、形状磁気異方性MTJ、結晶磁気異方性(L1<sub>0</sub>-MnAl) MTJは、従来技術と比べ、高温でのデータ保持特性、大容量化、書き込みの高速化/低消費電力化において優位な材料特性を有する。

不揮発性と高速動作の両立という観点において競合技術は無い。

#### 研究開発 課題1-2 新構造スピントロニクス素子による超省電力型新機能デバイスの実現

**課題の目標**

DRAM互換メインメモリ STT-MRAMセル技術の基礎を構築するための材料、デバイス、プロセス設計

開発した形状磁気異方性MTJ、及びその発展形である形状磁気異方性と静磁気結合を利用したMTJ素子で、1X nm, Xnm領域での数ns高速磁化反転や100°C以上の高温での保持特性を確認⇒単体DRAM、混載DRAM、ラストレベルキャッシュメモリを置換ポテンシャルを確認  
・熱安定性指数、書き込みエラーレート、素子の側壁ダメージ等の高信頼性測定手法を確立⇒素子の性能、信頼性向上のための重要な物理的機構を解明  
・Co/Pt積層膜においてSOT磁化反転を観測(-50~125°Cの範囲内でのSOT磁化反転動作@20 nm幅の素子)及び120を上回る熱安定性指数などを実証  
・新材料・L1<sub>0</sub>-MnAl規則合金薄膜の形成に成功(課題1-1と連携)⇒従来材料を上回る書き込み性能、信頼性実現を確認(9E5 J/m<sup>3</sup>程度の磁気異方性、0.6 T程度の飽和磁化)

**成果の一例**

形状磁気異方性に加え、極微細領域で増大する静磁気結合も利用し、2.3nmでの不揮発記憶、7.6nmでの磁化反転@10nsを実証(プロジェクト目標の大容量DRAM互換に有望)

	DRAM	STT-MRAM (非揮発記憶力)	STT-MRAM (非揮発記憶力+非揮発記憶)	STT-MRAM (非揮発記憶力+非揮発記憶)
不揮発性を維持できる最小サイズ	×	○ (> 1X nm)	○ (< 10 nm)	○ (< 7 nm)
高速動作	○ (> 10 ns)	○ (< 10 ns)	○ (< 30 ns)	○ (< 10 ns)