



2022/03/11 ムーンショット目標6公開シンポジウム2022  
13:15~13:35  
オンライン

# 「超伝導量子回路の集積化技術の開発」

日本電気株式会社  
システムプラットフォーム研究所  
山本剛

## 内容

1. 研究背景
2. 今年度の成果
  - ボゾニックコード
  - ナノブリッジFPGA
  - 単一磁束量子回路
3. 来年度の予定
4. まとめ

# 1. 研究背景

---

# 超伝導NISQプロセッサ

Google

Arute *et al.*, Nature **574**, 505 (2019).

IBM 127 qubit chip

USTC 66 qubits

<https://twitter.com/jaygambetta/status/1460697552379076612>

Zhu *et al.*, arXiv:2109.03494

# NISQを超えて

量子ビット数

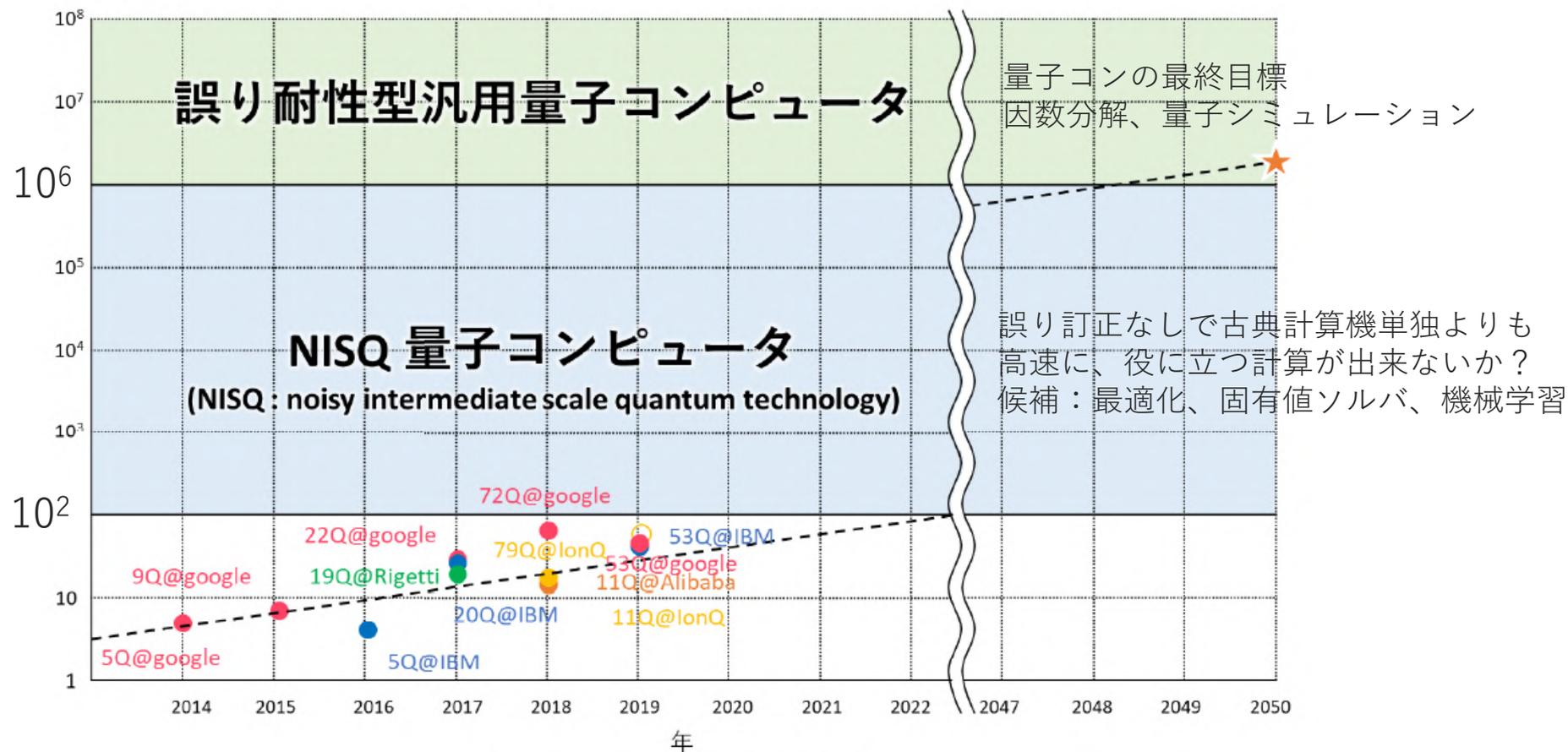
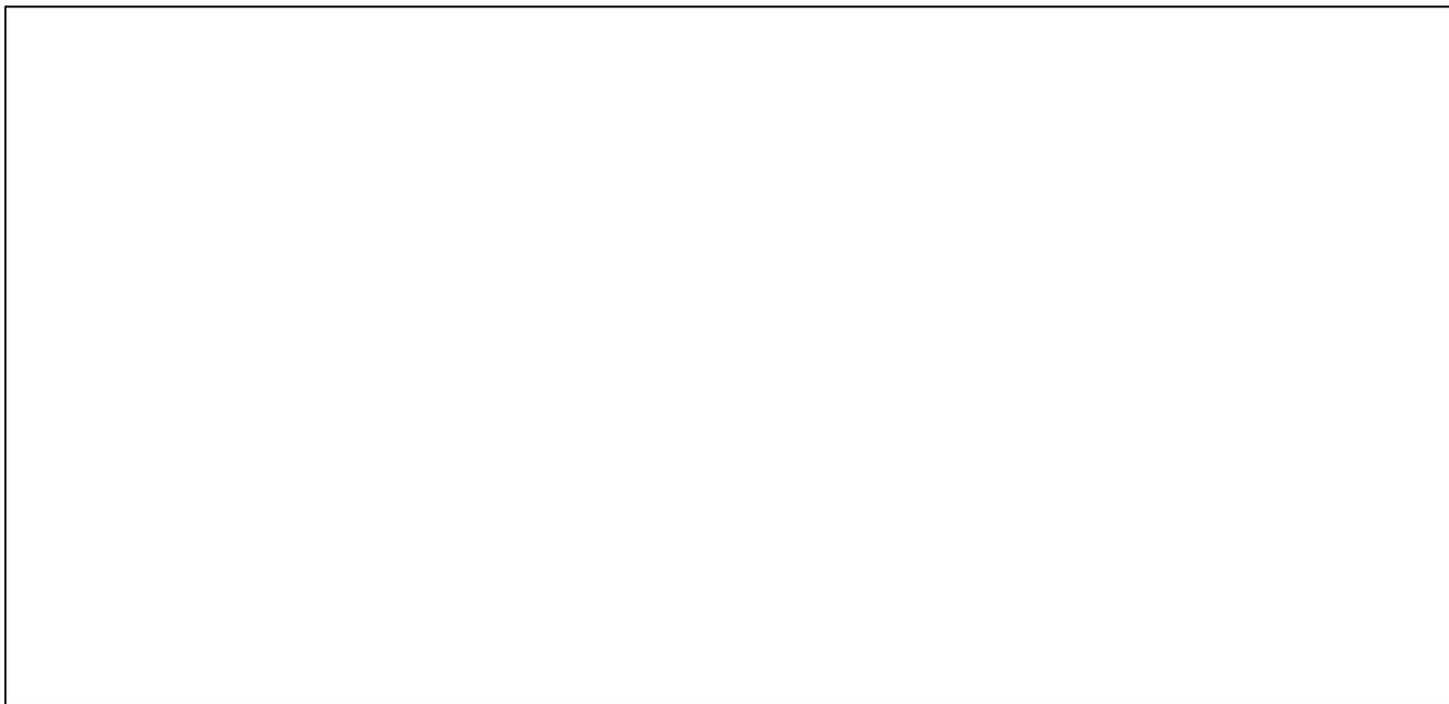


図 8. 量子版ムーアの法則

[https://www.jst.go.jp/moonshot/koubo/202002/pdf/pd\\_wg6.pdf](https://www.jst.go.jp/moonshot/koubo/202002/pdf/pd_wg6.pdf)

# 誤り耐性量子計算へのマイルストーン

Science **339**, 1169 (2013).



trapped-ion system  
Innsbruck大 Nature **589**, 220 (2021).

# QEC in superconducting qubits

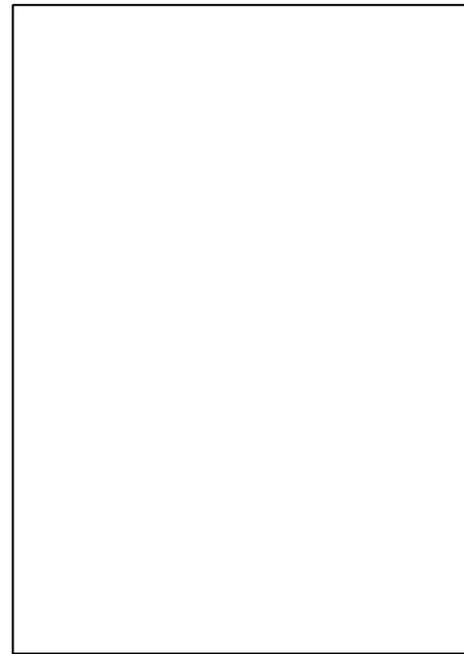
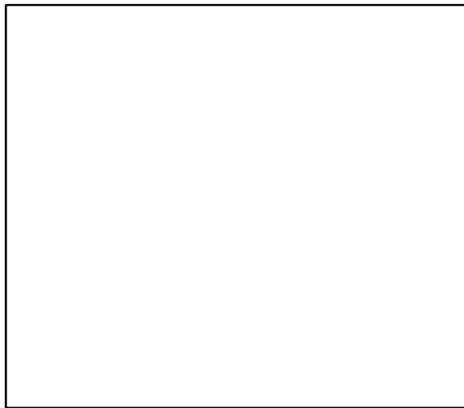
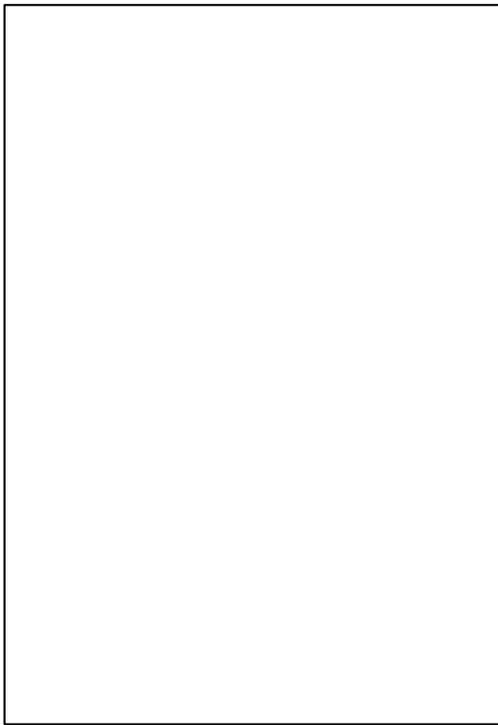
Reference year	code type	syndrome extraction	arbitrary error	qubit layout	multi-round repetition	distance	# of qubits (data/ancilla)
Yale <sup>1</sup> 2012	repetition [[3,1,3]]	×	Z, X error個別	1D array (1 x 3)	×	fixed(3)	3 (3/0)
IBM <sup>2</sup> 2015	surface [[2,1,2]]	○	検出のみ (ビット特定不可)	2D array (2 x 2)	×	fixed(2)	4 (2/2)
Delft <sup>3</sup> 2015	repetition [[3,1,3]]	○	X errorのみ	1D array (1 x 5)	×	fixed(3)	5 (3/2)
UCSB <sup>4</sup> 2015	repetition [[5,1,5]]	○	X errorのみ	1D array (1 x 9)	○	varied (3, 5)	9 (5/4)
USTC <sup>5</sup> 2019	5 qubit code [[5,1,3]]	○	○	1D array (1 x 5)	×	fixed(3)	5 (5/0)
ETH <sup>6</sup> 2020	surface [[4,1,2]]	○	検出のみ (ビット特定不可)	2D array	○	fixed(2)	7 (4/3)
Google <sup>7</sup> 2021	repetition, [[11,1,11]]	○	Z, X error個別	1D array in 2D	○	varied (3-11)	max 21 (11/10)
Delft <sup>8</sup> 2022	surface [[4,1,2]]	○	検出のみ (ビット特定不可)	2D array	○	fixed(2)	7 (4/3)
ETH <sup>9</sup> 2021	surface [[9,1,3]]	○	○	2D array	○	fixed(3)	17 (9/8)
USTC <sup>10</sup> 2021	surface [[9,1,3]]	○	○	2D array	○	fixed(3)	17 (9/8)

1. M. D. Reed, Nature **482**, 382 (2012).
2. A. D. Corcoles et al., Nature Commun. **6**, 6979 (2015).
3. D. Riste et al., Nature Commun. **6**, 6983 (2015).
4. J. Kelly et al., Nature **519**, 66 (2015).
5. © M. Gong et al., arXiv:1907.04507.

6. C. K. Anderson et al., Nature Phys. **16**, 875 (2020).
7. Z. Chen et al., Nature **595**, 383 (2021).
8. J. F. Marques et al., Nature Phys. **18**, 80 (2022).
9. S. Krinner et al., arXiv: 2112.03708.
10. Y. Zhao et al., arXiv: 2112.13505.

- ◆ Sycamore processor (54 qubits)の一部を使用
- ◆ 以前に比べてreadout errorが半分に改善
- ◆ ancilla qubit測定後に能動的reset
- ◆ ロジカルエラーが、code distance  $d$ に対して指数関数的に減少することを確認
- ◆ surface codeで閾値を切るためには、個々のエラーを現状より~30%減少させる必要がある。

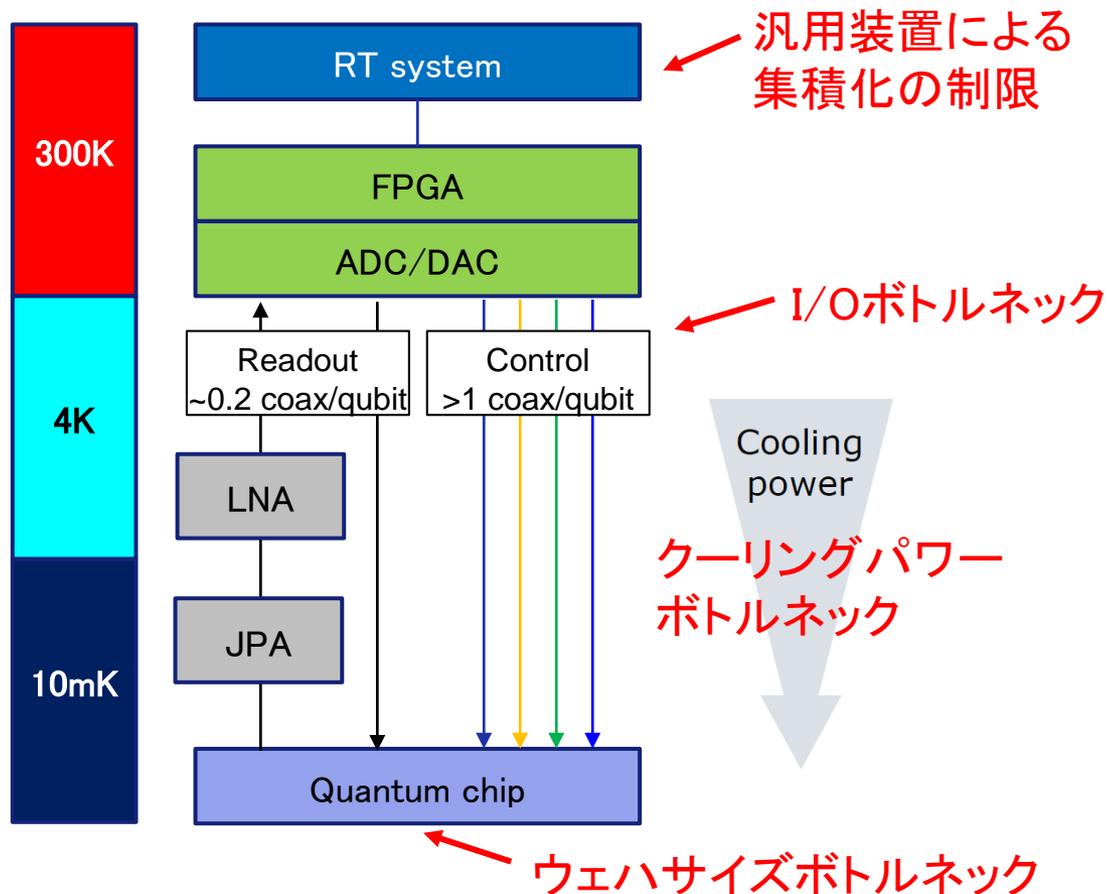
$$\epsilon_L \propto (p/p_{th})^{\frac{d+1}{2}}$$



$$\Lambda \propto p_{th}/p$$

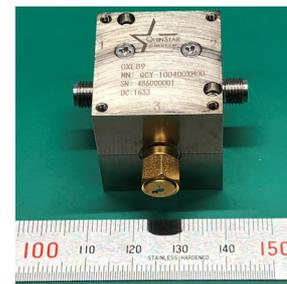
# 超伝導誤り耐性量子計算機実現にむけた**周辺技術**の課題

- ◆ 希釈冷凍機の冷凍能力 (1 mW@100 mK) や試料スペース ( $\sim 0.5^3 \text{ m}^3$  at 10 mK) の制約。
- ◆ 室温の(半カスタム)エレクトロニクスもスケールしない。消費電力: $\sim 100 \text{ W/量子ビット}$
- ◆ ウェハサイズ制限による量子ビット数の限界。300 mmウェハに2 mmピッチで敷き詰めて $10^4$ 量子ビット



制御：1量子ビットにつき  
>1本の同軸ケーブルをmK  
と室温の間に配線

読出し：数量子ビットに1  
本の読出しライン。ライン  
毎に低温アンプや複数の  
サーキュレータ等  
( $\sim 10 \text{ cm}^3$ )が必要



# 現行方式で何ビットまで冷やせるのか？

EPJ Quantum Technology volume 6, 2 (2019).

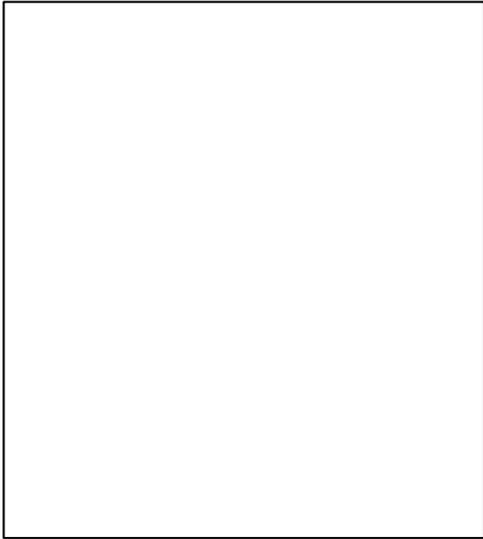
- ◆ 周波数可変型transmon量子ビット集積回路動作を念頭に置いた希釈冷凍機のセットアップにおいて、同軸ケーブル配線によるpassive heat loadと量子ビット操作/読出しによるactive heat load両方について、見積もりと実測を行い、50量子ビットまでの範囲で両者がよく一致することを確認。
- ◆ セットアップの単純な拡張により**150量子ビット**程度は可能と思われる。更にいくつかの改善を行うことにより、**数100量子ビット**まではいけるかも。

50量子ビットで冷凍機  
冷却能力の1/3程度を使用



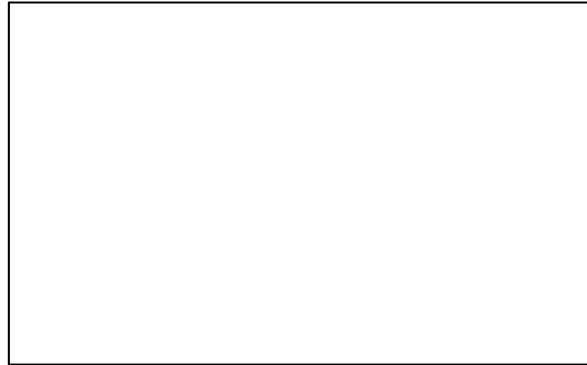
# ボトルネック打破のための取り組み

光ファイバーを経由した超伝導量子ビット制御



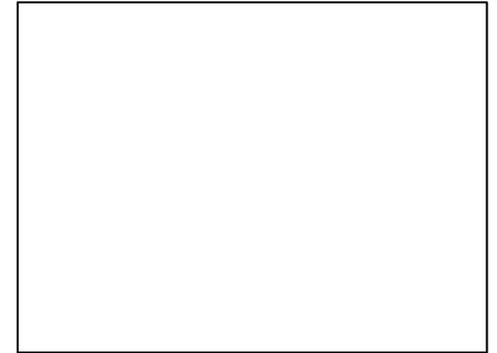
F. Lecocq et al., Nature **591**, 575 (2021).

チップ間コヒーレント接続



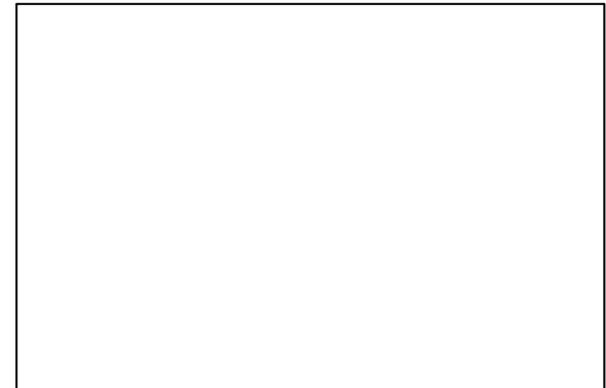
A. Gold et al., arXiv:2102.13293.

大型希釈冷凍機 (IBM)



<https://zephyrnet.com/ja/ibms-goldeneye-behind-the-scenes-at-the-worlds-largest-dilution-refrigerator/?amp=1>

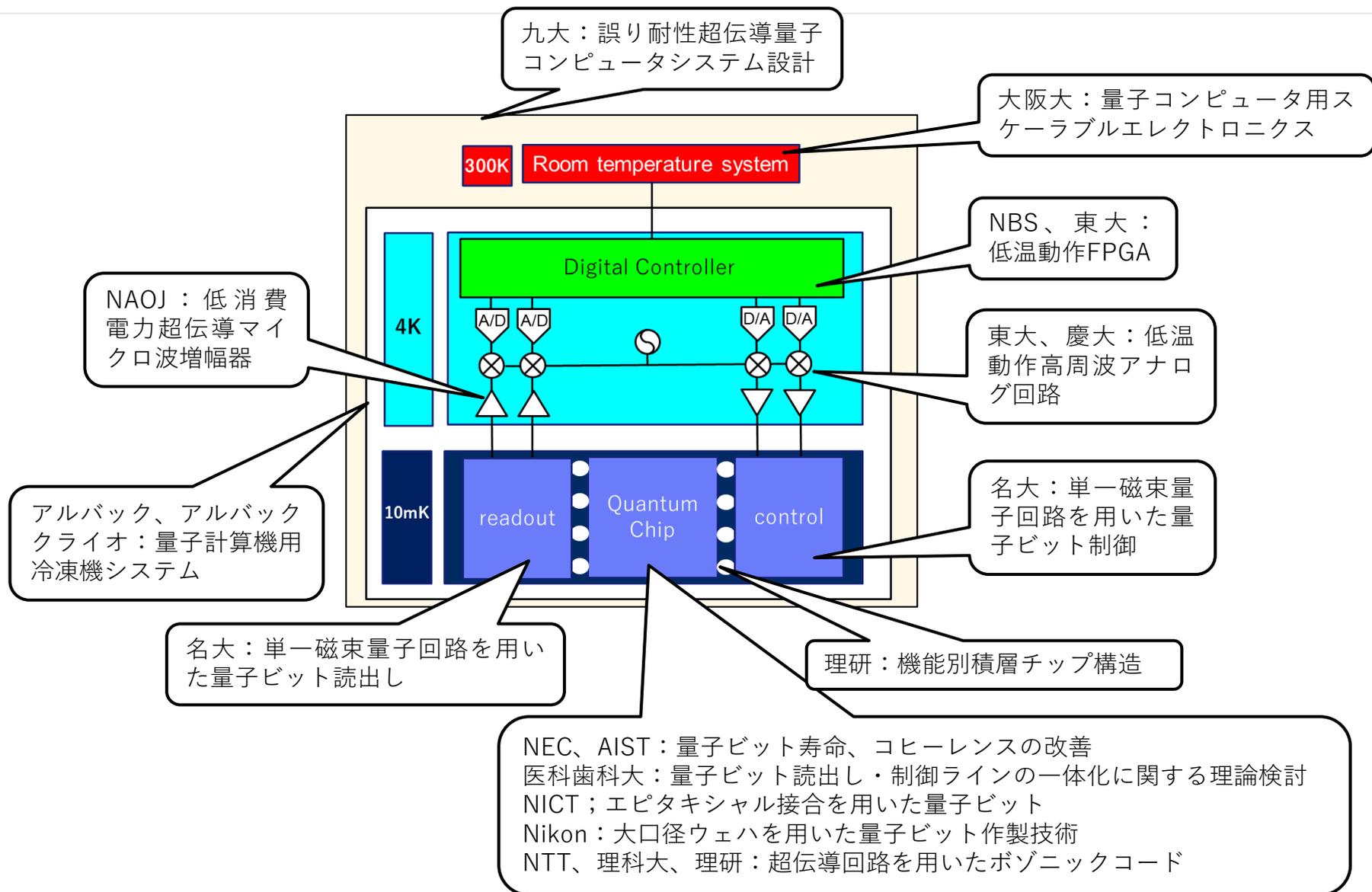
JAWS回路による低温マイクロ波源



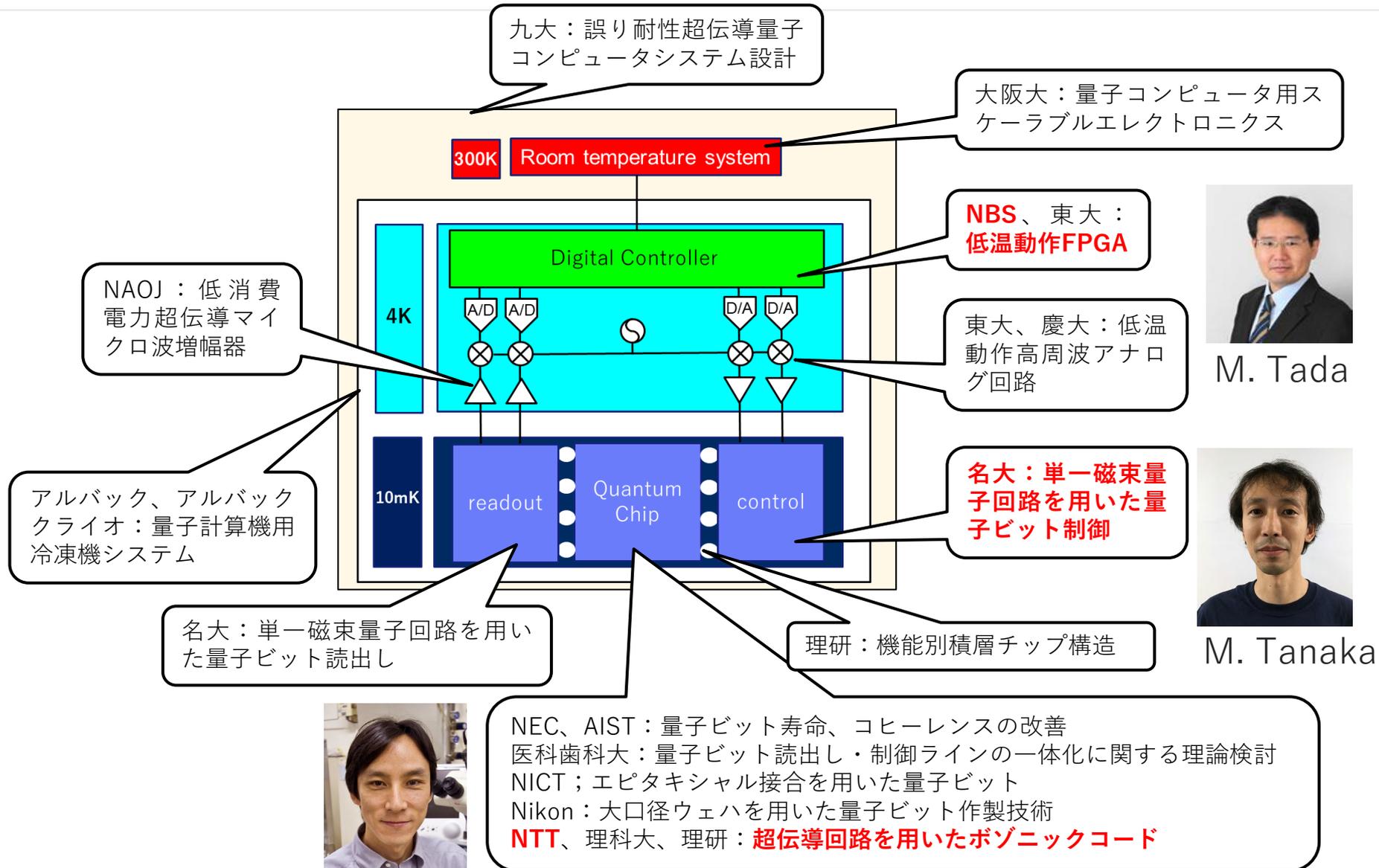
積層チップ構造



# 超伝導量子回路の集積化技術の開発



# 超伝導量子回路の集積化技術の開発



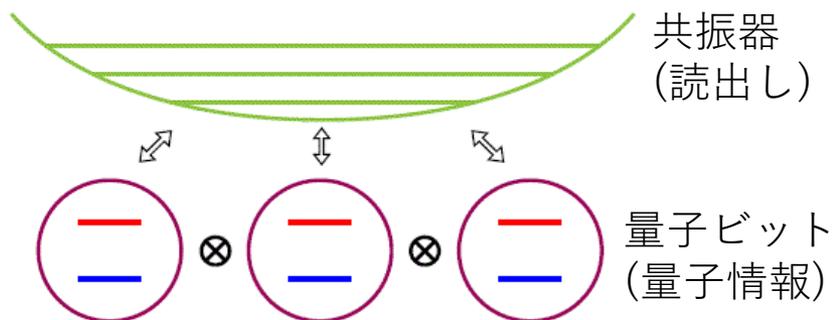
S. Saito

## 2. 今年度の成果

---

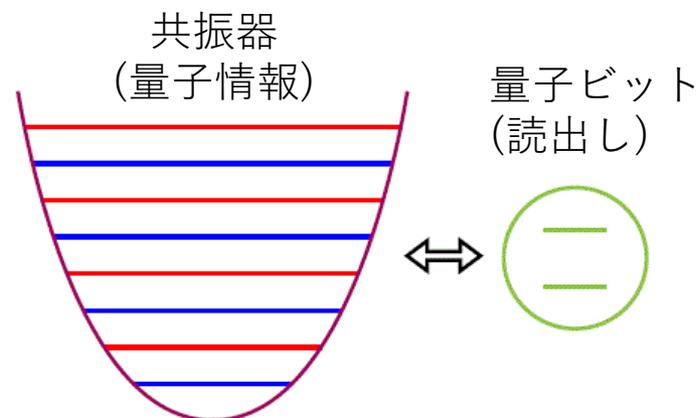
# ボゾニックコード

## ゲート型量子計算 (多数量子ビットコード)



多数の量子ビットで自由度を増やし  
量子情報をエラーから守る  
→量子ビット数だけエラー源が増える  
→量子ビット数が膨大になる

## Hardware efficient量子計算 (ボゾニックコード)



無限にある共振器の自由度を  
活かし、量子情報をエラーから守る  
→エラー源が1つの共振器に限定  
→量子ビット数を減らすことが可能

W. Cai et al., Fundamental Research **1**, 50 (2021).

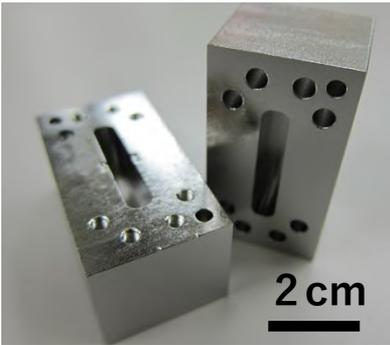
# ボソニック量子ビットの高性能化

NTTチーム  
T. Takenaka et al.,  
ISNTT 2021

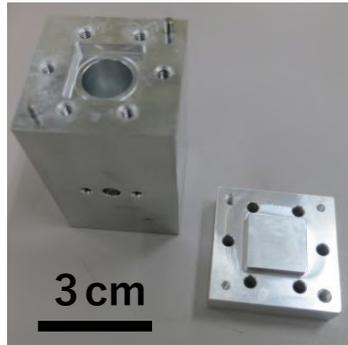
高エネルギー物理研究から生まれた3次元共振器を活かした**高性能メモリと長寿命アンシラ量子ビット**の組み合わせにより、高性能ボソニック量子ビットを実現する

## ・ 3次元共振器の高Q化

矩形型共振器



同軸型共振器



Q値 ( x 10<sup>6</sup>)

形状	矩形型共振器		同軸型共振器	
表面処理	なし	あり	なし	あり
Nb (RRR>300)	35			
	N/A	8.0		550 <sup>*3</sup>
Al(4N)	10			
	5.6 <sup>*1</sup>	4.2 <sup>*1</sup>	38	101 <sup>*2</sup>
Al(1050)	16		1.2	110
Al(6061)	5.1 <sup>*1</sup>	3.2 <sup>*1</sup>	16	

Red: NTT, \*1 Reagor, APL2013, \*2 Kudra, APL2020, \*3 Heidler, PRAppI2021

## 実験結果：

- ・ 表面処理前はNb共振器が最高のQ値
- ・ 表面処理前のAl共振器が先行研究より高Q値
- ・ **Al同軸型共振器で表面処理後にQ > 10<sup>8</sup>を達成**

## Next step:

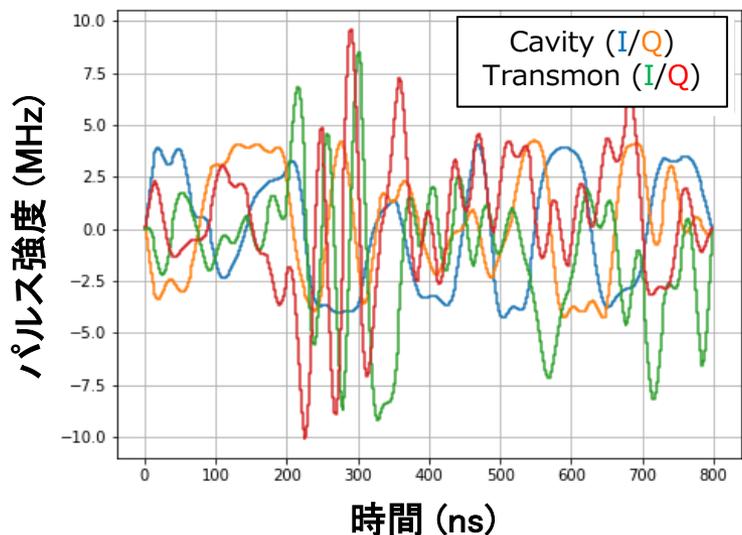
- ・ Nb表面処理の最適化
- ・ Al 4NとNbで同軸型共振器を作製 (表中赤枠)

# 最適制御パルスのシミュレーション

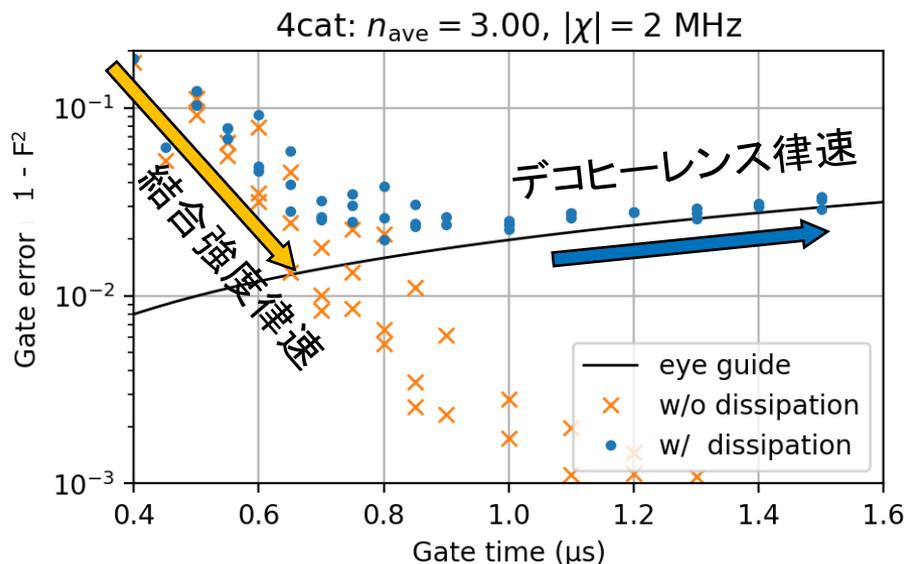
NTTチーム  
K. Mizuno et al.,  
ISNTT 2021

4-leg cat codeにおけるアダマルゲートの最適パルスを求め、デコヒーレンスの下でのゲート忠実度をシミュレーションから求めた

### 最適パルス形状



### アダマルゲートの忠実度



シミュレーション結果：

- ゲート忠実度は、ゲート時間の短い領域では共振器とアンシラ量子ビットの結合強度、長い領域では系のデコヒーレンスに律速される
- ゲート時間  $0.8 \mu\text{s}$  で、98%のゲート忠実度が期待できる

シミュレーションで用いたパラメータ：

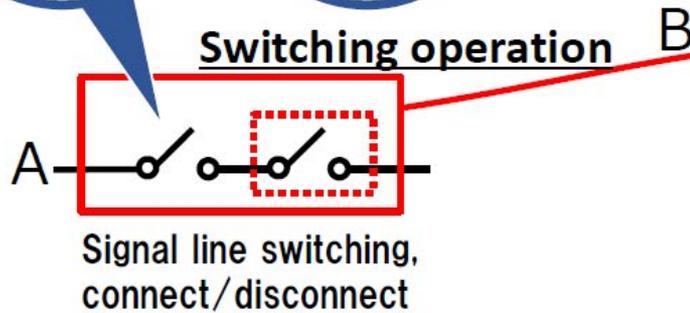
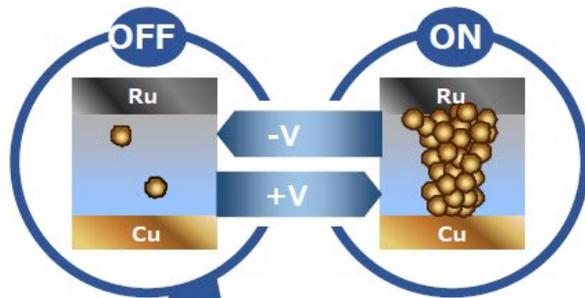
- 共振器 光子ロス： $(1 \text{ ms})^{-1}$
- アンシラ量子ビット エネルギー緩和： $(100 \mu\text{s})^{-1}$   
位相緩和： $(25 \mu\text{s})^{-1}$   
熱励起： $(10 \text{ ms})^{-1}$

# NanoBridge technology

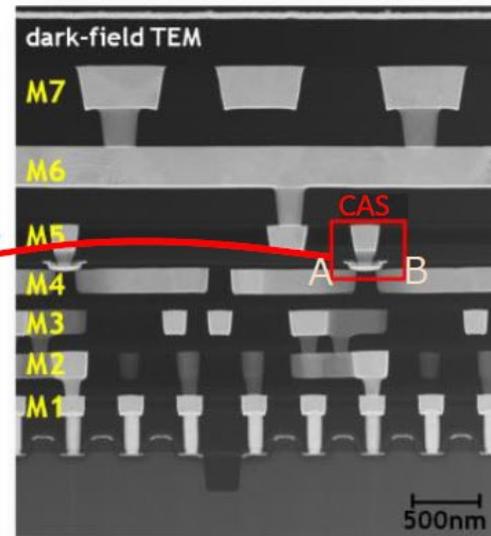
**Technology**  
Metallic-bridge  
Switching Device

**Application**  
Routing Switch  
Nonvolatile-memory

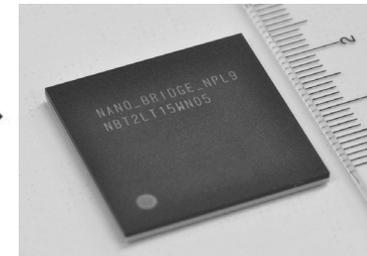
**Advantage**  
Low-power, Rad-hard  
High-density



**Cross sectional view**



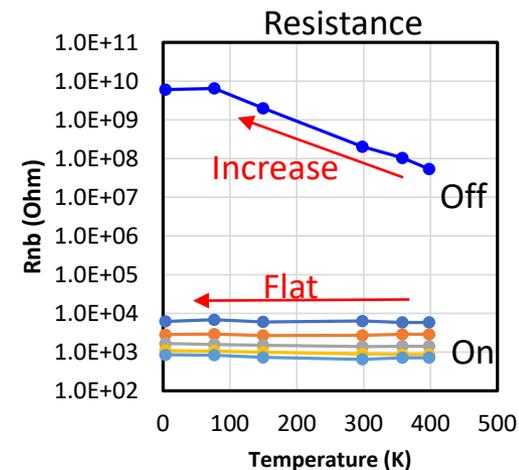
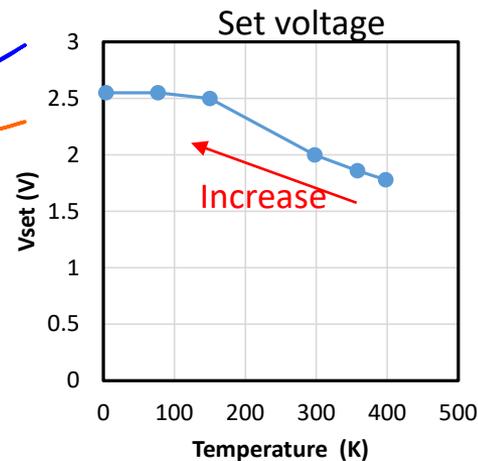
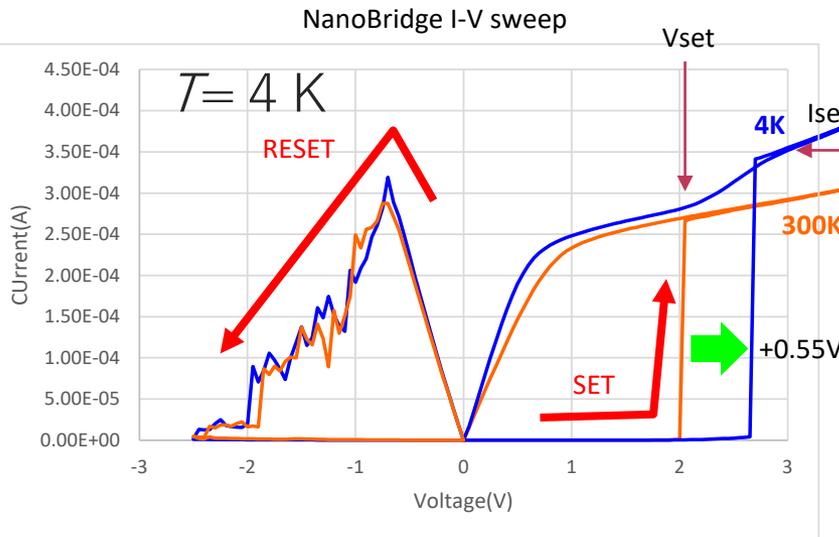
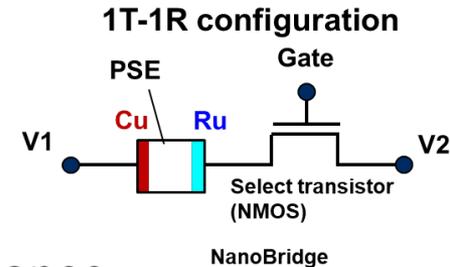
**NBFPGA**



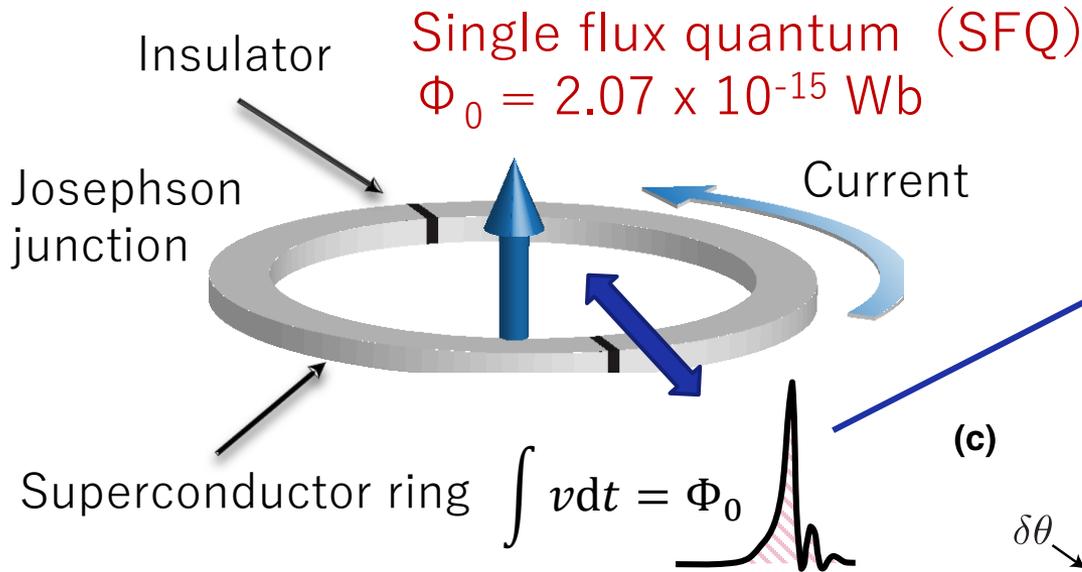
# Cryogenic operation of NanoBridge

◆ 1T-1R devices fabricated in a 65nm-node standard CMOS platform were used for temperature dependence evaluation.

- $V_{set}$  increases with decreasing temperature.
- On resistance ( $R_{on}$ ) is controlled by set current ( $I_{set}$ ) compliance.
- ON resistance is independent on temperature, OFF resistance increases with decreasing temperature due to P-F emission mode.

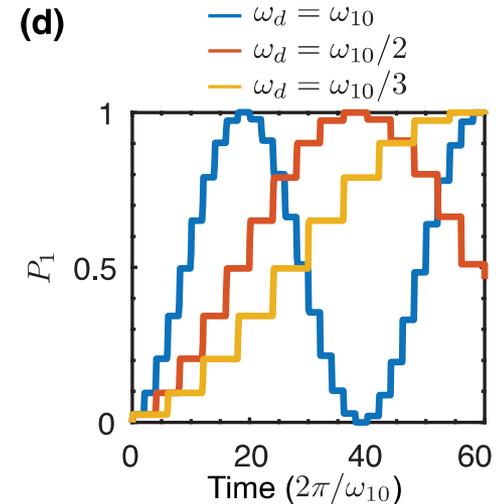
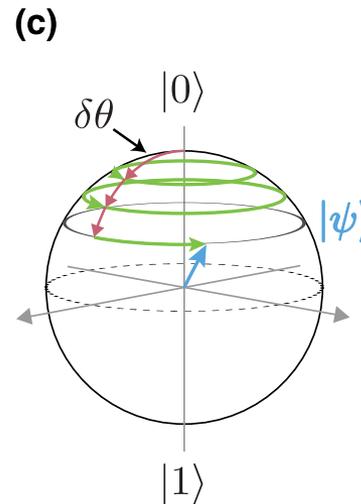
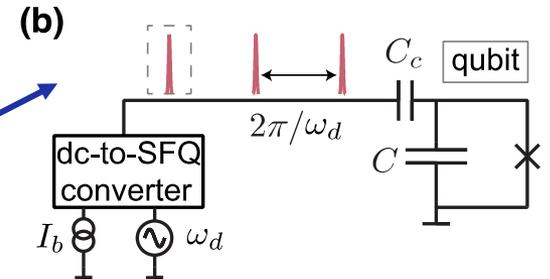


# Single-Flux-Quantum Logic Circuits



## High-speed digital LSIs using quantized magnetic flux

- ❖ Voltage pulse-driven logic
- ❖ 10+ GHz, low-power operation
- ❖ Transmission line interconnects

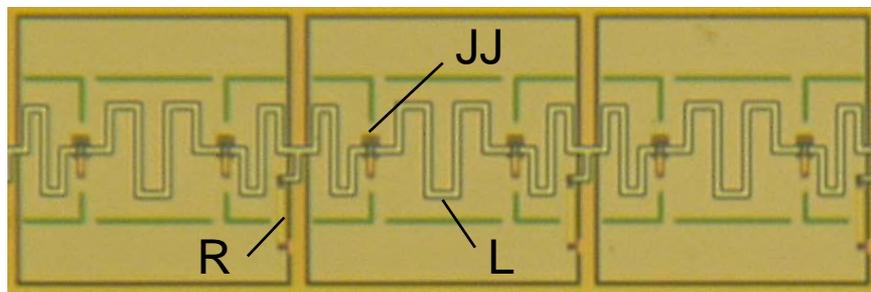
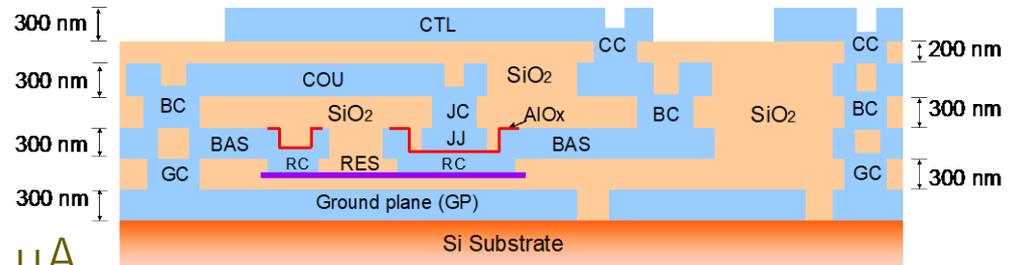


E. Leonard Jr., et al., "Digital coherent control of a superconducting qubit," *Phys. Rev. Appl.* **11** (2019).

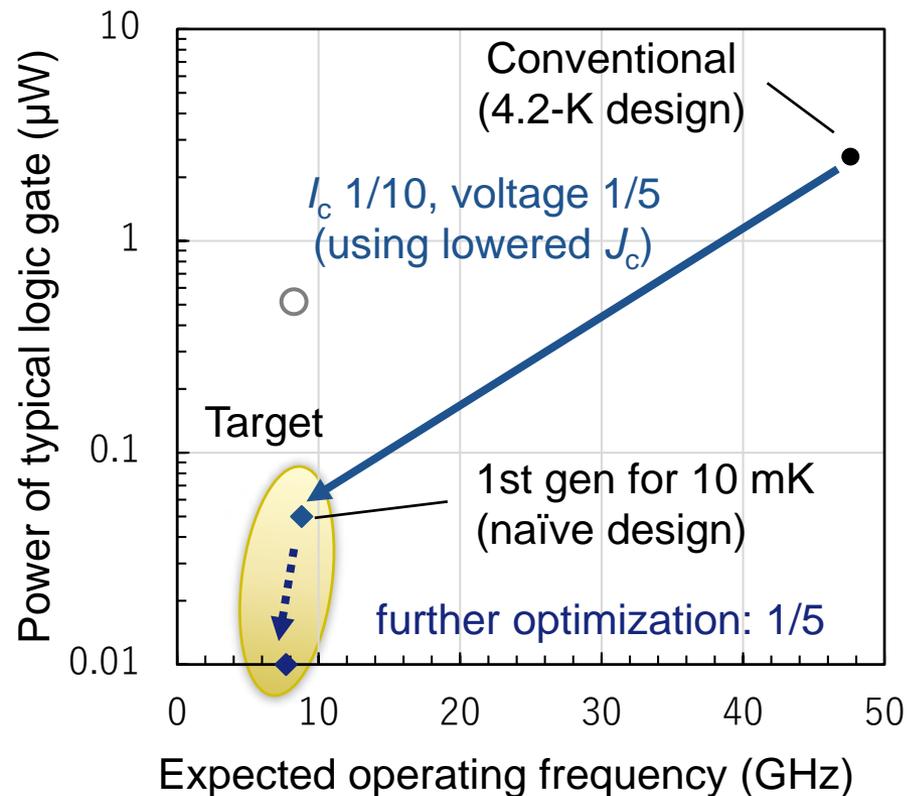
# Design of Ultra Low-Power SFQ

- Device specifications
  - Nb 4 layers, planarized
  - $J_c : 250 \text{ A/cm}^2$
  - Min. JJ:  $1 \mu\text{m}$  square,  $2.5 \mu\text{A}$
  - Resistor: Pd  $1.2 \Omega @ 10\text{mK}$

**Both 10-GHz operation and 1/100+ power reduction are achievable.**



0.5-mV JTL cell



# Operation test at 4.2 K

- Successful operation at 1 kHz.
  - Josephson transmission line, splitter, merger, and D flip-flop

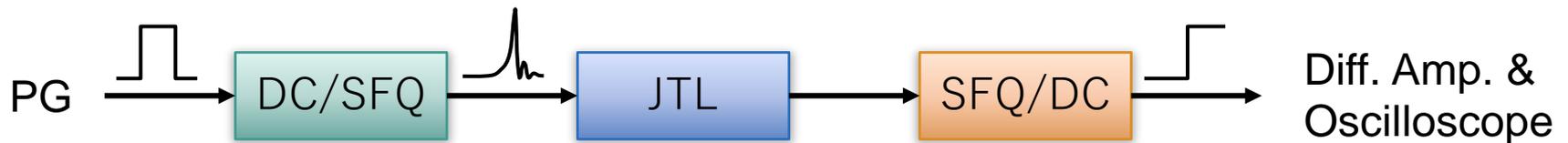
## Input

SFQ are generated at positive edges after attenuated by 54 dB



## Output

Voltage level inverts when SFQ arrives (amplified by 60 dB)



### 3. 来年度の予定

---

# 超伝導量子回路の集積化技術の開発

小芦PM  
理論ソフトウェアカテゴリ

New!  
K. Inoue



九大：誤り耐性超伝導量子コンピュータシステム設計



大阪大：量子コンピュータ用スケラブルエレクトロニクス

300K Room temperature system

NBS、東大：低温動作FPGA

NAOJ：低消費電力超伝導マイクロ波増幅器

東大、慶大：低温動作高周波アナログ回路

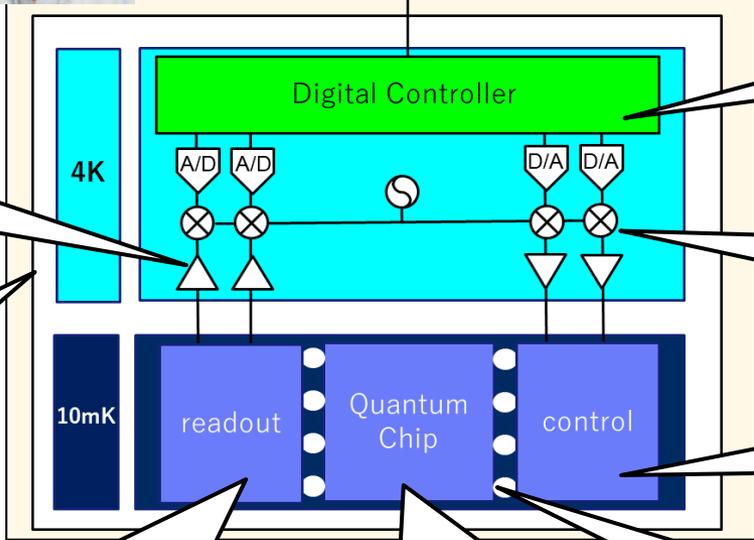
アルバック、アルバッククライオ：量子計算機用冷凍機システム

名大：単一磁束量子回路を用いた量子ビット制御

名大：単一磁束量子回路を用いた量子ビット読出し

理研：機能別積層チップ構造

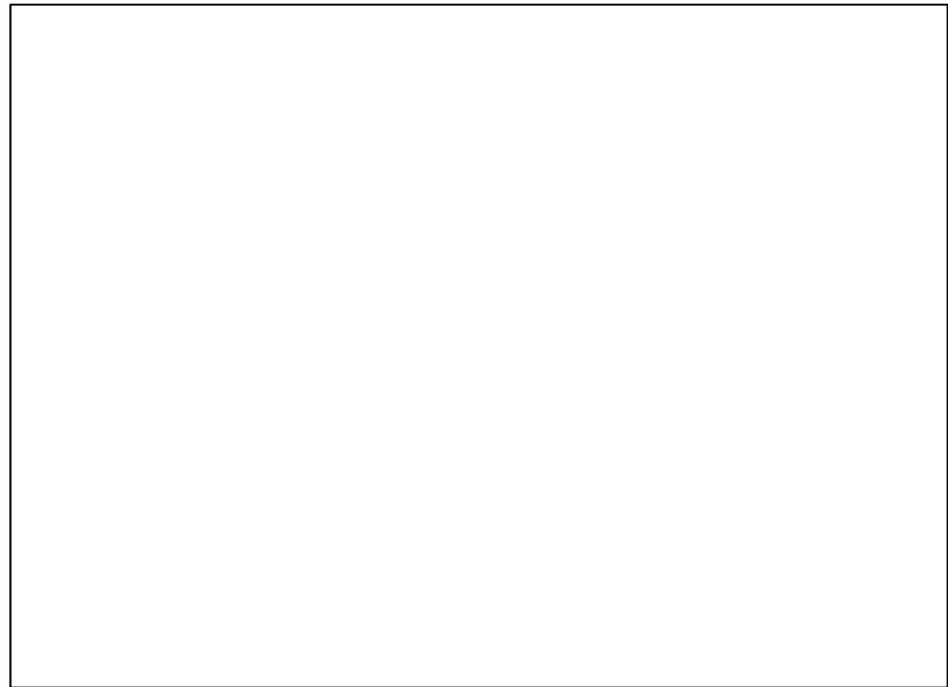
NEC、AIST：量子ビット寿命、コヒーレンスの改善  
 医科歯科大：量子ビット読出し・制御ラインの一体化に関する理論検討  
 NICT；エピタキシャル接合を用いた量子ビット  
 Nikon：大口径ウェハを用いた量子ビット作製技術  
 NTT、理科大、理研：超伝導回路を用いたボゾニックコード



# 超伝導FTQCの消費電力試算

M. F. Asiani, arXiv:2112.04022.

- ◆ Steane codeで2048論理ビットのQFTを実行することを想定 ( $T_{\text{run}} \sim \text{ms}$ )
- ◆ 量子ビット動作温度( $T_Q$ )、制御エレクトロニクス動作温度( $T_{\text{Gen}}$ )、concatenation level( $k$ )等をパラメータ (左下図) として、ターゲット計算精度を実現する最小のシステム消費電力を計算 (右下図)
- ◆  $P_{\text{Gen}}$  は、 $\varepsilon \times 5 \text{ mW/qubit}$ としてパラメータ化
- ◆  $\sim 10 \text{ MW}$  for  $T_1 = 1 \text{ ms}$



# SFQ-based quantum controller architecture

M. R. Jokar et al., arXiv:2202.01407.

- ◆ scalabilityを重視したSFQによる量子ビット制御システムの提案
- ◆ 大規模メモリを用いずに多数ビット対応と高操作精度を両立させるためにSIMDアーキテクチャを採用
- ◆ 量子ビット共振周波数のばらつきやドリフトは、ソフトウェアレベルで吸収
- ◆ SFQ設計ツールを用いて回路を設計し、ハードウェア性能を評価
  - 1024量子ビット制御回路
    - 消費電力：0.4 W@4 K
    - 回路フットプリント：1000 mm<sup>2</sup>
    - 室温とのケーブル本数：30本

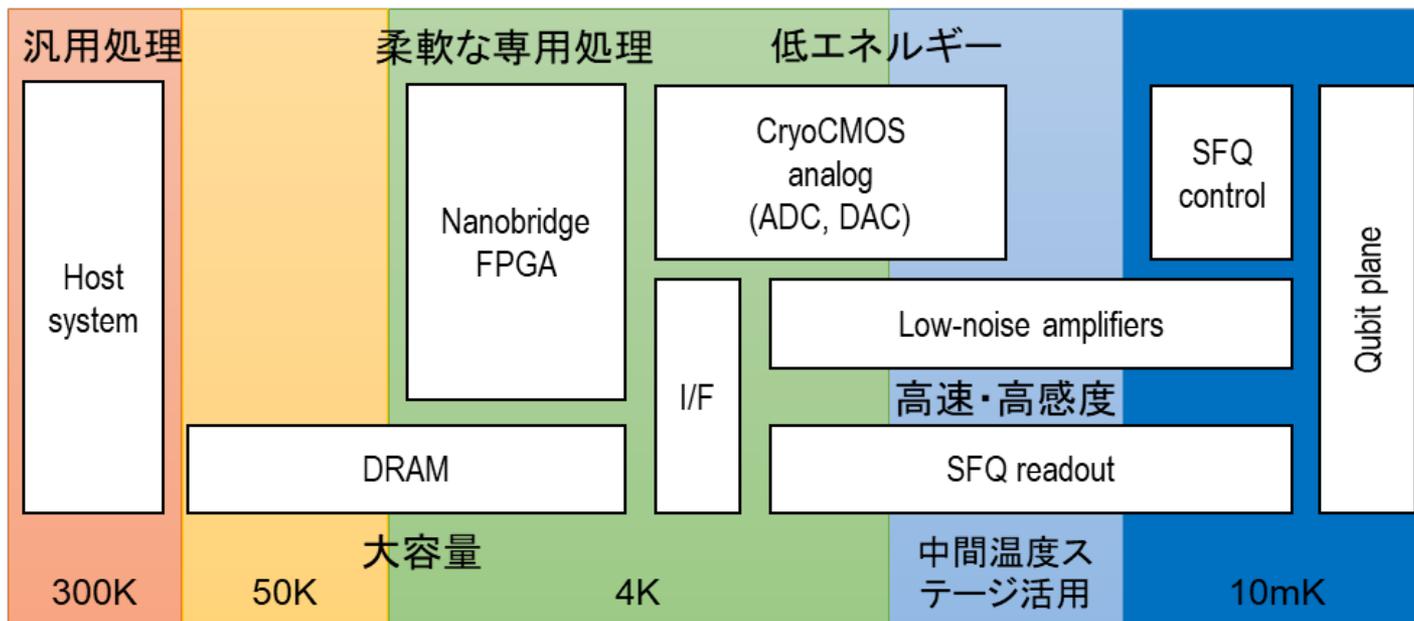


# 量子コンピュータシステム設計

## ◆ 希釈冷凍機の冷却能力、スペース制約を考慮したシステム設計

- どのような要素で構成するか？ (システム構成)
- 各要素をどのように抽象化するか？ (インターフェイス定義)
- 各要素をどう連携させるか？ (要素間トレードオフの整理)

➡ 各開発要素技術の目標性能とその効果の具体化

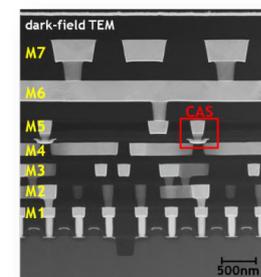
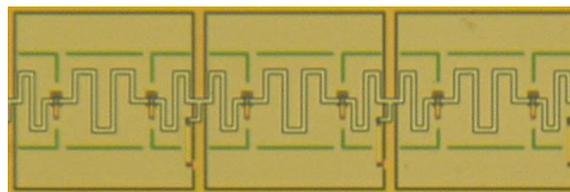


# まとめ

- ◆ 誤り耐性超伝導量子計算機実現のためには、量子ビットだけでなく、周辺回路まで含めた集積化が必要。

- 配線数削減のためのクライオエレクトロニクス

- ナノブリッジFPGA
- 単一磁束量子回路



- 必要な量子ビット数を減らす

- ボゾニックコード



- ◆ システム設計

- 各要素技術をどう連携させるか？
- 消費電力？
- ケーブル本数？

# \Orchestrating a brighter world

NECは、安全・安心・公平・効率という社会価値を創造し、  
誰もが人間性を十分に発揮できる持続可能な社会の実現を目指します。

\Orchestrating a brighter world

**NEC**