

誤り耐性シリコン量子コンピュータの技術開発

Project manager

(2025 年度採択)

樽茶 清悟

理化学研究所 創発物性科学研究センター グループディレクター／
量子コンピュータ研究センター チームディレクター



代表機関

理化学研究所

研究開発機関

理化学研究所、神戸大学、
日立製作所、東京科学大学、
東京大学、大阪大学、
産業技術総合研究所

プロジェクト概要

シリコン量子コンピュータは産業技術との互換性や集積性の点で優れていますが、まだ大規模化や誤り訂正の技術が確立していません。本研究では、量子ビットの集積化と移送により、拡張性のある単位構造を作製し、その繰返しにより量子コンピュータを大規模化します。2030 年までに大規模化と誤り訂正に適した中規模量子コンピュータの技術を開発します。その後半導体産業と連携して開発を加速し、2050 年には誤り耐性をもつ汎用量子コンピュータを実現します。

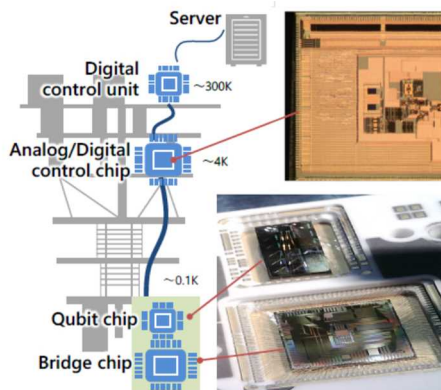
2030年までのマイルストーン

産業との連携による大規模量子コンピュータ開発の基盤となる、拡張性と誤り訂正の技術を開発します。また、拡張性に対応できる、配線実装基盤技術、量子ビットの各要素技術(量子ビット駆動、読み出し、量子ビット移送を介したビット結合、量子ビット移送チャネルの高品質化など)を開発し、システムとして統合します。

2028年までのマイルストーン

Si/SiGe の同位体基板を用いて、高忠実度な量子操作が可能で拡張性のある多量子ビットデバイス技術を開発し、それを基に二次元的な量子ビット配列の単位構造を作製します。また、その一部を用いて、量子誤り訂正の実証実験を実施します。これらと並行して多量子ビット化に適合する量子ビットの要素技術を開発します。

シリコン量子コンピュータシステム



研究開発体制 (2026 年 4 月時点)

樽茶 清悟 PM (理化学研究所)

研究開発項目1 集積シリコン量子ビットの誤り訂正技術

1-1 集積シリコン量子ビットの誤り訂正技術の開発

(中島 峻/理化学研究所)

1-2 スケーラブル配線実装技術の開発

(三木 拓司/神戸大学)

研究開発項目2 誤り耐性量子ビットデバイス試作とシステムインテグレーション

2-1 誤り耐性量子ビットデバイス試作とシステムインテグレーションの技術開発

(水野 弘之/日立製作所)

研究開発項目3 拡張性のある要素技術

3-1 拡張性のある量子ビット読み出し技術の開発

(小寺 哲夫/東京科学大学)

3-2 拡張性のある量子ビット駆動の開発

(米田 淳/東京大学)

3-3 中距離量子結合技術の開発

(藤田 高史/大阪大学)

3-4 誤り耐性を満たす同位体制御 Si/SiGe 基板とデバイス実装技術の開発

(宮本 聡/産業技術総合研究所)