



ムーンショット目標 6

2050 年までに、経済・産業・安全保障を飛躍的に発展させる
誤り耐性型汎用量子コンピュータを実現

終了報告書

超伝導量子回路の集積化技術の開発

山本 剛

日本電気株式会社 セキュアシステムプラットフォーム研究所



1. 研究開発プロジェクトの実施期間

令和2年12月1日～令和7年11月30日

2. 研究開発プロジェクトの実施概要

(1) 研究開発プロジェクトの概要

超伝導量子コンピュータの研究開発を加速するため、超伝導量子ビットの大規模化、高集積化に必要とされるハードウェア要素技術を開発する。それにより、2050 年に大規模な超伝導量子コンピュータを実現することを目指す。現在世界中で取り組まれている 100 量子ビット級回路をさらにスケールアップするためには、量子ビットチップと制御エレクトロニクス間の配線数爆発の問題を避けては通れない。本プロジェクトでは、単一磁束量子回路やクライオ CMOS などのクライオエレクトロニクスの技術とフリップチップ実装や RoF(Radio over Fiber)等の新しい配線技術を用いて問題解決を目指す。また、物理量子ビットの数や配線数といった量子コンピュータ実現のためのハードウェア負荷を減らすために、高コヒーレンスな量子ビットの開発やボゾニックコードと呼ばれる新しい量子誤り訂正符号の実装にも取り組む。

プロジェクト前半(1～3年目)では、将来的な融合のための擦り合わせを行いつつ、個々の要素技術の開発を行い、プロジェクトの後半(4, 5 年目)では開発した技術を量子ビットに適用した実証実験を行うというのが大まかな全体計画である。

(2) 研究開発プロジェクトの実施概要

物理量子ビットの数が増えるとともに、冷凍機内の制御、読出し用の信号線が膨大になるという、いわゆる配線数爆発の問題の解決策として、低温動作の量子ビット制御、読出しエレクトロニクスの開発を行った。名古屋大学と NEC、東京科学大のチームは、単一磁束量子(SFQ)回路を用いた量子ビット制御、読出しに取り組んだ。まずプロジェクト前半では、10mK で回路を動作させるために 250 A/cm^2 をターゲットとした低臨界電流密度プロセス用の回路設計セルライブラリを構築した。このライブラリを用いて作製したシフトレジスタ等において 10 GHz 程度の高速動作を確認し、ライブラリの有効性を確認した。その後このライブラリで量子ビット制御用のデマルチプレクサ回路を設計し、10 mK で動作することを確認した。

また、ナノブリッジ・セミコンダクター社、慶応大学、東京大学の合同チームは、量子ビットの近傍で制御や読出しを含む古典デジタル信号処理を可能にするクライオ CMOS、クライオ FPGA の研究開発に取り組んだ。まずナノブリッジ・セミコンダクターチームが中心となり、4K 動作を想定したナノブリッジ FPGA の開発を行った。プロジェクト前半で従来設計のナノブリッジの低温特性を評価し、課題を抽出した上で、プロジェクト後半で製造した読出し用低温 SoC (LTSoC) の設計に反映し、ナノブリッジ FPGA 単体の性能が従来設計のものより向上することを確認した。次に、慶応大学が中心となり、量子ビット読出し用 RF-SoC の発振器、ミキサ、AD 変換器等のアナログ部品の設計を行った。これらのアナログ部品は、4K において動作を確認した。

量子コンピュータ実装の中核をなす量子誤り訂正をスケーラブルに行うためには、できるだけ量子ビット近傍で制御・信号処理を行い、異なる温度ステージ間の配線を減らすことが必須である。このため、量子ビットの制御・読み出しを行う信号処理回路と量子ビットチップがハイブリッド集積された“縦方向の集積化”を実現した量子ビットモジュールにより、外部との入出力に必要な信号線をできるだけ小さくする配線形態がひとつの解である。本プロジェクトでは、理研チームがそのよう

な垂直透過型実装モジュール構造の実現に取り組んだ。垂直同軸構造に内層回路の面内から結合する超伝導共振器を設計し、一つのポートあたり 4 つの周波数多重化読み出しに成功した。その後、量子ビットを含む積層構造デバイスを設計し、実験で量子ビット動作を確認した。

上記を始めとするプロジェクトで開発した技術を実際に量子コンピュータシステムの中に組み込んで性能評価をするためのテストベッド冷凍機をアルバック、アルバック・クライオ、大阪大学のチームが中心となり、立ち上げた。アルバック、アルバッククライオチームが産総研チームの協力を得てプロジェクト内で希釈冷凍機の開発を行っているが、その開発で得られた知見をベースに専用の希釈冷凍機を作製した。その冷凍機を用いて、大阪大学のチームが、配線やマイクロ波部品セットアップを行い、超伝導量子コンピュータとして稼働させ、大阪万博でクラウド公開を行った。

超伝導量子コンピュータにおいて、今後物理量子ビットの数を桁違いに増やすために、上記のクライオエレクトロニクスに代表される新しい技術が必要であることは広く認識されているものの、それを量子コンピュータシステムの構成要素として如何に活用、役割分担するのが計算機システムとしての全体最適化につながるのか、という点に関しては必ずしも明確ではない。本プロジェクトでは、計算機アーキテクチャの視点をいち早く取り入れ、開発する各技術の活用方法や要求性能を明らかにすることを目指しており、九州大学のチームを中心にそれに取り組んだ。九州大学のチームは、本ムーンショットプロジェクトで開発している種々の技術の評価に向け、国立天文台の SIS mixer ベースのアンプ、ならびに大阪大学の光ファイバを経由した量子ビットの制御、読み出し技術を対象とした取組みを実施した。SIS mixer ベースのアンプに関してはモデリングを実施してスケラビリティ評価を行い、SIS mixer ベースの増幅器の消費電力と対応可能な物理量子ビット数の関係を明らかにした。

現在主流の誤り訂正方式である表面符号の一つの課題は物理量子ビット数オーバーヘッドの多さであるが、それを解決する手段としてボゾニック符号と呼ばれる符号方式が近年注目されている。一方で、超伝導回路で実装する際の集積化の方針がはっきりしていないといった課題もある。本プロジェクトでは、NTT、理研、東京理科大チームがそれぞれの強みを活かした異なる方式で、ボゾニック符号の可能性の見極めに取り組んだ。NTT チームは 10^9 を超える空洞共振器の Q 値を達成した。さらに、シリコン基板上に作製したアンシラ量子ビットと結合したアルミニウム製メモリキャビティにおいて $T_{1,cav} = 1 \text{ ms}$ を達成した。理研チームは、spiral 共振器という新しい設計で 10^7 の Q 値を達成した。これらは 2次元のマイクロ波共振器としては世界最高レベルの値であり、2次元回路を用いたボゾニック符号に大きな可能性をもたらしたと言える。また東京理科大チームは KPO を用いて Cat code を実装し、ユニバーサルゲートセットを実証した。

(3) プロジェクトマネジメントの実施概要

プロジェクト目標達成のために必要な研究開発体制を立ち上げ、またプロジェクト開始後も研究進捗や業界動向等を踏まえて新しい PI を加えるなど適切に対応したと考えている。産官学から延べ 18 の機関に参加して頂き、量子分野には初めて関わるという機関も多かったが、プロジェクトの中で多彩なバックグラウンドの研究者が議論することで、目に見える形の研究成果以外にも量子コンピュータ開発におけるそれぞれ強みを伸ばすことができたと思う。さらに後半プロジェクトの公募に向けて、システム開発について議論する自主活動(タスクフォース)を立ち上げ、プロジェクトとしての一体感をさらに増やすことが出来たと感じている。

その他、開発進捗の把握やプロジェクトメンバの情報共有のための全体会議、サブテーマごと

の定例会議等を実施するとともに、研究開発成果の広報・アウトリーチ活動についても、積極的に行った。

3. 研究開発プロジェクトの顕著な成果

(1) 目標達成に最も寄与する成果

素子レベルの低電力化を実現するために、量子ビットの入出力信号を低温環境で処理するための技術開発に取り組み、SFQ 回路においては、10mK 動作のためのセルライブラリを開発し、それを用いて設計した制御信号 Demultiplexer 回路の 10mK 動作を実証した。また、ナノブリッジ FPGA とクライオ CMOS を混載したクライオシステムオンチップ (SoC) 回路の 4K での動作も実証した。

全体システムの検討では、プロジェクトで開発した SIS mixer ベースの増幅器について、消費電力や熱流の観点からスケーラビリティ評価を行い、SIS mixer ベースの増幅器の消費電力と対応可能な物理量子ビット数の関係を明らかにした。

縦方向の実装の自由度を拡げるために、量子ビットと周辺エレクトロニクスの三次元積層によるハイブリッドチップ化に取り組み、量子ビット付きの積層チップ構造を製作し量子ビット動作を確認した。

超伝導量子回路の高品質化に取り組み、 10^9 を超える Q 値を持つ空洞共振器の実現、spiral 共振器という新しい設計で 10^7 の Q 値をもつ平面型共振器を実現した。どちらも世界最高クラスの品質と言える。

また、量子コンピュータ用の希釈冷凍機を国産化し、この希釈冷凍機を使った純国産量子コンピュータ実機を作製してクラウド公開により社会実装し、大阪・関西万博で若年層を含む数万人に利用体験を提供した。

(2) 代表的な論文

M. Tanaka et al., “Low-Power Single-Flux-Quantum Standard Cell Library Using 250 A/cm² Process for Qubit Control Applications”, IEEE Transactions on Applied Superconductivity 35,1700405 (2024).

概要:

本論文は、低消費電力かつ高速動作を実現する単一磁束量子 (SFQ) 回路のための標準セルライブラリの設計と評価を扱う。250 A/cm² のプロセス技術に基づき各種セルを設計・集積し、シフトレジスタやリング発振器を用いた実験により動作特性を検証した。その結果、高速処理性能を維持しながら遅延特性や消費エネルギーの低減が可能であることを示した。さらに、本手法が大規模集積化や実用的な超伝導デジタル回路の実現に向けて有効な基盤となることを明らかにした。

Y. Tominaga et al., “Intrinsic quality factors approaching 10 million in superconducting planar resonators enabled by spiral geometry”, EPJ Quantum Technol. 12, 60 (2025).

概要:

本論文は、量子計算や量子センシングに不可欠な高い内部品質係数を実現するため、超伝

導平面共振器にスパイラル幾何構造を導入する手法を提案する。窒化チタン薄膜を用いたアルキメデス型スパイラル共振器を作製し、単一光子レベルで約 1×10^7 に迫る高い品質係数を達成し、従来のコプラナー導波路型共振器を大きく上回る性能を示した。さらに数値解析により、金属-空気など界面での損失寄与 (PR) が低減されることを示し、二準位系との結合抑制が高品質化の要因であると結論づけた。

D. Hoshi et al., “Entangling Schrödinger’s cat states by bridging discrete- and continuous-variable encoding”, Nat. Commun 16, 1309 (2025).

概要:

本論文は、離散変数 (DV) と連続変数 (CV) という二つの異なる量子情報表現を統合するハイブリッド手法を提案し、シュレーディンガーの猫状態同士のエンタングルメント生成を実現した研究である。超伝導 Kerr パラメトリック発振器を用い、DV 基底のベル状態と CV 基底の猫状態間の変換、および猫状態間の iSWAP 型量子ゲートの実装という 2 手法を提示した。これにより高速で簡潔な量子ゲート操作を実現し、普遍量子計算に必要な要素が整うことを示した。さらに本成果は、DV と CV の利点を統合した新しい量子計算アーキテクチャへの道を開き、マルチ量子ビット系の構築に向けた重要な第一歩と位置付けられる。

(3) 代表的な特許

小嶋ら、「アイソレータ」、特許 7694958

4. 研究開発プロジェクトの実施内容および成果

(1) 研究開発項目1：誤り耐性量子コンピュータ用量子ビット回路の研究開発

(1) - 1. 研究開発課題1：超伝導量子ビットコヒーレンスの改善

課題推進者：

山本剛（日本電気株式会社）、猪股邦宏（産業技術総合研究所）、越野和樹（東京科学大学）

実施内容：

(1) - 1 - 1. 日本電気株式会社担当分

本開発課題では、超伝導量子ビットの特性向上、特に量子ビットエネルギー緩和時間 T_1 （または品質係数 $Q=\omega_0 T_1$ 、 ω_0 は共振周波数）の向上に取り組んできた。エネルギー緩和時間の制限要因として、特にデバイス界面層の誘電損失、浮遊モードや輻射ノイズ等の量子ビット電磁場環境に着目し、具体的な改善手法として、1. 界面の誘電損の実験的評価、2. 電磁界計算による量子ビット電極構造の設計、3. 電極材料、製造プロセス最適化、4. 量子ビット測定環境の改善を実施した。それらの関係を図に示す。1については、先行研究[G. Calusine et al., Appl. Phys. Lett. 112, 062601 (2018).]を参考に、Nbを用いてコプラナー導波路型の共振器を作製し、デバイス中の各界面に存在する誘電体の誘電損と厚みの積であるロスファクタを抽出することを目指した。この結果を2の電磁界計算において用いることにより、量子ビット T_1 の精度良い予想が可能となり、シミュレーションで量子ビットの電極構造の最適化を行うことができる。また、1の評価手法を3で探索する Nb 以外の材料で作製した共振器に対して適用しそれぞれのロスファクタを得ることにより、その材料で作製した量子ビットの T_1 が同様に予想できるだけでなく、例えば各種材料の表面酸化膜の誘電損を定量的に比較することも可能となる。その他3では、量子ビット製造プロセスの最適化も行う。その際、1, 2の結果をもとに、複雑な工程の中でどのプロセスが量子ビット T_1 に大きな影響を与え得るかを踏まえ、効率的に探索を行う必要がある。4については、1～3の取り組みを下支えする基盤技術開発という位置づけである。量子ビットの寿命は量子ビットが置かれる低温の電磁場環境に大きく影響を受ける。具体的には、試料パッケージの浮遊モードや高温環境からの輻射ノイズ等により量子ビット T_1 が容易に抑制され得る。従って、これらの損失要因を十分に抑制した測定環境を構築することが、1～3において注目する誘電損失の効果を精度よく観測するために本質的に重要である。

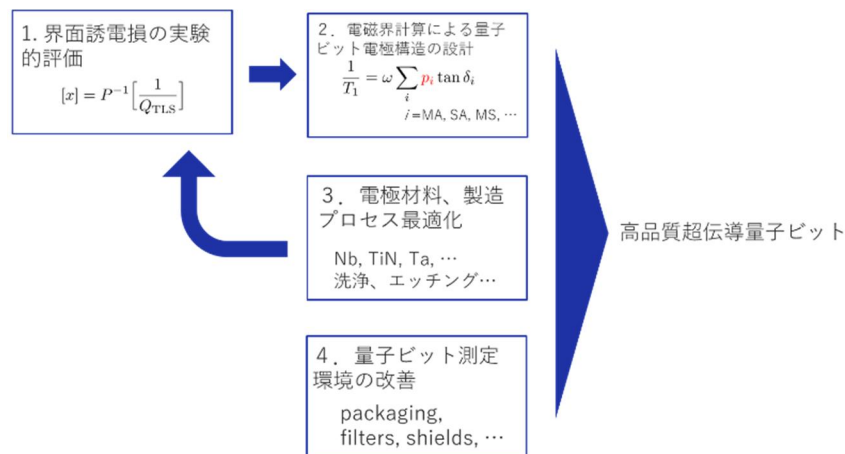


図 1. 高品質量子ビット実現のための開発方針

(1) - 1 - 2. 産業技術総合研究所担当分

超伝導量子ビットの性能評価指数の一つとなっているコヒーレンス時間（位相緩和時間） T_2 は、環境

の磁気ノイズの影響により抑制されることが指摘されている。これまで、超伝導量子回路上における磁気ノイズの起源は不明であったが、最近の研究において、基板や絶縁膜表面に吸着している荷電原子や荷電分子の電子スピンの由来する常磁性スピンの主要因であることが分かってきた。本研究では、超伝導量子回路上に存在し得る常磁性スピン密度の抑制という観点から、コヒーレンス時間の改善に向けた研究を行ってきた。以下、本プロジェクトにおけるこれまでの研究開発課題の実施概要をまとめる。

極低温電子スピン共鳴 (ESR) 実験では、外部から印加した磁場によってゼーマン分裂したチップ上の常磁性スピンを、マイクロ波で分光し検出する。実験セットアップとして、小型超伝導コイルと磁気回路 (磁場を底上げするための永久磁石の実装)、銅製共振器 (3D 共振器) から構成されるコンパクトな実験系を構築した。この実験系では、超伝導コイルに発生した磁場を軟鉄 (SUY-01) で作製した磁気回路に閉じ込め誘導し、3D 共振器に格納されたニオブ (Nb) 製共振器 (2D 共振器) に印加することにより、2D 共振器周辺の常磁性スピンをゼーマン分裂させ、この共振器と結合した常磁性スピンを 2D 共振器の共鳴周波数で分光する。測定感度の改善 (Nb 膜厚の調整や 3D 共振器外部結合強度の最適化) に取り組んだ結果、シリコン基板上の 2D 共振器において、スピン種の同定には至っていないものの $g \sim 2.13$ に明瞭な ESR スペクトルを確認した。この測定スペクトルよりスピン密度を概算したところ、およそ 10^7 spins という結果となり、これまでに報告されていた ESR によるスピン数の測定限界 (10^{13} spins) を大幅に超えることを確認した。

常磁性スピン種の同定には、印加磁場の精確な校正が必要となる。この目的のために使用してきた ESR 標準マーカーの DPPH は、測定を行う 10 mK の温度環境下ではその g 値がよく知られていないこと、また、超伝導コイルからの磁束を測定サンプルまで導く磁気回路材料特有のヒステリシスにより、印加磁場に対して ESR スペクトルの観測位置に揺らぎが生じ、磁場の校正が思うようにうまくいかなかった。このような問題を解決するために、DPPH に代わる校正試料として、超微細構造結合定数が極低温下でも変化しないことが報告されており、二つの分裂線を有する ^{31}P を候補として検討した。また、磁気回路材料として、これまで使用してきた SUY-1 と比較して飽和磁化が大きく保持力の小さいパーメンジュールを採用することにより、最大印加磁場の向上と磁気回路材料特有のヒステリシス効果の緩和を図った。

磁気回路材料としてパーメンジュールを採用したことにより、最大印加磁場 (飽和磁場) の上昇を確認した。これにより、これまで印加磁場底上げのために使用してきた永久磁石が不要となり、超伝導共振器をゼロ磁場で冷却することが可能となったことから、磁束トラップによる超伝導共振器の劣化を回避することに成功した。また、超伝導コイルに印加する電流 I に対し磁気回路に発生する磁場 B が線形となる領域を確認した。磁気回路材料によるヒステリシスは残るものの、ESR スペクトル測定領域における I - B 曲線の線形性と、複数の超伝導共振器を用いた ^{31}P の超微細構造スペクトルの観測により、極低温で精確な磁場校正が可能になることを実証する準備が整った。

一方、DPPH に代わる ^{31}P の超微細構造 ESR スペクトルの観測に向けた取り組みでは、不純物として ^{31}P が残留する市販の低抵抗 Si 基板を用いて実験を行ったものの、線幅のブロードなスペクトルの観測のみで、目的とするスペクトルの観測には至らなかった。主な理由として考えられることは、Si 基板中の ^{31}P の濃度が不明瞭であること (特に、濃度が見積よりも高い)、また、 ^{31}P の他に ESR 信号を発する不純物が含まれている可能性などがあげられる。そこで、不純物密度の極めて低い高抵抗 Si 基板に、所望の濃度プロファイルとなるよう ^{31}P を注入することを考えた。イオン注入のシミュレーションと文献により、所望の ^{31}P の濃度プロファイルとなるイオン注入条件と回復アニール条件を定め、濃度プロファイルの異なる数種類の Si 基板を作製した。その Si 基板上に二次元共振器を作製し、 ^{31}P の

超微細構造 ESR スペクトルの測定実験を行った。最初の実験では、残念ながら ^{31}P の超微細構造 ESR スペクトルは観測されなかったが、異なる ^{31}P の濃度プロファイル基板を用いて測定を継続したところ、 ^{31}P からと思われる微弱な ESR 信号の測定に成功した。しかしながら、連続マイクロ波を用いた微弱測定では、 ^{31}P 原子が励起状態として飽和するためか超微細構造と判別可能なスペクトルを得ることができず、マイクロ波パルス測定を行うことが今後の課題となる。

上述のように、極低温 ESR システムの改良と極低温における ESR マーカーとして ^{31}P を使用するアイデアにより、本プロジェクトにおける目標達成に向けた実験を着実に進めてきた。常磁性スピン密度と量子ビットのコヒーレンス特性を関連付ける実験では、量子ビットコヒーレンス測定用アルミ製同軸型共振器の作製も並行して行い、単体での Q 値 $> 10^6$ となることを確認している。ESR スペクトルより g 値、つまり、常磁性スピン種の起源が同定できなくても、スペクトル振幅、つまり、常磁性スピン種の密度は実験によって定量化することができる。定量化された常磁性スピン密度と超伝導量子ビットコヒーレンスを関連づけることは可能であるため、並行してこのアイデアに基づいた実験にも取り組んでいる。

(1) - 1 - 3. 東京科学大学担当分

真に有用な量子コンピュータの実現には、光子を用いて複数の超伝導量子プロセッサを量子的に接続する「分散型」量子コンピュータが必須と目されている。研究期間の前半には、そのための鍵となる技術である、超伝導量子ビットと伝搬マイクロ波光子量子ビットとの間の決定論的な相互作用を実証した。研究期間の後半には、ガルバニック結合を活用して、共振器－導波路間結合レートを数桁にわたって制御可能な可変結合器を提案し、量子情報デバイスとしての応用可能性を模索した。

成果：

(1) - 1 - 1. 日本電気株式会社担当分

(1) 目標達成に最も寄与する成果

- トランズモン型量子ビットにおける電場エネルギー参与率の計算手法の確立。

先行文献を詳細に調査し、電磁界シミュレータを用いて任意の電極形状を持つトランズモン型量子ビットのエネルギー参与率を計算する手法を確立した。特に、ジョセフソン接合付近の電極は微小な電極構造のため、TLS(two-level system)の離散性を反映した取り扱いが必要である。この成果により、様々な制約条件のある集積回路において高寿命の量子ビットを設計することが可能となった。

- 量子ビット製造プロセスの改善による量子ビット寿命の改善

Nb で作られたキャパシタ電極を持つ Transmon 型量子ビットのエネルギー緩和時間を改善するために、先行文献を参考に、洗浄工程やエッチング工程等を中心に製造プロセスの改良を試みた。その結果、平均して数 10%程度 Q 値が改善し、500 万を超える Q 値を持つ量子ビットが得られるようになった。

(2) 代表的な論文・学会発表

橋本義仁ほか 超伝導 Transmon 型量子ビットの Junction Wire における Participation Ratio の計算、2025 年第 72 回応用物理学会春季学術講演会 15a-K406-3

概要：長寿命の量子ビットを実現するために、量子ビット電極の界面に電場エネルギーがどの程度集中するかの指標 (Participation ratio) を正確に計算することは重要である。本講演では、トランズモン型量子ビットの Junction Wire 周辺の界面層の Participation Ratio を電磁界 Simulator で計算し、解

析式と比較した。その結果、Metal-Air 界面層の Sim 結果が解析式の 5.1 倍と大きくなった。この大きな差が生じる原因は、Wire 側面の下側の電場が上側より大きくなる現象を解析式では考慮していない点にあることを明らかにした。この現象を考慮すると Sim 結果は妥当であると考えられる。

柳井瞬ほか ニオブ製トランズモン型量子ビットの作製プロセスの改善とコヒーレンスの評価、日本物理学会 2026 春季大会 25aA1-8

概要：Nb で作られたキャパシタ電極を持つ Transmon 型量子ビットのエネルギー緩和時間を改善するために製造プロセスの改良を試みた。具体的には、デバイス中の各界面に存在する誘電損失を低減させることを狙い、以下のプロセスを導入した。

1. デバイス表面の酸化抑制のための HMDS 処理
2. シリコン基板上の有機物を除去するためのピラニア洗浄
3. エンドポイント検出を用いた SF₆ 反応性イオンエッチング

これらの結果、導入前と比較して平均して数 10% 程度 Q 値が改善し、500 万を超える Q 値を持つ量子ビットが得られるようになった。

(1) - 1 - 2. 産業技術総合研究所担当分

(1) 目標達成に最も寄与する成果

極低温 ESR 実験系の構築と高感度化により、Si チップ上に存在する常磁性スピンの検出に成功し、ESR スペクトルから見積もったスピン密度がおおよそ 10^7 spins と、従来報告されていた測定限界 (10^{13} spins) を大幅に上回る感度で評価可能であることを実証した。これは、超伝導量子ビットのコヒーレンス時間を制限する要因として想定される表面常磁性スピンを直接検出・定量化するための基盤技術を確立した成果であり、今後、常磁性スピン密度と量子ビットのコヒーレンス特性との相関解明を通じて、コヒーレンス改善指針の提示につながる点で、本研究課題の目標達成に最も寄与する成果である。

(2) 代表的な論文・学会発表

K. Koshino and K. Inomata, “Bidirectional state transfer between superconducting and microwave-photon qubits by single reflection”, Phys. Rev. Applied 21, 054049 (2024).

同じ MS プロジェクト「超伝導量子ビットコヒーレンスの改善」を遂行している越野 PI との共著論文となる。

概要：本論文では、超伝導量子ビット（人工原子）と伝搬するマイクロ波光子量子ビットの間で、単一反射のみによる双方向の量子状態転送を実証した。我々は、超伝導ビットとマイクロ波共振器からなる回路 QED 系を用い、インピーダンス整合化した Λ 型準位を形成することで、光子と人工原子の状態を決定論的に交換する SWAP 動作を実現した。実験では弱コヒーレントパルスで単一光子の代替として用い、光子→人工原子転送と人工原子→光子転送において、平均忠実度 0.826 と 0.801 をそれぞれ達成した。平均忠実度の主な制限要因は量子ビット寿命であり、これは容易に改良可能となる。本技術は、将来の分散型超伝導量子計算に向けた基盤技術として期待される。

(1) - 1 - 3. 東京科学大学担当分

(1) 目標達成に最も寄与する成果

量子コンピュータ実現のためには、光子に実装された可動量子ビットを用いて離れたプロセッサ間で量子情報を伝達し、量子ビット数を大幅に増やす「分散型量子計算」が不可欠である。このために鍵となるのは、超伝導量子ビットと伝搬マイクロ波光子量子ビットとの間の決定論的な相互作用である。本研究開発課題において、マイクロ波光子を超伝導量子ビットに一回反射させるだけで双方向状態転送が起きることを実証した。

(2) 代表的な論文・学会発表

Kazuki Koshino and Kunihiro Inomata, “Bidirectional state transfer between superconducting and microwave-photon qubits by single reflection”, *Phys. Rev. Applied* 21, 054049 (2024)

概要：単一の量子プロセッサに搭載される超伝導量子ビット数は着実に増加しているが、量子コンピュータ実現のためには、可動量子ビットを用いて離れたプロセッサ間で量子情報を伝達し、量子ビット数をさらに大幅に増やすことが不可欠である。このために鍵となる技術は、超伝導量子ビットと伝搬マイクロ波光子量子ビットとの間の決定論的な相互作用である。本研究では、マイクロ波光子を超伝導量子ビットに一回反射させるだけで双方向状態転送が起きることを実証した。光子から原子へ（および原子から光子へ）の状態転送の平均忠実度は 0.826 (0.801) に達し、損失の主要因は超伝導量子ビットの寿命である。本技術は、超伝導量子ビットを用いた将来の分散型量子計算に有用であると考えられる。

Kazuki Koshino, “Galvanically connected tunable coupler between a cavity and a waveguide”, *New J. Phys.* 27, 043001 (2025)

概要：最近の量子デバイスにおける主要技術の一つは、量子ビット・共振器・導波路といった量子素子間の可変結合である。本研究では、端点の境界条件を可変なスタブを備えた半無限導波路を用いた、共振器－導波路間の可変結合器を提案する。本デバイスの動作原理は、スタブ端における可変境界条件によって誘起される共振器モードの節点位置のシフトである。本デバイスの利点は、共振器－導波路結合レートを極めて広い範囲で変えられる点にある。節点位置を導波路の分岐点に調整すると、共振器－導波路結合レートは原理的にはゼロになる。一方で、本デバイスではガルバニック接続に由来して、共振器周波数に匹敵するギガヘルツオーダーの極めて強い共振器－導波路結合レートを容易に実現することができる。

(1) -2. 研究開発課題2：エピタキシャル接合を用いた量子ビットの研究開発

課題推進者：

吉原文樹（情報通信研究機構）、山下太郎（東北大学）

実施内容：

(1) -2-1. 情報通信研究機構担当分

集積化を進めるため、占有面積が小さい transmon である Merged element transmon の設計作製を行った。また、より良い結晶性を持つエピタキシャル Josephson 接合開発に向けて、NbN/AlN/NbN 接合以外に NbN/MgO/NbN 接合、TiN/MgO/TiN 接合の研究開発を行った。さらに、犠牲層 SiO₂ を除去するために Vapor HF 装置を導入し、最適条件探索を行った。加えて、野口研が開発したサンプルパッケージの導入をすすめ、NbN/AlN/NbN エピタキシャル Josephson 接合を含む窒化物超伝導体

transmon のコヒーレンス時間測定を行った。

(1)-2-3. 東北大学担当分

世界的に広く研究開発が行われている Al および Nb の超伝導量子回路において、ジョセフソン接合のバリア層にはアモルファス Al_2O_x が主に用いられている。この酸化膜は、電極上の酸化膜と同様にデコヒーレンス源となり得る。近年、窒化物である AlN の単結晶バリア膜を用いたエピタキシャルなジョセフソン接合など酸化膜フリーのジョセフソン接合が注目を集めている。また最近では、外部磁場無しに超伝導オーダーパラメータの位相差 π が得られる π 接合も再現性良く作製可能となってきた。これらを用いた量子ビットを作製し、コヒーレンス時間の改善を試みた。

成果：

(1)-2-1. 情報通信研究機構担当分

(1) 目標達成に最も寄与する成果

NbN/AlN/NbN エピタキシャル Josephson 接合を含む窒化物超伝導体 transmon の 800 μs を超えるエネルギー緩和時間測定。

(1)-2-3. 東北大学担当分

(1) 目標達成に最も寄与する成果

・NbN/AlN/NbN エピタキシャル Josephson 接合について、サイドウォールスペーサ構造を有するトランズモンについて研究開発を進めた結果、最大で $T_1 = 153 \mu\text{s}$ 、 T_2 (スピンエコー) $= 93 \mu\text{s}$ という優れたコヒーレンス特性を実証することに成功した。

・PdNi や CuNi を用いた窒化物 π 接合の技術を確認したものとし、加えて強磁性絶縁体 GdN 接合の開発にも成功し、ある条件において π 接合の可能性を見出した。

(2) 代表的な論文・学会発表

Kohki Watanabe, Hiroki Kutsuma, Sunmi Kim, and Taro Yamashita, “Loss Mechanisms of Epitaxial NbN Coplanar Waveguide Resonators on an MgO Substrate”, IEEE TRANSACTIONS ON APPLIED SUPERCONDUCTIVITY, Vol. 35, No. 5 (2025).

概要：MgO 基板上にエピタキシャル成長した NbN 膜によるコプレーナ導波路型共振器の損失について体系的に調査し、その主な要因が基板表面近傍に存在する二準位系によるものであることを解明した。

(1)-3. 研究開発課題3：高スループット、低ばらつきな量子ビット作製プロセスの研究開発

課題推進者：

大舘暁（株式会社ニコン）、甲野藤真（産業技術総合研究所）

実施内容：

(1)-3-1、(1)-3-2. 株式会社ニコン・産業技術総合研究所共同実施分

誤り耐性型超伝導量子コンピューティングを実現するためには 100 万量子ビット級の大規模量子回路が必要と考えられており、大面積ウェハ上に高性能で均質な量子ビットを大量に作製するための研究開発が活発化している。我々は産業用半導体製造装置を用いて 300 mm Si ウェハ上に Al/AlOx/Al ジョセフソン接合 (JJ) を一括形成する技術の開発を行った。高速で大面積露光が可能な ArF 液浸露光装置の適用可能性を評価する目的で、従来技術であるマンハッタン法の露光プロセスに ArF 液浸露光を導入し、300 mm ウェハ上にリフトオフ用レジストパターンを作製した。チップ化後に斜め蒸着とリフトオフプロセスを実施し、試作した素子の特性を評価した。この検討結果を踏まえ、成膜やエッチングを含む全プロセスを 300 mm ウェハで実施可能なオーバーラップ法の開発も行った。大面積用のスパッタ成膜やドライエッチング等の技術を開発し、ウェハ上に約 9 万個の JJ 素子を一括作製する技術を確立した。

成果：

(1)-3-1、(1)-3-2. 株式会社ニコン・産業技術総合研究所共同実施分

(1) 目標達成に最も寄与する成果

大面積ウェハ用ジョセフソン接合作製技術の開発

(2) 代表的な論文・学会発表

学会発表：Fabrication of superconducting quantum circuits on 12-inch wafers using an ArF immersion lithography system. S.Odate, N.Saito, K.Suzuki, H.Aoyama, K.Kusuyama, Y.Nakamura, H.Tsukamoto, SPIE. Optics + Photonics 2023, 2023/08/20.

概要：近年の超伝導量子計算の大規模化に伴い、大面積基板上で多数の量子ビットを高均一に作製する技術が求められている。本研究では、従来の電子線描画に代えて ArF 液浸リソグラフィを用いることで、12 インチウェハ上におけるジョセフソン接合用レジストパターンの高密度・高均一形成技術を報告した。これにより、寸法ばらつきを抑えつつ短時間で大量の量子回路を形成できる見通しを示し、将来のスケラブルな量子プロセッサ実現に寄与する。

学会発表：300 mm ウェハにおける超伝導量子ビット回路作製時の露光強度パターンのばらつき 大館暁 前川和也 甲野藤真 レーザー学会第 46 回年次大会 2026/01/13

概要：300 mm ウェハを用いた超伝導量子ビットの量産化では、露光プロセスに起因するパターンばらつきがデバイス特性の分布に直結する重要課題である。本研究は、露光強度分布およびパターン寸法の面内ばらつきを評価し、量子ビット回路の均一性に与える影響を定量的に検討したものと考えられる。関連研究においても、大口径ウェハ上でのばらつき制御はコヒーレンスや歩留まりに強く影響することが示されており、本研究はそのプロセス最適化に資する知見を与える。

学会発表：シード層を用いたジョセフソン接合の界面改質と量子ビットへの応用 甲野藤真 大館暁 杉原敦 前川和也 日本物理学会 2026 年春季大会 2026/03/23

概要：超伝導量子ビットの性能はジョセフソン接合の界面品質に強く依存する。本研究ではシード層の導入により接合界面の構造や化学状態を制御し、トンネル障壁の均一性や電気特性の改善を目指した。ジョセフソン接合では界面の微細構造や酸化膜の厚さばらつきが臨界電流や周波数分布に影響するた

め、界面制御によるばらつき低減は量子ビットの高コヒーレンス化・高歩留まり化に重要であり、本手法はその有効なアプローチを示すものである。

(1)-4. 研究開発課題4：超伝導共振器を用いたボゾニックコードの研究開発

課題推進者：

齊藤志郎（NTT 株式会社）、野口篤史（理化学研究所）、蔡兆申（東京理科大学）

実施内容：

(1)-4-1. NTT 株式会社担当分

ボゾニック量子ビットの構成要素であるニオブ製3次元同軸型共振器について、表面処理プロセスを最適化することで、世界最高となる Q 値 3×10^9 を達成した。また、サーマルサイクル後も高 Q 値を安定に維持できることを確認した。さらに、ボゾニック量子ビットに対して、自動微分を用いた最適化パルス生成技術を適用し、binomial (1,1) code の様々な論理状態の符号化およびゲート操作を実証した。これにより、80–90%のゲート忠実度を達成した。

(1)-4-2. 理化学研究所担当分

本研究開発課題では、超伝導共振器を用いたボゾニック符号の実現を目指し、その基盤となる高コヒーレンス超伝導回路技術の研究開発を実施した。特に、ボゾニック符号に必要となる長寿命マイクロ波共振器、高性能超伝導量子ビット、低損失パッケージング技術、および共振器内光子の高精度量子状態制御技術の構築に取り組んだ。

2次元超伝導共振器に関しては、エピタキシャル TiN 薄膜を用いたスパイラル型共振器構造を開発し、単一光子レベルにおいて内部 Q 値 10^7 級を達成した。これは公開情報ベースでは世界最高水準の2次元超伝導共振器性能である。また、CPW 型共振器とスパイラル型共振器の比較から、界面 Participation Ratio の低減が Q 値向上に本質的であることを実験的に示した。さらに、Participation Ratio を低減したトランズモン量子ビット設計、エピ TiN 材料、および高性能パッケージング技術を組み合わせることで、 T_1 時間 200–300 μs 級、最大 500 μs 級の長寿命トランズモン量子ビットを実現した。これらの量子ビットチップは国内6機関へ提供され、高コヒーレンス超伝導量子回路研究の共通基盤として活用された。加えて、大規模化を見据えた高性能パッケージング技術として、box mode 抑制構造、低クロストーク配線、低反射損失実装技術を開発した。PCB、シールド、ステージ等の設計データおよび測定結果を「OS-PACKAGE」として Zenodo 上で公開し、国内外研究機関における利用が進んでいる。

ボゾニック符号に向けた量子状態制御では、SNAIL 回路を用いて Jaynes-Cummings 相互作用および anti-Jaynes-Cummings 相互作用を誘起する手法を開発し、猫状態およびスクイーズド猫状態の生成と Wigner tomography を実現した。また、クロス Kerr 相互作用を抑制する新規回路構成についても提案および実証を行い、APS 会議等で複数回成果発表を行った。一方で、単独では極めて高性能を示した2次元スパイラル共振器について、量子ビット統合時には十分なエネルギー緩和時間が得られない課題が残った。現在、Participation 増大、浮遊結合、GND 分断に起因するスロットモード等が候補として考えられており、今後の高集積ボゾニック回路実現に向けた重要課題として認識している。

(1)-4-3. 東京理科大学担当分

超伝導カーパラメトリック共振器 (Kerr parametric oscillator、KPO) を作り、このシステムのさまざまな量子力学的性質を探索した。これにより、KPO がキュービットまたはキュートリットとして利用できることを示した。さらに、実際に汎用ゲート演算を完了し、さらに量子誤り訂正に有用に使えるという理論的提案まで行った。

成果：

(1)-4-1. NTT 株式会社担当分

(1) 目標達成に最も寄与する成果

メモリ用 3 次元共振器、補助量子ビットおよび読出し共振器から構成されるボゾニック量子ビットを設計・作製し、各構成要素のコヒーレンス特性を改善した。最終的に、自動微分を用いて生成した最適化パルスにより、binomial (1,1) code の論理状態の符号化および量子ゲート操作を実証した。

(2) 代表的な論文・学会発表

Takaaki Takenaka, Takayuki Kubo, Imran Mahboob, Kosuke Mizuno, Hitoshi Inoue, Takayuki Saeki, and Shiro Saito, “Three-dimensional niobium coaxial cavity with 0.1-second lifetime”, Physical Review Applied 25, 034076 (2026).

ニオブ製共振器において高 Q 値 ($Q > 10^{11}$) を実現している加速器分野の技術・知見を応用し、量子技術応用で広く用いられる 3 次元同軸型共振器において、世界最高となる $Q = 3 \times 10^9$ を達成した。さらに、通常は Q 値低下を引き起こすサーマルサイクル後においても、高 Q 値を安定に維持できることを確認した。本手法は加速器分野特有の特殊処理を必要とせず、化学研磨および真空アニーリングのみで構成される点に特徴がある。このため、高 Q 共振器を用いたボゾニック量子ビットやニオブ系超伝導デバイスへの応用が期待される。

Leonid V. Abdurakhimov, Imran Mahboob, Hiraku Toida, Kosuke Kakuyanagi, Yuichiro Matsuzaki, and Shiro Saito, “Identification of Different Types of High-Frequency Defects in Superconducting Qubits”, PRX Quantum 3, 040332 (2022).

強いマイクロ波駆動を用いた超伝導量子ビットの高周波欠陥分光法を提案し、異なる起源を持つ 2 準位系 (TLS) 欠陥を世界で初めて識別した。量子ビットの遷移周波数において強いマイクロ波パルスを加えると、非共鳴 TLS と動的に結合する。このとき得られるスペクトル応答を磁束バイアス依存性から解析することで、量子ビットと TLS との相互作用の種類を特定できる。容量シャント型磁束量子ビットを用いた実験により、電荷ゆらぎに起因する線形結合 TLS と、臨界電流揺らぎに起因する非線形結合 TLS を識別することに成功した。本手法は、量子ビット材料および製造プロセスの最適化に有用である。さらに、非共鳴 TLS が高速ゲート操作時の量子ビットダイナミクスに影響を及ぼす可能性を示した。

(1)-4-2. 理化学研究所担当分

(1) 目標達成に最も寄与する成果

エピタキシャル TiN 薄膜を用いたスパイラル型 2 次元超伝導共振器を開発し、単一光子レベルにおいて内部 Q 値 10^7 級を達成した。これは公開情報ベースで世界最高水準の 2 次元超伝導共振器性能であ

る。また、CPW 型共振器との比較から、超伝導体 - 基板界面における Participation Ratio の低減が共振器損失低減に本質的であることを実験的に示した。本成果は、ボゾニック符号実現に必要な長寿命量子メモリ開発における重要な設計指針を与えるものである。さらに、本研究で開発した高性能パッキング技術および長寿命トランズモン量子ビットは、国内複数研究機関へ展開され、高コヒーレンス超伝導量子回路研究基盤の形成に貢献した。

(2) 代表的な論文・学会発表

Yusuke Tominaga, Shotaro Shirai, Yuji Hishida, Hiroataka Terai, Atsushi Noguchi, "Intrinsic quality factors approaching 10 million in superconducting planar resonators enabled by spiral geometry", EPJ Quantum Technology 12, 60 (2025).

本研究では、エピタキシャル TiN 薄膜を用いたスパイラル型 2 次元超伝導共振器を開発し、単一光子レベルにおいて内部 Q 値 10^7 級を実現した。また、CPW 型共振器との比較により、超伝導体 - 基板界面における Participation Ratio 低減が Q 値向上に本質的であることを示した。本成果は、ボゾニック符号に必要な長寿命量子メモリの実現に向けた重要な知見を与えるものであり、2 次元超伝導共振器として世界最高水準の性能を示した。

(1) -4-3. 東京理科大学担当分

(1) 目標達成に最も寄与する成果

- 4 光子カーパラメトリック共振器を用いた理論上最も簡単な量子誤り訂正の可能性を提案
- 2 光子 KPO を利用して猫状態を生成
- 2 つの 2 光子 KPO を用いて、絡み合った猫状態の生成と汎用ゲート演算を実現
- 3 光子 KPO を利用して 3 成分の猫状態を生成し、キュートリットへの可能性を確認

(2) 代表的な論文・学会発表

"Entangling Schrödinger's cat states by bridging discrete- and continuous-variable encoding"

Nat. Commun. 16, 1309 (2025)

Daisuke Hoshi, Toshiaki Nagase, Sangil Kwon, Daisuke Iyama, Takahiko Kamiya, Shiori Fujii, Hiroto Mukai, Shahnawaz Ahmed, Anton Frisk Kockum, Shohei Watabe, Fumiki Yoshihara, Jaw-Shen Tsai

量子情報処理には大きく分けて二つのアプローチがある。一つは離散変数 (DV) に基づく方式で、もう一つは連続変数 (CV) 空間における量子状態構造に基づく方式である。この二つのアプローチを統合すれば、それぞれの限界を克服し、新たなポテンシャルを実現できる。本研究では、2 光子 KPO に適用された 2 種類の DV-CV ハイブリッドアプローチを用いて、絡み合ったキャット状態を作り出した。我々はまず超伝導 KPO を 2 つ用いて、超伝導回路だけでなくすべての量子計算プラットフォームを総合的に、初めてベル状態 (DV 量子情報) を絡み合う猫状態 (CV 量子情報) に変換した。その後、2 つの猫状態を独立して生成し、ゲート演算を通じて絡み合った猫状態を作成した。このシンプルで高速なゲート演算は、KPO 猫状態に基づく汎用量子ゲートセットを完成させる。本研究は DV-CV ハイブリッド化の強力な応用を提供し、平面 KPO システムを基盤としたマルチキュービットプラットフォーム開発への第一歩となり得る。

"Observation and manipulation of quantum interference in a superconducting Kerr parametric oscillator"

Nat. Commun. 15, 86 (2024)

Daisuke Iyama, Takahiko Kamiya, Shiori Fujii, Hiroto Mukai, Yu Zhou, Toshiaki Nagase, Akiyoshi Tomonaga, Rui Wang, Jiao-Jiao Xue, Shohei Watabe, Sangil Kwon, Jaw-Shen Tsai

量子エラー訂正は多くの技術的課題があることで知られている。このような困難を軽減できる理論的提案の多くは、猫状態という特殊な量子状態の性質に依存している。しかし、猫状態を作り、その状態を維持することは簡単ではなく、量子ゲート演算はさらに難しい。本論文では、非線形駆動量子系の一種である KPO の固有状態が猫状態であることを、ウィグナー関数の直接観測により明らかにし、KPO 猫状態の生成機構が位相空間で起こる量子トンネル効果によるものであることを証明した。特に、不連続変数方式の量子情報が連続変数方式の量子情報に変換されることを、超伝導回路で初めて完全に実現した。さらに、特有のラビ振動 (Rabi oscillations) やラムジー・フリッジ (Ramsey fringes) などの観測を通じて、KPO の猫状態のすべての核心的特性を実験的に解明した。最後に、標準的な量子ゲート演算が猫の状態でも容易に実装できることまで示された。本研究は、位相空間における量子トンネルを量子情報処理の資源として活用することに関する後続研究の基盤を整える。

"Autonomous Quantum Error Correction in a Four-Photon Kerr Parametric Oscillator"

npj Quantum Inf. 8, 40 (2022)

Sangil Kwon, Shohei Watabe, Jaw-Shen Tsai

自律的量子エラー訂正 (Autonomous quantum error correction, AQEC) は、複雑な測定やフィードバックなしにエラーを訂正する手法である。従来の量子エラー訂正方式に比べて動作がシンプルいため、量子エラー訂正の難しさを軽減できる手法として多くの注目を集めてきた。しかし、従来の方法よりは簡単ではあるものの、実際に実装するのは容易ではない。本論文では、4 光子 KPO を用いて、超伝導回路に基づく量子計算においてエラーの最大原因である単光子損失を自律的に修正できる、理論上最もシンプルな AQEC 手法を提案した。また、誤り訂正用のマイクロ波に 1 つの連続マイクロ波を追加すると、無条件リセット (unconditional reset) が可能であることも示された。このような単純さの基盤となる核心特性は、4 光子 KPO の保護された準エネルギー状態 (quasienergy states) と準エネルギー準位構造の軸退 (degeneracy) である。このような特性のおかげで、フォークベース (Fock basis) において状態ごとにエラーを修正する必要がある。本研究の手法は自律量子エラー訂正の複雑性を大幅に削減するため、実用的な量子コンピューティング向けの保存コードの活用を前倒しできるだろう。

(2) 研究開発項目 2 : 量子ビット集積ハードウェアシステムの研究開発

(2) - 1. 研究開発課題 1 : 量子ビットと周辺エレクトロニクスのハイブリッドチップの設計と製作

課題推進者 :

萬伸一 (理化学研究所)

実施内容 :

本研究開発課題では、誤り耐性型量子計算に不可欠な量子ビット集積化の実現を目指し、量子ビット集積ハードウェアシステムの研究開発を行った。特に、配線・読み出し・制御回路を含む量子ビットの大規模集積に向け、垂直透過型実装構造と積層型超伝導量子ビット構造を中核技術として位置づけ、その設計、試作、評価を一貫して実施した。

研究開発期間中には、シリコン基板内を垂直にマイクロ波信号が透過する疑似同軸構造をはじめとする垂直導波技術を確立するとともに、垂直同軸構造と結合した内層回路により、周波数多重化された読み出しが可能であることを実証した。さらに、量子ビットを含む積層透過型モジュールについて、電磁界設計および回路設計を行い、実際に試作・測定を通じてその動作を確認した。

とくに積層型超伝導量子ビット構造については、量子ビット共振の確認および垂直読み出しの実証に成功し、積層構造上で量子ビットが実際に動作することを測定により示した。また、量子ビットのエネルギー緩和時間の評価を通して、積層構造特有の課題や測定上の制約を明らかにし、今後の集積量子ビット設計および測定系改善に向けた重要な知見を得た。

また、誤り耐性量子計算に向けた読み出し系の高度化を目指し、サーキュレータフリー読み出し回路について理論解析およびシミュレーションを行い、集積性、雑音、フットプリントの観点から設計上のトレードオフを整理した。これにより、集積化に適した読み出し方式に関する具体的な設計指針を提示した。

以上の成果により、本研究開発課題は、積層型量子ビット集積ハードウェアの設計と実証という基盤技術を確立するとともに、実証を通じた課題抽出と後期ムーンショット開発課題に向けた技術的見通しを示した点において、量子ビット集積化に向けた重要な進展を達成した。

成果 :

(1) 目標達成に最も寄与する成果

本研究課題において最も顕著な成果は、積層型超伝導量子ビット構造の設計と実証である。本課題では、量子ビットを含む積層型超伝導量子ビット構造を設計・試作し、実測評価を通じてその動作を実証した。具体的には、積層構造上に形成した超伝導量子ビットについて、5.21 GHz における量子ビット共振を確認するとともに、9.24 GHz の読み出し共振器を用いた垂直読み出しを実現した。これにより、積層構造において量子ビット信号の垂直透過型読み出しが可能であることを実験的に示した。さらに、量子ビットのエネルギー緩和時間 T_1 の測定を行い、初期測定では T_1 が 0.46 マイクロ秒であることを確認した。その後、冷凍機内配線の見直し、赤外線対策等の環境改善を行うことで、9.2 マイクロ秒以上の T_1 を観測した。

以上より、本成果は、積層型量子ビット構造が実際に動作し、垂直読み出しが可能であることを測定によって実証した点において、量子ビット集積化に向けた本研究開発課題の目標達成に最も大きく寄与する成果である。

(2) 代表的な論文・学会発表

学会発表：田渕 豊, 政岡 文平, 玉手 修平, 萬 伸一 「透過型積層基板構造における広帯域信号伝搬特性」, 第 71 回 応用物理学会 春季学術講演会, 東京都市大学 (2024 年 03 月 22)

概要：本発表では、量子ビットの高密度集積を目的とした垂直透過型実装構造について報告した。シリコン基板内をマイクロ波信号が垂直導波する疑似同軸構造を設計・試作し、低温測定による伝搬特性評価を行った。その結果、広帯域にわたり低損失な垂直信号伝送が可能であることを示した。また、積層構造内層回路との結合により、量子ビット集積化に向けた有効な配線・読み出し方式となる可能性を示し、積層型量子ビット実装に向けた基盤技術を提示した。

学会発表：Bunpei Masaoka, Shuhei Tamate, Shinichi Yorozu, Yutaka Tabuchi, Vertical signal transmission in stacked substrates for superconducting quantum circuits, The 36th International symposium on superconductivity, Wellington, New Zealand (28-30, November 2023)

概要：本発表では、積層型超伝導量子ビットを実現するための垂直配線技術について報告した。基板貫通電極および突起電極を用いた垂直透過型構造を提案し、その設計指針および試作結果を示した。低温環境下での測定により、量子ビット読み出しに適したマイクロ波特性を確認するとともに、積層構造特有の課題について議論した。本成果は、パッケージング技術の観点から量子ビット集積化の可能性を示すものである。

学会発表：小沢みゆき, 川上茂, 田渕 豊 「超伝導量子回路集積化に向けた基板間ワイヤレス信号伝送技術」 (査読付き論文誌投稿準備中。第 73 回 応用物理学会春季学術講演会にて報告済)

概要：本論文では、積層型超伝導量子ビット構造の設計、試作および実測評価について報告する。積層構造上に形成した超伝導量子ビットにおいて、基板貫通電極を用いないワイヤレス伝送を実現する垂直導波路構造を示し、量子ビット共振および垂直読み出しを実証した。これらの結果は、積層型量子ビット集積の実現に向けた設計指針および課題を体系的に整理するものである。

(2) -2. 研究開発課題 2：量子計算に特化した冷凍システムの開発

課題推進者：

斎藤政通 (アルバック・クライオ株式会社)、藤原裕也 (株式会社アルバック)、中川久司 (産業技術総合研究所)

実施内容：

(2) -2-1、(2) -2-2、(2) -2-3. アルバック・クライオ株式会社、株式会社アルバック、産業技術総合研究所共同実施分

本研究開発課題は「研究開発項目 2：量子ビット集積ハードウェアシステムの研究開発」のうち、「②量子計算に特化した冷凍システムの開発」として、誤り耐性量子コンピュータの実現に必要な希釈冷凍機の高出力化に取り組んだ。

研究開発は、(1)最終年度である令和 7 年度のマイルストーン $1.5\text{mW}@100\text{mK}$ の冷凍能力を達成すべく、(i)従来型 (^3He 循環) と(ii)抜本的改善型 (^4He 循環) の 2 アプローチで推進し、共通の要素技術として熱交換器高効率化および、(iii)パルス管冷凍機の高性能化、(iv)最低温部熱交換器に用いる焼結金属の開発、を並行で進めマイルストーンを上回る $1.6\text{mW}@100\text{mK}$ を達成することができた。

また、令和 6 年 1 月より、(2)冷却システムも含めた純国産量子計算システム実現に向けたテストベッドとしての希釈冷凍機開発を行い、大阪大学において長期安定稼働を達成した。

本研究開発課題は、希釈冷凍機本体の研究開発をアルバック・クライオ株式会社が令和 3 年 1 月から、パルス管冷凍機の研究開発を株式会社アルバックが令和 3 年 4 月から、焼結金属の研究開発を産業技術総合研究所が令和 5 年 10 月から、それぞれ担当する体制で進めた。

成果：

(2)-2-1、(2)-2-2、(2)-2-3. アルバック・クライオ株式会社、株式会社アルバック、産業技術総合研究所共同実施分

(1) 目標達成に最も寄与する成果

- 希釈冷凍機コア部のシミュレーションの確立
- 熱交換器材料（銀焼結体）の作製条件最適化として比表面積が $0.2 \text{ m}^2/\text{g}$ から $1.3 \text{ m}^2/\text{g}$ への向上を実現した。
- 希釈冷凍機の冷凍能力 $1.6 \text{ mW}@100 \text{ mK}$ を達成した。
- テストベッド連続運転：合計 4600 時間／連続 49 日間を達成した。

(2) 代表的な論文・学会発表

「パルスチューブ冷凍機の冷媒状態量測定に基づく性能シミュレーションの評価」低温工学・超電導学会(2026 年 掲載予定)

概要：2 段式パルス管冷凍機をシミュレータ Sage (Gedeon Associates) でモデル化し数値解析した。さらに、往復流かつ 4 K 未満の極低温下で作動ガスの圧力・温度・質量流量を同時測定できる新計測系を開発した。従来困難とされた条件で熱力学挙動の理解を深めるため、実験結果と計算結果を比較し、シミュレーションモデルの適用範囲を評価した。

(2)-3. 研究開発課題 3：超伝導 SIS ミキサを用いた低雑音マイクロ波増幅器の開発

課題推進者：

鶴澤佳徳（国立天文台）、川上彰（情報通信研究機構）

実施内容：

(2)-3-1、(2)-3-2. 国立天文台、情報通信研究機構共同実施分

本研究開発課題は、現在量子ビットの読み出しに用いられている半導体 HEMT 増幅器を置き換え得る低消費電力の低雑音増幅器として、SIS ミキサを用いたマイクロ波増幅器の開発を行うものである。主な開発項目は、(1) SIS ミキサ型増幅器の設計技術、(2) SIS ミキサ励起用ジョセフソン発振器、(3) 超伝導デバイス作製技術である。研究課題 (1) においては、導波管モジュールを用いて、2 つの SIS ミキサを用いたマイクロ波増幅回路や非相反回路動作を実証し（特許取得）、従来の SIS ミキサ理論を拡張した回路設計手法の確立（特許出願中）、これを用いた回路設計に至った。研究課題 (2) においては、SIS ミキサの励起に必要な局部発振源としてのミリ波帯ジョセフソンアレイ発振器をチップに集積化できるサイズまで小型化し（特許出願中）、設計通りの周波数に発振、SIS ミキサを励起するための十分な出力も確認しており、増幅回路の構成要素の開発に目途がついた。また、研究課題 (3) に

においては、現状では増幅器としての利得を得るところまで至っていないものの、2つの SIS ミキサ回路とジョセフソンアレイ発振器回路をモノリシックに集積化したチップの試作にも成功した。

成果：

(2) -3-1、(2) -3-2. 国立天文台、情報通信研究機構共同実施分

(1) 目標達成に最も寄与する成果

導波管 SIS ミキサモジュールを用いた原理実証実験を実施し、半導体増幅器と同等の雑音性能となる約 10 K の雑音温度を実証すると同時に、約 7.5 dB の利得を得ることに成功した。本成果を *Applied Physics Letters* にて公表した他、2023 年 3 月 20 日に国立天文台より記者発表を行い (<https://www.nao.ac.jp/news/science/2023/20230320-atc.html>)、新聞や Web 等のメディアに取り上げられた。

(2) 代表的な論文・学会発表

T. Kojima, S. Masui, W. Shan, Y. Uzawa, “Characterization of a low-noise superconductor–insulator–superconductor-based microwave amplifier with local oscillator phase-adjusting architecture,” *Appl. Phys. Lett.* 122, 072601 (2023), doi:10.1063/5.0134595

本論文は、超伝導 SIS (超伝導体 - 絶縁体 - 超伝導体) トンネル接合を用いた低雑音マイクロ波増幅器について述べている。2つの SIS 周波数変換器と極低温ミリ波アイソレータを組み合わせ、局部発振器の電力と位相差を最適化する構成を採用した。その結果、ほぼ直流から 5GHz 帯域で 6~8dB の利得と最低 11K の低雑音温度を実現した。この技術は、多ビームヘテロダイン受信機など大規模アレイへの応用が期待されるほか、量子計算や電波天文学に必要な広帯域非相反回路への展開可能性も示している。

S. Masui, T. Kojima, Y. Uzawa, T. Onishi, “A Novel Microwave Nonreciprocal Isolator Based on Frequency Mixers,” *IEEE Microwave and Wireless Technology Letters*, vol. 33, no. 7, pp. 1051-1054, July 2023, doi:10.1109/LMWT.2023.3253124

本論文では、2つの周波数ミキサを用いた非相反マイクロ波アイソレータを提案している。局部発振器 (LO) の位相差と電力位相を特定条件に設定することで、上側波帯と下側波帯の信号を方向依存的に強め合いまたは打ち消し合うよう制御した。この原理により、直流近傍から LO 周波数までの広帯域でアイソレータ動作を実現できる。市販マイクロ波部品による実験では、LO 周波数 2.30GHz において 0.01~1.50GHz 帯で 17dB 以上のアイソレーションを達成した。さらに、SIS ミキサを用いれば、利得を持つオンチップ広帯域アイソレータへの応用も期待される。

Y. Murayama, A. Kawakami, W. Shan, S. Ezaki, A. Miyachi, S. Masui, T. Kojima, Y. Uzawa, “Fabrication and Evaluation of Waveguide Josephson Array Oscillators at Millimeter-Wave Lengths for SIS Mixer-Based Amplifiers,” *IEEE Transactions on Applied Superconductivity*, Volume 35, Issue 5, id.TASC.2024.3515971, 6 pp., August 2025 DOI: 10.1109/TASC.2024.3515971

本論文では、電波天文学用多画素ヘテロダイン受信機や超伝導量子計算機向けの低消費電力マイクロ波増幅器を目的として、150GHz 帯導波管型ジョセフソンアレイ発振器を設計・試作・評価した。11 個の Nb/Al-AlO_x/Nb ジョセフソン接合と Cu シャント抵抗を用いた発振器を構成し、導波管経由で平衡型 SIS ミキサへ LO 信号を供給した。その結果、146.7GHz で総 LO 出力 0.22 μ W を達成し、4つの

SIS ミキサを同時駆動できた。さらに、ミリ波アイソレータなしでも雑音温度 4~6K で動作し、SIS 増幅器用 LO 源として有望であることを示した。

(3) 代表的な特許

- 特願 2022-172655、特開 2024-064225、特許第 7694958 号 アイソレータ
- 18/485,112、US 12,549,133 B2 isolator

(3) 研究開発項目 3 : 量子誤り訂正用エレクトロニクスの研究開発

(3) - 1. 研究開発課題 1 : 量子ビット制御、読出し用単一磁束量子回路の研究

課題推進者 :

田中雅光 (名古屋大学)、山本剛 (日本電気株式会社)

実施内容 :

(3) - 1 - 1、(3) - 1 - 2. 名古屋大学、日本電気株式会社共同実施分

本研究開発では、将来のスケラブルな量子誤り訂正用エレクトロニクスの実現に向け、量子ビットの近傍で制御や読出しを含む古典デジタル信号処理を可能にする、超伝導単一磁束量子 (SFQ) 回路の研究開発に取り組んだ。量子ビットと同じ mK ステージでの動作を想定し、本研究ではジョセフソン接合の臨界電流密度 J_c を 250 A/cm^2 に低減し、平坦化した 4 層の Nb 配線層と 10m K でも超伝導転移しない Pd を抵抗層とする新たな集積プロセスを開発した。このプロセスを用い、SFQ 回路に用いるジョセフソン接合の臨界電流値を 1/10、駆動電圧を 2.5 mV から 0.5 mV または 0.1 mV に低減させることで、電力消費を 1/50~1/250 に削減した回路の設計を進めた。作製プロセスは日本電気、回路設計は名古屋大学が担当し、双方で摺り合わせをすることで、本構造による超伝導集積回路の作製は本研究が初めてとなるにもかかわらず、研究開始後 2 年足らずの間に基本パラメータの抽出と設計指針を確立することができた。

開発したセルライブラリを用い、SFQ 信号分配回路 (demultiplexer) の設計と動作テストを行った。300 mK で期待した動作をすることを低速 (1 kHz) 及びチップ上に作製した高周波クロック発振器の信号を用いたテストで確認した。また、名古屋大学の希釈冷凍機を用い、14 mK でもデバイスパラメータに大きな変化はなく、ほぼ同じ動作領域で動作することを確認した。さらにその成果に基づき、2 つのトランズモン量子ビットに対して SFQ 回路でパルスを分配・選択照射するためのモノリシックチップの詳細設計を進め、製造、評価を行った。量子ビットと SFQ 回路との接続部の設計に関する知見が得られた一方、試作したチップの評価では量子ビット読出し用の共振器の内部 Q 値が、単独チップで製造した時に比べて著しく低下するという問題が発生した。SiO₂ エッチング条件の変更等による改善を試みたが、ジョセフソン接合の特性劣化といった SFQ 回路部分への悪影響の懸念もあり、十分な改善が得られなかった。このようなモノリシックチップの課題が明らかとなり、量子ビット制御のデモを行うことは出来なかった。

SFQ 回路の量子ビット読み出しへの適用として、ジョセフソン伝送路 (JTL) を伝搬する SFQ パルスが、JTL に結合する量子ビットの状態に応じて異なる遅延を受けることを利用するという着想を理論検討した。これは先行研究 [A. Fedorov et al., Phys. Rev. B 75, 224504 (2007)] で提案されたものであるが、先行研究では磁束量子ビットを対象としている。本プロジェクトでは、現在主流となっているトランズモン量子ビットを集積化することを基本方針としているが、トランズモンで同様の手法を用いることが出来るかは自明ではない。解析の結果、磁束量子ビットに対する先行研究結果と同程度 (~10 ps) の遅延差が発生しうること、また磁束量子ビットのケースと異なり、SFQ パルスのピン止めが起こる下限の伝搬速度が存在しないことなどを明らかにした。

成果 :

(3) - 1 - 1、(3) - 1 - 2. 名古屋大学、日本電気株式会社共同実施分

(1) 目標達成に最も寄与する成果

- 10 mK 動作を想定した汎用 SFQ 設計ライブラリの構築

臨界電流密度を 250 A/cm² に低減し、平坦化した 4 層の Nb 配線層と、10 mK でも超伝導転移しない Pd を抵抗層とする新たな集積プロセスを開発した。このプロセスを用い、SFQ 回路に用いるジョセフソン接合の臨界電流値を 1/10、駆動電圧を 2.5 mV から 0.5 mV または 0.1 mV に低減させることで、電力消費を 1/50～1/250 に削減した回路の設計を進めた。今後の研究展開も意識し、極低温で汎用のデジタル信号処理を実現可能にするため、SFQ 回路はスタンダードセルベース設計法を採用した。2 年ほどの期間を経て実験的に動作確認まで終えたセルは約 100 個となっている。300 mK で消費電力や遅延などのタイミング情報を抽出し、システム評価を行う九州大学にモデリングのための基礎データとして提供した。

- 量子ビット制御信号分配器の動作確認

開発したセルライブラリを用い、SFQ 信号分配回路 (demultiplexer) の設計と動作テストを行った。300 mK で期待した動作をすることを低速 (1 kHz) 及びチップ上に作製した高周波クロック発振器の信号を用いたテストで確認した。また、名古屋大学の希釈冷凍機を用い、14 mK でも動作することを確認した。

- SFQ 回路を用いたトランズモン量子ビット読出しの理論構築

ジョセフソン伝送路 JTL を伝搬する SFQ パルスが JTL に結合する量子ビットの状態に応じて異なる遅延を受けることを利用するという読出し手法を理論提案し、遅延時間や量子ビットへの読出し反作用等の評価を行った。

(2) 代表的な論文・学会発表

M. Tanaka et al., “Design and Fabrication of Low-Power Single-Flux-Quantum Circuits Toward Quantum Bit Control”, IEEE Trans. Appl. Supercond. 33, 1700805 (2023) .

Abstract: We report low-power single-flux-quantum (SFQ) circuits fabricated with a lowered critical current density process and low-voltage design. We newly developed a fabrication process featuring four planarized Nb layers and a Pd resistor layer. We obtained the correct operation of several basic SFQ circuit elements designed with the lowered critical currents to 1/2 of the conventional circuits at 4.2 K.

M. Tanaka et al., “Low-Power Single-Flux-Quantum Standard Cell Library Using 250 A/cm² Process for Qubit Control Applications”, IEEE Transactions on Applied Superconductivity 35,1700405 (2024).

Abstract: In this paper, we report the development of a low-power single-flux-quantum (SFQ) standard cell library and experimental results, including the cell design, high-speed test of shift-registers, delay measurement using ring oscillators, and demonstration of simple demultiplexers. We fabricated the SFQ circuits using a lowered critical current density (250 A/cm

(3) -2. 研究開発課題 2 : 量子ビット制御、読出し用低温制御 LSI の研究開発

課題推進者 :

宮村信 (ナノブリッジ・セミコンダクター株式会社)、内田健 (東京大学)、石黒仁揮 (慶応義塾大学)、多田宗弘 (慶応義塾大学)

実施内容：

(3)-2-1、(3)-2-2、(3)-2-3、(3)-2-4. ナノブリッジ・セミコンダクター株式会社、東京大学、慶応義塾大学共同実施分

本研究開発課題では、誤り耐性型汎用量子コンピュータの実現に向けて、量子ビット制御・読出し用低温（4K）制御 LSI の研究開発を、日本電気株式会社、ナノブリッジ・セミコンダクター株式会社、東京大学、九州大学と共同で実施した。具体的には、(1) 65nm CMOS プロセスを用いた極低温向けプロセスデザインキット（PDK）およびスタンダードセルライブラリの整備、(2) 4K 動作向け LSI の設計・試作・評価、(3) 室温との通信用シリアルインタフェースとしての LVDS 回路、(4) 演算処理向け低温ナノブリッジ FPGA、(5) アナログ回路（LNA、ダウンコンバージョン、ADC）および SRAM バッファを混載した低温 SoC（LTSoC）の試作・評価、(6) 希釈冷凍機内での LTSoC アプリボード搭載および量子ビット信号読出し動作実証、(7) Cryo-CMOS への超伝導ニオブ（Nb）配線の導入検討、(8) 65nm CMOS の信頼性課題および 40nm 世代以降の CMOS の低温特性課題抽出を実施した。これらの取組みにより、量子誤り訂正用エレクトロニクスの基盤技術を確認した。

(3)-2-1、(3)-2-2、(3)-2-3、(3)-2-4. ナノブリッジ・セミコンダクター株式会社、東京大学、慶応義塾大学共同実施分②

本研究開発課題では、誤り耐性型汎用量子コンピュータの実現に向け、量子ビットの制御および読出しを担う低温制御 CMOS 集積回路の基盤技術構築、ならびに特性・信頼性課題の抽出とモデル化に取り組んだ。まず、65nm CMOS を中心に極低温下（4K～20K）における高周波回路等の測定環境（クライオスタット・低温プローバー）を整備し、デバイスの電気特性評価を進めた。その結果、キャリアのフリーズアウト現象に起因する長い時定数の過渡現象や、ホッピング伝導に伴う新たな容量成分の顕在化など、極低温特有の物理現象を相次いで見出し、その等価回路モデルの構築や学術誌・国際学会での成果発表へと繋げた。また、極低温下で高感度に変動するウェル抵抗に着目し、CMOS プロセスと互換性のある高精度な低温温度計の開発・シミュレーション手法の確立に成功した。さらに、技術の微細化を見据えて 40nm および 28nm 世代の低温特性評価にも着手した。短チャネル素子における極低温下の性能改善が限定的である一方、20K 以下でフリーズアウト等の課題が発生する知見に基づき、デジタル向けクライオ CMOS の熱配慮設計指針および最適動作温度（50K～100K 近傍）を実測レベルで提示した。また、当初計画を超えた展開として、NBS と共同で超伝導配線の導入による低消費電力化の最適化検討を進めた。

成果：

(3)-2-1、(3)-2-2、(3)-2-3、(3)-2-4. ナノブリッジ・セミコンダクター株式会社、東京大学、慶応義塾大学共同実施分

(1) 目標達成に最も寄与する成果

低温ナノブリッジ FPGA、アナログ ADC、SRAM バッファ、LVDS インタフェース等を 1 チップに混載した低温 SoC（LTSoC）を開発し、希釈冷凍機内に搭載可能なアプリボードの設計・製造を完了した。さらに、九州大学・井上研究室と連携し、低温ナノブリッジ FPGA に表面符号復号器（符号距離 $d=5$ 、エントリーサイズ 8）をマッピングして液体ヘリウム温度における正常動作を実証した。これにより、低温 FPGA を用いた量子誤り訂正機能の動作実証を達成した。また、室温と比較して 4K において最大動作周波数が 15%程度改善することを実験的に確認した。

加えて、当初計画では予見しなかった成果として、低温 LSI の性能改善を狙いとした超伝導ニオブ (Nb) 配線の導入検討を開始し、200nm ピッチの Nb 配線形成に成功するとともに、その超伝導特性を確認した。これにより、低温 CMOS と超伝導デジタル論理を融合した次世代低温エレクトロニクスの基盤技術を確立した。

(2) 代表的な論文・学会発表

Hideaki Numata, Noriyuki Iguchi, Masamitsu Tanaka, Koichiro Okamoto, Sadahiko Miura, Ken Uchida, Hiroki Ishikuro, Toshitsugu Sakamoto and Munehiro Tada, “ Superconducting Nb interconnects for Cryo-CMOS and superconducting digital logic applications” , Jpn. J. Appl. Phys., Vol. 63, 04SP73 (2024). DOI: 10.35848/1347-4065/ad37c1

概要：Cryo-CMOS および超伝導デジタル論理回路への応用を目的とした超伝導ニオブ (Nb) 配線技術を報告した論文である。LSI 製造プロセスと整合する手法により 200nm ピッチの微細 Nb 配線の形成に成功し、液体ヘリウム温度において良好な超伝導特性を確認した。微細化に伴う超伝導臨界電流密度や残留抵抗への影響、ならびに Nb 表面酸化が配線特性に及ぼす影響について系統的に評価し、低温 LSI 配線としての実用可能性を示した。本成果は、銅配線を Nb 配線に置き換えることで低温 LSI の低抵抗化・低消費電力化を実現する基盤技術であり、Cryo-CMOS と超伝導デジタル論理 (SFQ) を融合した次世代低温エレクトロニクスの実現に資するものである。

M. Tada et al., "A 65nm Cryogenic CMOS Design and Performance at 4.2K for Quantum State Controller Application," in IEEE Journal of the Electron Devices Society, vol. 12, pp. 28-33, 2024, doi: 10.1109/JEDS.2023.3340136.

概要：量子ビット制御 LSI 応用に向けた 65nm CMOS の極低温 (4.2K) における設計手法と動作性能を報告した論文である。低温向けプロセスデザインキット (PDK) およびスタンダードセルライブラリを整備し、4K 動作を前提とした論理回路・アナログ回路の設計フローを構築した。試作チップの 4.2K 評価により、定格電圧条件にて室温と比較してリーク電力が約 53%低減し、動作周波数が約 18%改善することを実証した。さらに、高耐圧トランジスタ (2.5V) における Id-Vg ヒステリシス等の信頼性課題を抽出し、デザインルール上のゲート長制限により回避可能であることを示した。本成果は量子状態制御コントローラに必要な低温 LSI の基盤技術を提供するものである。

(3) -2-1、(3) -2-2、(3) -2-3、(3) -2-4. ナノブリッジ・セミコンダクター株式会社、東京大学、慶応義塾大学共同実施分②

(1) 目標達成に最も寄与する成果

● 極低温下における CMOS の物理現象の解明とモデル化

量子ビット読み出し用の 65nm CMOS について、室温から 4K (極低温) への温度変動に伴うデバイス特性の変化を網羅的に評価し、以下の低温特有の現象を解明しました。

- 不純物のイオン化時定数の発見: 4K でのキャリアフリーズアウト発生下において、ゲート・ドレイン電界によりチャネル近傍の不純物がゆっくりとイオン化し、長い時定数の過渡現象 (オーバーシュート等) としてデバイス特性に影響を与えることを突き止めました。
- ホッピング伝導による等価回路モデルの構築: フリーズアウト効果が MOS 容量特性に及ぼす影響を詳細に検討し、ホッピング伝導の時間遅れに起因する新たな容量成分を特定、基板の等価回路モデ

ルを提案して学術誌 (APEX) 等に発表しました。

(2) 代表的な論文

K. Yoshinaga, K. Watanabe, R. Toyoshima, M. Tada, H. Ishikuro, and K. Uchida, “Modeling of the cryogenic conductivity of highly doped silicon in advanced CMOS,” Appl. Phys. Express, 2025. doi: 10.35848/1882-0786/ae077f.

量子コンピュータ用低温制御 CMOS 開発では、不純物フリーズアウトによる基板抵抗の上昇が課題だが、従来の設計環境には信頼性の高い予測モデルが欠けていた。本研究は、可変範囲ホッピング伝導を基盤とし、補償アクセプタによるドナーイオン化や電子遮蔽効果を考慮してフェルミ準位を精密に算出する導電性モデルを構築した。これにより 65nm プロセスの実測データを 4.3K まで正確に再現することに成功し、低温 LSI の安定設計への寄与を示した。

T. Miyao, T. Tanaka, I. Imanishi, M. Ichikawa, S. Nakagawa, H. Ishikuro, T. Sakamoto, M. Tada, K. Uchida, “Enhanced Drain Current in Transient Mode due to Long Ionization Time of Shallow Impurities at 4 K in 65-nm bulk Cryo CMOS Transistors,” 2022 Device Research Conference (DRC), S2-3, Ohio, USA, June 27, 2022. doi: 10.1109/DRC55272.2022.9855815

本論文は、4K の極低温下における 65nm バルク CMOS トランジスタの過渡特性を評価した研究である。パルス測定により、過渡的なドレイン電流が定常状態の最大 2.7 倍に増大する現象を観測した。この現象は自己加熱によるものではなく、極低温下でアクセプタから正孔が放出されるイオン化時定数がサブマイクロ秒オーダーと長いため、チャネルに過剰な電子が流入することに起因すると解明した。

T. Miyao, K. Yoshinaga, T. Tanaka, H. Ishikuro, M. Tada, and K. Uchida, “Imaginary impedance due to hopping phenomena and evaluation of dopant ionization time in cryogenic metal-oxide-semiconductor devices on highly doped substrate,” Appl. Phys. Express, 17, 051001, 2024. doi: 10.35848/1882-0786/ad3d2a

量子コンピュータ用低温制御 LSI に用いられる、高濃度ドーパ 10^{18}cm^{-3} 基板上的 MOS キャパシタを 4.2K で評価・モデル化した研究である。極低温下のキャリアフリーズアウトは基板抵抗を高めるだけでなく、ホッピング伝導の時間遅れに起因するインピーダンスの虚数成分を生じさせ、ゲート容量を低下させることを解明した。さらに、空乏状態におけるドーパントのイオン化時定数が $0.35\ \mu\text{s}$ であることを突き止め、等価回路モデルを提示した。

(3) -3. 研究開発課題3：超伝導量子コンピュータ制御のためのデジタル・マイクロ波エレクトロニクスの研究

課題推進者：

根来誠（大阪大学）

実施内容：

低レイテンシーかつスケーラブルな量子エラー訂正を実現するために超伝導量子ビット用のマイクロ波エレクトロニクスの開発を行う。具体的には、低クロストーク、低雑音、低スプリアスなマイクロ波変調回路を開発し、FPGA SoC (FPGA System on a Chip: プロセッサと FPGA、さらには DAC/ADC もしくは広帯域メモリが集約されたシステム) と組み合わせて実現する。まずは、広帯域 8qubit 制御

を、回路途中計測の結果に応じて切替え可能なロジックを開発する。複数台にまたがる大規模量子誤り訂正用信号処理用ソフトウェアを開発し、16qubit の制御が可能なエレクトロニクスまでを開発する。さらには、室温エレクトロニクスでマイクロ波を生成し、Radio over Fiber により伝送する方式の研究も行う。100qubit の制御が可能なエレクトロニクスを用いて量子ビット誤り訂正を実現し、別課題で開発された冷凍機、ならびに国産クラウドソフトウェアスタックなどをインテグレーションする。

成果：

(1) 目標達成に最も寄与する成果

本課題では低雑音、広帯域なマイクロ波制御装置のプロトタイプの開発に成功した。このプロトタイプを元に別課題で開発された 100qubit 制御可能にまでスケールアップされた制御装置、やはり別課題で開発された冷凍機、国産マイクロ波部品、国産クラウドソフトウェアスタック、理研の国産超伝導量子ビットチップをインテグレーションすることに成功した。大阪・関西万博の来場者約 2 万名に量子コンピュータへのジョブ投入を体験してもらい大きな反響を得た。

(2) 代表的な論文

“Selective excitation of superconducting qubits with a shared control line through pulse shaping”
R. Matsuda, et al., Phys. Rev. Research 8, L012003 (2026).

複数の超伝導量子ビットで共有される制御配線において、パルス整形技術を用いることで特定量子ビットのみを高精度に選択励起する手法を実証した。超伝導量子コンピュータの大規模化では、量子ビット数の増加に伴い室温機器と極低温チップ間を接続する配線数が膨大となり、実装面積や熱流入、消費電力の増大による I/O ボトルネックが課題となっている。従来課題であった隣接量子ビットへの不要な励起（クロストーク）を抑制しつつ、高忠実度な量子操作を実現した点に特徴がある。本成果は、配線数削減による大規模集積化と制御性能の両立に資するものであり、スケーラブルな超伝導量子コンピュータアーキテクチャ実現に向けた重要な基盤技術として期待される。

(3) 代表的な特許

“Quantum computer control device” M. Negoro, S. Morisaka, H. Shiomi, T. Miyoshi, and K. Koike,
PCT International Application WO2023074740A1, published May 11, 2023.

本発明は、量子コンピュータを高精度かつ大規模に制御するための制御装置アーキテクチャに関するものであり、量子ビット制御用の波形生成、デジタル信号処理、周波数変換、RF 生成、読み出し処理を統合的に実行する構成を提案している。特に、サーバと複数の信号処理ユニットを組み合わせることで、ユーザビリティ、スケーラビリティ、ロバスト性に優れた量子コンピュータ制御基盤を実現する点に特徴がある。これにより、量子ビット数増加に伴う制御系の複雑化に対応しながら、高効率かつ柔軟な量子制御を可能とし、大規模量子コンピュータ実現に向けた制御インフラ技術として期待される。

(3) -4. 研究開発課題 4：量子ビット制御機構アーキテクチャの研究開発

課題推進者：

井上弘士（九州大学）

実施内容：

本研究開発プロジェクトにおける重要なポイントの一つは、誤り耐性量子コンピュータの実現に必須となるスケーラブルな超伝導ハードウェア技術を開発することにある。そのために、2030 年頃を念頭に、現状ではマイクロ波同軸ケーブルによって行われる室温からの（冷凍機外からの）量子ビット制御を、本プロジェクトでは冷凍機内にて実施する「冷凍機内量子コンピューティング」を目指した種々の技術開発が行われている。特に、量子ビット回路実装技術、量子ビット回路と古典回路のハイブリッドチップ実装技術、mK 環境下で動作可能な量子ビット制御/読出し用単一磁束量子回路技術、4K 環境下で動作可能な高機能ナノブリッジ FPGA 技術、これらを活用するための冷凍システム技術、などの研究開発が行われている。これらを「計算機システム」として捉えた場合、量子ビット回路の特性（緩和時間や物理量子ビット数）と冷凍システムの特性（冷却効率、集積可能物理量子ビット数、周辺回路の搭載に利用できる体積、熱流入特性など）の双方を考慮した上で、低温エレクトロニクス基盤における設計制約を適切に定め（この制約は開発される量子ビット特性と冷凍システム特性によって変わる）、誤り耐性量子コンピューティングの実現に必要な種々の性能目標を明確にする必要がある。そして、この目標を達成すべく、冷凍機内の異なる温度ステージに分散配置されたハードウェア資源を効率的に利用可能な誤り耐性量子コンピュータアーキテクチャを確立しなければならない。そこで本研究課題では、「冷凍機内マルチステージ・ヘテロジニアス量子制御機構アーキテクチャ」の探索を目的とする。具体的には、①誤り訂正符号回路アーキテクチャの策定と設計、②システムレベル量子コンピュータアーキテクチャ探索環境の構築と評価・分析、③冷凍機内マルチステージ（特に、mK と 4K）間での協調動作の指針策定（定量的評価に基づく）、を実施した。①に関しては、他研究開発プロジェクトとも連携し、将来を見据えた上で重要となる誤り訂正符号方式を選定し、その実現を想定したハードウェア設計を行うことで、性能・消費電力・面積特性を分析した。②においては、上記①の結果に加え、他研究課題のチームと連携し種々の特性パラメータを考慮したモデリングにより、システムレベルでのシミュレーション環境を構築した。そして、様々な設計パラメータを対象としたアーキテクチャ探索を行い、ボトルネック解析により、他研究課題へとフィードバックした。そしてこれらの研究開発によって得られた知見に基づき、③では mK/4K でのヘテロジニアス量子ビット制御法を念頭に、冷凍システム内での適切な処理分割（マルチステージでの処理分担）の指針を示した。

成果：

（１） 目標達成に最も寄与する成果

本研究の最大の成果は、量子コンピュータの実現に向け、システムレベルでのアーキテクチャ探索の重要性と、それに基づく種々のトレードオフ探索・最適化の必要性を示したことにある。この成果の創出には、誤り訂正技術に着目したアーキテクチャ/回路設計、量子コンピュータシステムレベルでのモデリング技術開発、量子古典融合（システムの融合のみならず、コンピュータ構成法としての融合も含む）技術開発、が寄与している。

（２） 代表的な論文・学会発表

Ilkwon Byun, Junpyo Kim, Dongmoon Min, Ikki Nagaoka, Kosuke Fukumitsu, Iori Ishikawa, Teruo Tanimoto, Masamitsu Tanaka, Koji Inoue, and Jangwoo Kim, "XQsim: Modeling Cross-Technology Control Processors for 10+K Qubit Quantum Computers," ACM/IEEE International Symposium on Computer Architecture (ISCA), pp.366-382, June 2022.

システムレベルにて量子コンピュータアーキテクチャを探索するための評価環境であり、誤り訂正回路の実装を探索するためのモデリング技術、ならびに、評価ツール **XQsim** を開発した。また、量子誤り訂正回路の詳細設計を行い、アーキテクチャ的アプローチにより超伝導量子コンピュータのスケラビリティを改善できることを示した。また、誤り訂正を実現する回路の実装には単一磁束量子回路の利用が有効であることを明らかにした。

Yasunari Suzuki, Takanori Sugiyama, Tomochika Arai, Wang Liao, Koji Inoue, and Teruo Tanimoto, “Q3DE: A fault-tolerant quantum computer architecture for multi-bit burst errors by cosmic rays,” the 55th IEEE/ACM International Symposium on Microarchitecture (MICRO), pp.1110-1125, Oct. 2022.

量子ビットにおけるマルチビットのバーストエラーの発生に対処する **FTQC** アーキテクチャを提案した。in-situ anomaly Detection、dynamic code Deformation、optimized error Decoding、の主要3構成要素を有しており、エラー発生の動的な変化にも追従できるアーキテクチャである。特に超伝導量子ビットに宇宙線が当たった場合の時空間局所的なエラー率上昇を対象にその効果を評価し、その有効性を示した。

Dongmoon Min, Junpyo Kim, Junhyuk Choi, Ilkwon Byun, Masamitsu Tanaka, Koji Inoue, and Jangwoo Kim, “QIsim: Architecting 10+K Qubit QC Interfaces Toward Quantum Supremacy,” ACM/IEEE International Symposium on Computer Architecture (ISCA), pp.1-16, June 2023.

システムレベルにて量子コンピュータアーキテクチャを探索するための評価環境であり、超伝導量子ビットと古典回路のインタフェース部分に着目したアーキテクチャ探索のためのモデリング技術、ならびに、評価ツール **QIsim** を開発した。また、サイクルアキュレートなシミュレータを導入することにより、ワークロードレベルでのエラー率の分析やシステムレベルでのスケラビリティ評価が可能であることを示した。

Yosuke Ueno, Satoshi Imamura, Yuna Tomida, Teruo Tanimoto, Masamitsu Tanaka, Yutaka Tabuchi, Koji Inoue, and Hiroshi Nakamura, “C3-VQA: Cryogenic Counter-Based Co-Processor for Variational Quantum Algorithms,” IEEE Transactions on Quantum Engineering, Vol. 6, pp.1-17, Dec. 2024.

量子古典融合型のハイブリッドコンピューティングモデルを前提とし、単一磁束量子回路を用いたカウンタベースのアーキテクチャを極低温環境に導入することで、極低温の量子ビット領域と室温の古典コンピュータの領域間におけるデータ通信量を大幅に削減できることを示した。また、これにより量子コンピュータのスケラビリティを改善できることを示した。

Takumi Kobori, Yasunari Suzuki, Yosuke Ueno, Teruo Tanimoto, Synge Todo, and Yuuki Tokunaga, “LSQCA: Resource-Efficient Load/Store Architecture for Limited-Scale Fault-Tolerant Quantum Computing,” IEEE International Symposium on High-Performance Computer Architecture (HPCA), pp. 304-320, Mar. 2025.

誤り訂正を前提とした量子コンピュータにおいてメモリとプロセッサの役割を再定義し、必要メモリ容量を大幅に削減できるロードストア方式を考案した。本研究を通じ、古典コンピュータでは当然のように利活用されている種々の局所性や階層構造の導入が、量子コンピュータアーキテクチャ設計において

も重要になるとの指針を定性的かつ定量的に示した。

5. プロジェクトマネジメント実施内容

(1) 研究開発プロジェクトのガバナンス

(1) - 1. 進捗状況の把握

代表機関の PM 支援体制チームの構成：

PM (1 名)

マネジメントチーム全体運営 (1 名)

予算管理、契約関係、知財戦略 (1 名)

ホームページ・コミュニケーションツール管理 (1 名)

事務支援 (2 名)

技術補佐 (1 名)

技術調査 (1 名)

特許調査、研究開発動向調査は代表機関の特許部門の支援を受けた

進捗状況の把握や重要事項の連絡・調整：

計 19 回各研究開発拠点へのサイトビジットを実施し、開発進捗に関する打ち合わせや議論を行った。

半期に一度、プロジェクト全体で進捗報告会議を行った。各課題推進者が 20 分程度進捗報告を行ったのち、全体討論を実施した。

全体会議とは別に、プロジェクト全体を高コヒーレンス量子ビット、ボゾニックコード、集積ハードウェアおよびクライオエレクトロニクス の 3 つのサブテーマに分け、テーマごとに 1~1.5 か月に一度、進捗報告や意見交換を行った。

ムーンショット事業目標 6 の他のプロジェクトと、合計 8 回技術的な議論や連携の可能性についての議論を行った。

(1) - 2. 研究開発プロジェクトの展開：

研究開発体制の構築・再構築

プロジェクト目標達成のために必要な研究開発体制を立ち上げ、またプロジェクト開始後も研究進捗や業界動向等を踏まえて新しい PI を加える対応を行った。具体的には、プロジェクトで開発する技術をコンピュータシステムの観点でどのように活用すべきかといった設計指針を研究するために九州大学の井上弘士教授にプロジェクトに参加を依頼した。また、希釈冷凍機の開発において性能の鍵となる熱交換器の開発に深い知見を持つ産総研の中川久司博士にプロジェクトに参加して頂き、アルバック、アルバック・クライオの冷凍機開発を加速した。また、ニコンが進める大口径ウェハを用いた量子ビット製造プロセス開発においては、外注や複数クリーンルームにわたる作業等による弊害が見られたため、完結して内製が可能な設備と高い製造技術を保有する産総研の甲野藤真博士のグループに参加していただき開発を加速した。プロジェクト全体として、産官学から延べ 18 の機関に参加して頂き、量子分野には初めて関わるという機関も多かったが、プロジェクトの中で多彩なバックグラウンドの研究者が議論することで、目に見える形の研究成果以外にも量子コンピュータ開発におけるそれぞれ強みを伸ばすことができたと考えている。

ステージゲートの戦略として、プロジェクト開始当時は、6 年目以降も引き続き将来技術の完成度を高め、小規模ではあるが拡張性のある方式で誤り訂正を実証することを計画していた。しかし、昨今の国内外の研究開発情勢を鑑み、プロジェクトが継続となった場合は、誤り耐性型超伝導量子コンピュー

タのシステム開発に舵を切ることにした。この方針は 2024 年 11 月のプロジェクト内全体会議でプロジェクトメンバと共有した。また同 12 月には、開発するシステムのスペックを議論するためのタスクフォースを立ち上げた。理化学研究所の田淵豊博士を中心として、多くのプロジェクトメンバが、プロセス、設計、インフラの 3 つの部会において、それぞれ週一回程度オンラインで、量子チップ構造、製造、冷凍機、制御エレクトロニクスといった幅広いテーマについて活発に議論を行った。

国際連携の取り組み

慶応大、東大、ナノブリッジ・セミコンダクター、Technische Universität Braunschweig（ドイツ）との 4 者間で共同研究・人材交流を行った。また、NEC、九州大、ソウル国立大の 3 者で、ムーンショットプロジェクトとして共同研究を行った。

（２）研究成果の展開

本プロジェクトの成果については、2026 年 4 月より PM が採択されたムーンショット型研究開発事業目標 6（2026 年 4 月～2030 年 11 月、以下後半プロジェクトと呼ぶ）で活用することを計画している。後半プロジェクトでは、誤り耐性量子コンピュータシステムの開発を行うことを提案しているが、その中で本プロジェクトの成果を活用する。例えば、SFQ 回路の技術は、可変周波数型量子ビットの磁場バイアス回路に活用する。積層構造の実装技術を用いて、高密度量子プロセッサユニットの開発を行う。また、本プロジェクトでの開発知見を活用して、専用の大型希釈冷凍機を製作する。高コヒーレンスの量子ビットの設計、製造技術は後半プロジェクトでも必須の基盤技術となる。一方、後半プロジェクトで開発するシステムでは用いない技術については、将来技術としてシステムとは別に継続開発する、または他のプロジェクトへの移管を考えている。

（３）広報、アウトリーチ

以下に主な活動について示す。

1. プロジェクトホームページの開設。（<https://ms-iscqc.jp/>）
（作成日：2020 年 3 月 25 日/公開日：2021 年 5 月 11 日）
2. ムーンショットプロジェクトの活動紹介
 - 2024 年 2 月 28 日 Nature 誌にプロジェクト紹介記事の掲載 [Realizing practical quantum computers based on superconductors \(nature.com\)](https://www.nature.com/articles/d41586-024-00000-0)
 - APS TV によるプロジェクト紹介動画の制作。2024 年 3 月の March Meeting 会場での放映、および YouTube での動画公開 [Toward the Realization of a Superconducting Fault-Tolerant Quantum Computer - Moonshot Goal 6 \(NEC\) - YouTube](https://www.youtube.com/watch?v=...)
3. 解説記事
 - 「超伝導体、半導体量子コンピュータ開発の現状と課題」電気学会論文誌 A に 2022 年 5 月 1 日掲載 山本剛(産総研森博士との共著)
4. 取材対応

- 2023 年 7 月 26 日 株式会社エッセンス特定非営利活動法人ミラック
- 2023 年 7 月 31 日 日経ビジネス電子版
- 2024 年 2 月 29 日 日刊工業新聞の取材を受けた。3 月 11 日同紙朝刊一面に取材内容が掲載された。
- 2025 年 2 月 5 日 合同会社コンデナスト・ジャパンの取材を受けた。3 月 26 日に『WIRED』日本版エデュターの「Quantumpedia :その先の量子コンピューター」にて取材内容が掲載された。

5. プレリリース

- 2023 年 7 月 4 日 国立天文台記者発表 (Web リリース)
超小型マイクロ波アイソレータを可能にする新原理の実証に世界で初めて成功 ―大規模量子コンピュータや多素子電波カメラへの応用に期待― 増井翔、小嶋崇文、鶴澤佳徳、大西利和
- 2023 年 12 月 20 日 大阪大学記者発表
大阪大学に設置した超伝導量子コンピュータ国産3号機のクラウドサービスを開始～国産部品やソフトウェアの検証・改善環境を構築し日本の量子コンピュータ開発を加速～ 根来誠
- 2024 年 5 月 24 日 産業技術総合研究所、東京医科歯科大学発表 (Web リリース)
超伝導原子・マイクロ波光子間の単一反射による量子ビット交換 ―分散型超伝導量子コンピュータへのマイルストーン― 越野和樹、猪股邦宏
- 2025 年 3 月 4 日 九州大学発表 (Web リリース)
メモリとプロセッサを分離した 新たな量子コンピュータのアーキテクチャを提案 ――移植性の優れた高メモリ効率な設計で実用的な量子計算への道を切り拓く―― 井上弘士
- 2025 年 4 月 14 日 大阪大学量子情報・量子生命研究センター (QIQB) (Web リリース)
万博で量子を“体感”する！「純国産」量子コンピュータに 来場者がクラウドアクセス可能に！― 根来誠
- 2025 年 4 月 24 日 アルバック・クライオ株式会社 (Web リリース)
量子コンピュータ用希釈冷凍機を開発 ～日本初の純国産システムを極低温技術で支える～― 営業企画課、斎藤政通

6. 協賛会議

- 2022 年 3 月 3 日 量子コンピュータ周辺技術の産学連携イベント
- 2022 年 8 月 29-30 日 Next Generation Quantum Computing Workshop
- 2023 年 12 月 17-19 日 第 49 回量子情報技術研究会 (QIT49)
- 2024 年 8 月 31 日 AQIS2024 Satellite Workshop on FTQC

7. アウトリーチ活動

- 2022 年 8 月 29 日、30 日の二日間、慶應義塾大学日吉キャンパスにて、ドイツ学術交流会 (DAAD: Deutscher Akademischer Austauschdienst) が主催の「Next Generation Quantum Computing Workshop」が開催され、本プロジェクトは協賛団体として参加した。初日はイオントラップ方式に関する研究を中心に、二日目は超伝導方式に関する研究を中心に、招待講演者も交えて情報の交換や議論が行われた。本プロジェクト課題推進者としては、野口、石黒、内田、多田が登壇した。
- 2022 年 10 月 13 日。茨城県立並木中等教育学校にて、中高生を対象として、量子コンピュータについて NEC 山本が講演を行った。並木中等教育学校の生徒の他、当日スーパーサイエンスハイスクール交流会

で訪問中の大分県立佐伯鶴城高等学校の高校一年生、合わせて 30 名ほどが参加した。

- 2023 年 5 月 19 日。前年度の講演活動を契機に、茨城県立並木中等教育学校より、中高生の校外学習の打診があり、産総研においてラボツアーを実施した。当日は、希望者の中から選抜された生徒 23 名が参加し、実物に触れていただく機会を提供した。NEC 社外向け公式ツイッターでの発信も行った。



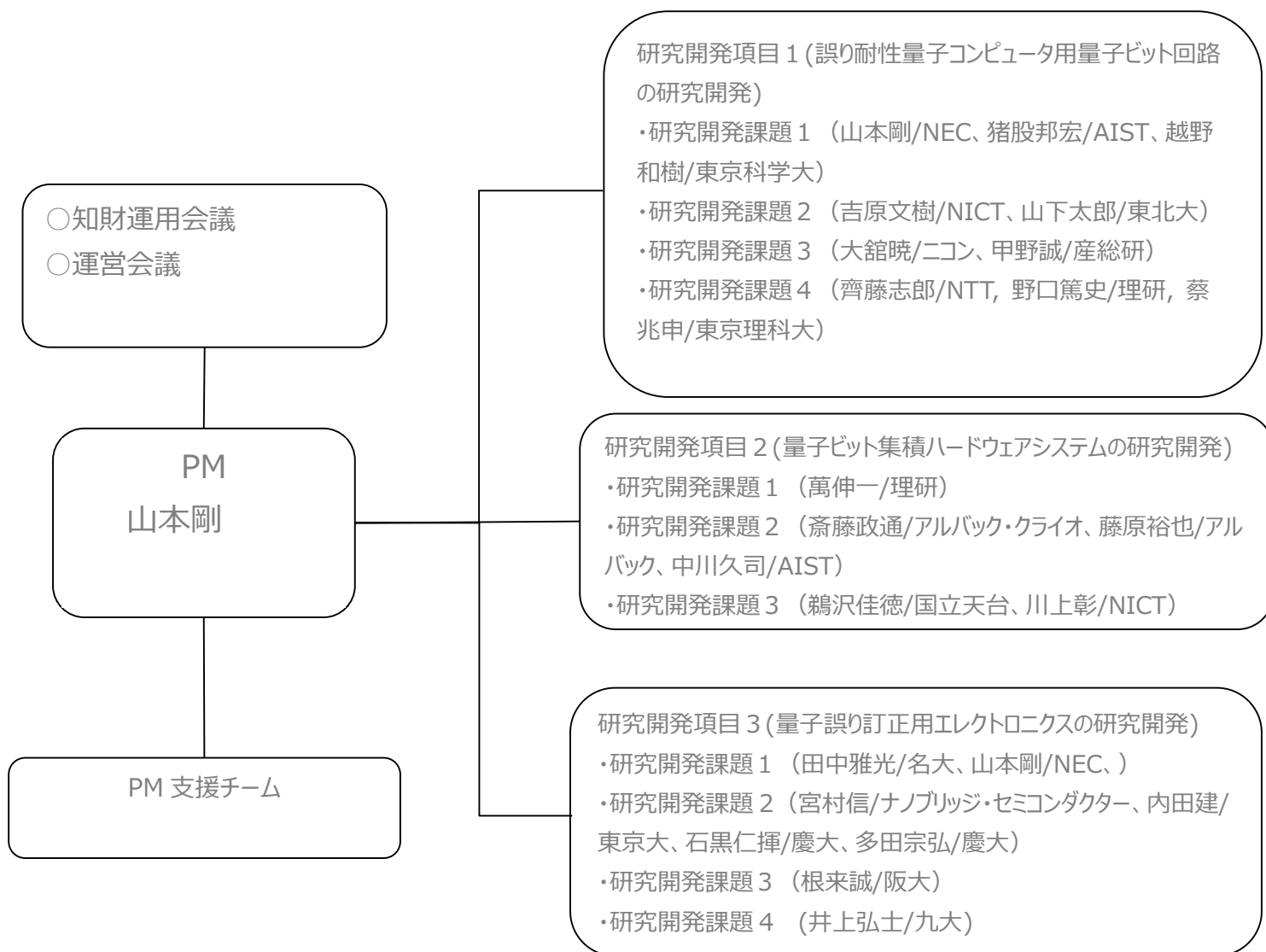
図 2：NEC 社外向け公式ツイッター

(4) データマネジメントに関する取り組み

プロジェクト内情報共有ツール teams を利用してデータ管理を行っている。NEC が管理するサーバ上に共通の実験データベースを構築し、参画する全ての研究機関がアクセスできる環境になっている。

プロジェクト終了後は、PM が採択されたムーンショット型研究開発事業目標 6（2026 年 4 月～2030 年 11 月、以下後半プロジェクトと呼ぶ）で活用し、新たな代表機関である産総研にデータを引き継いだ。

6. 研究開発プロジェクト推進体制図



知財運用会議 構成機関と実施内容

令和 7 年度において、知財運用会議は開催しなかった。

運営会議 実施内容

令和 7 年度において、運営会議は開催しなかった。