

研究開発項目

2. ナノファイバー共振器 QED 方式に適した量子誤り訂正理論

2023年度までの進捗状況

1. 概要

実用的な問題サイズの計算を高精度で実行するためには、量子誤り訂正機構を備えた大規模な量子コンピュータが必要になります。量子誤り訂正機構とは、量子コンピュータのデータ保持を担う量子ビットに起こるエラーを随時訂正し、正しい情報を保持するための機構です。このような大規模化で考えなければいけないのが、物理プラットフォームの設計制約の中で構築可能な量子誤り訂正機構はどのようなものか、安定して量子誤り訂正機構が機能するためにはどのような精度のデバイスや制御装置が必要なのか、といった問題です。

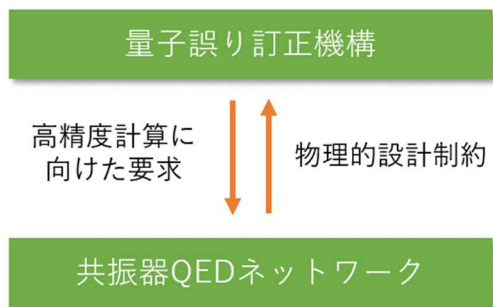


図1：誤り訂正機構と物理プラットフォームの関係

本研究課題では、ナノファイバー共振器 QED 技術に基づく量子コンピュータ実装に合わせて上記問題を具体化し、最適な設計方針を打ち出すことを目的としています。

2. これまでの主な成果

これまで我々は、(1)共振器 QED に基づく量子計算デバイスの性能向上や最適設計の提案、(2)共振器 QED に基づく誤り訂正機構の構築に必要な条件の解明、に取り組んできました。

(1)では、共振器にトラップされた原子量子ビット間でゲートを行う際の共振器の最適な設計の解明や共振器 QED による高性能光子生成器の提案、ゲート性能の理論的境界の評価を行いました。これらの研究は、デバイスの設計方針の指針を提示し、実験の精度をどこまで上げることが有益か、などの情報を実験側に提供しています。

(2)の研究は、安定した誤り訂正機構を構築するために実験でどのような条件を達成すべきかの指針を与えています。例えば、複数の共振器 QED ネットワーク構造を考え(図2)、それぞれについて安定した誤り訂正機構を実現するために必要な共振器性能を明らかにしました(図3)。こういった

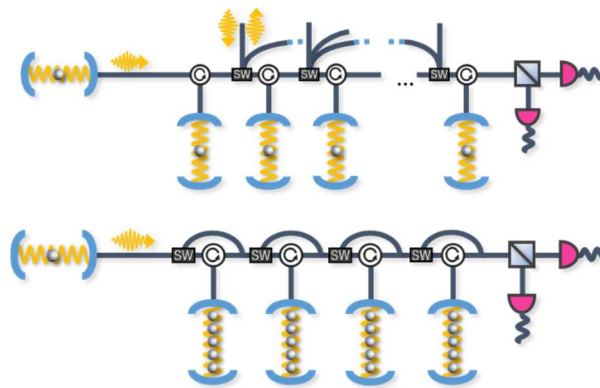


図2：様々な共振器 QED ネットワーク構造の検討

条件の提示は、大規模量子計算に必要な性能を効率的に達成するための指針となります。

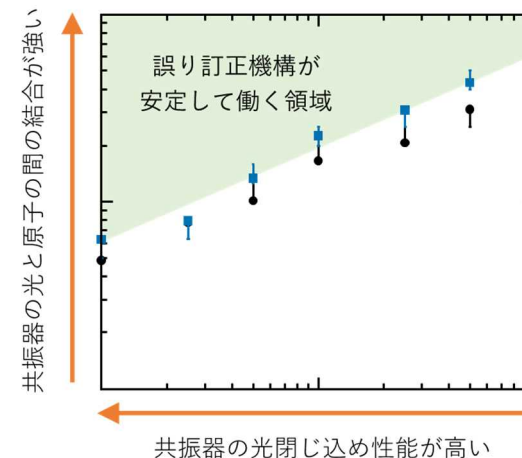


図3：安定した誤り訂正機構実現のために必要な共振器性能

3. 今後の展開

今後は、引き続き量子デバイス性能を向上させる方法を検討するとともに、安定した誤り訂正機構に必要な共振器の性能をより緩和するためのアイデアや、実験での制約を満たしながらそういった機構を効率的に実現する設計を提案していきます。共振器 QED に基づく誤り訂正機構搭載型の大規模量子計算に対して具体的な設計指針を与える研究は世界でもまだ類を見ないのであり、今後より一層注目されていくと考えています。