

研究開発テーマ名

小規模回路による量子演算

2022年度までの進捗状況

1. 概要

本研究開発テーマは、大規模なシリコン量子ビットアレイ構造の開発と並行して、将来的にその一部を構成する小規模実験回路を活用することにより、量子コンピュータ実現に向けた課題の早期抽出を目指しています。これにより、プロジェクトの目指す大規模アレイ構造の設計指針を与るとともに、誤り耐性量子コンピュータに必要な要素技術の実現可能性を明らかにします。

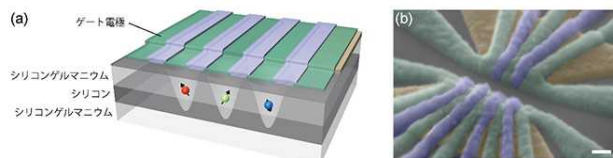


図1 三重量子ドット試料の模式図(左)および電子顕微鏡写真(右)。スケールバーは100nm(1nmは10億分の1メートル)。

小規模実験回路としては、量子ビットとしての動作が確立している Si/SiGe 型量子ドットデバイスを用います(図1)。量子ビットの初期化、読み出し、コヒーレント制御といった基本動作の高性能化を追究し、それらを組み合わせた量子演算操作を実証します。これにより大規模な系での誤り耐性量子計算の実現可能性を検証します。

2. 2022年度までの成果

- ①アレイ構造内部の量子ビットの初期化および読み出し手法を確立
- ②3つの量子ビットを用いたユニバーサル制御を実現

- ③誤り耐性閾値を上回る高精度2ビットゲート操作を実現
- ④量子ビット制御の高速化とエラー低減の関係性を解明
- ⑤3つの量子ビットによる位相誤り訂正操作を実証

上記において、①はこれまで困難であった一次元シリコン量子ビットアレイ構造内部の量子ビットの初期化および読み出し手法を確立するものです。隣の量子ビットと状態を入れ替える SWAP 操作を使うことにより、これまで困難だったアレイ内部の量子ビットに対しても、初期化・読み出し操作を実行できることを実証しました。

②では、①の読み出し手法を用いることによって3つの直列シリコン量子ビットに対する汎用的な量子ゲート操作を実証することに成功しました。この3つの量子ビットによる量子もつれ状態を生成し、88%という高い忠実度が達成できていることを世界で初めて確認しました。

③、④では、これまで量子ビット制御のボトルネックとなっていた2つの量子ビット間の制御 NOT ゲート操作の高忠実度化を実現しました。誤り耐性量子計算の実現に十分な99.5%という高忠実度を実証し、雑音の低減によるさらなる高精度化に向けた研究開発の指針を得ました(図2)。

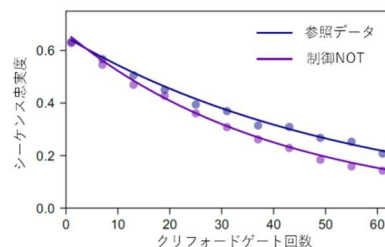


図2 ランダム化ベンチマーク法による制御 NOT 操作忠実度の評価。

⑤では3つの量子ビットの高忠実度制御を組み合わせることで、位相誤りの訂正回路をシリコン量子ビットで初めて実証しました。これにより、シリコン量子ビットを用いた誤り耐性量子コンピュータの開発に向けた重要なマイルストーンを達成したと言えます。

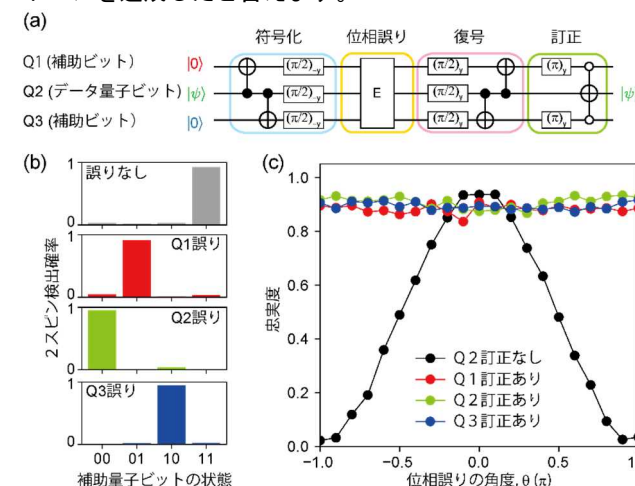


図3 シリコン3量子ビットを用いた位相誤り訂正実験。

3. 今後の展開

誤り耐性量子コンピュータの実現には、量子ビットの高忠実度な制御に加えて、量子ビットの読み出し忠実度・速度の向上が必要です。RF 反射波測定による高速化、パウリ排他律による高精度なスピン・電荷変換を通じて、量子ビット測定の高度化を追求します。また、これまでの高忠実度制御のパフォーマンスを損なわずに大規模化を図る方策として、シャトリングを用いた遠隔量子ビットの結合、初期化、読み出しを検討し、大規模アレイ構造への適用を目指します。