

研究開発テーマ名

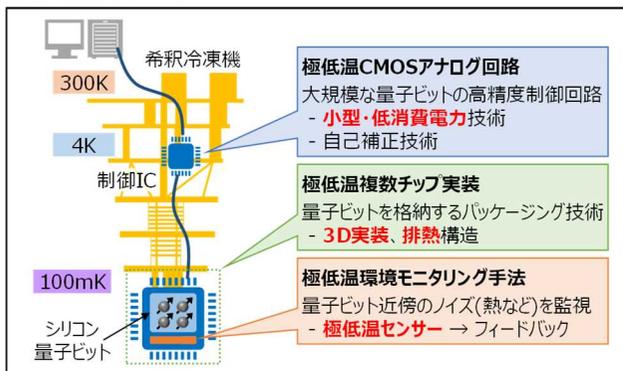
極低温複数チップ実装システム

2022年度までの進捗状況

1. 概要

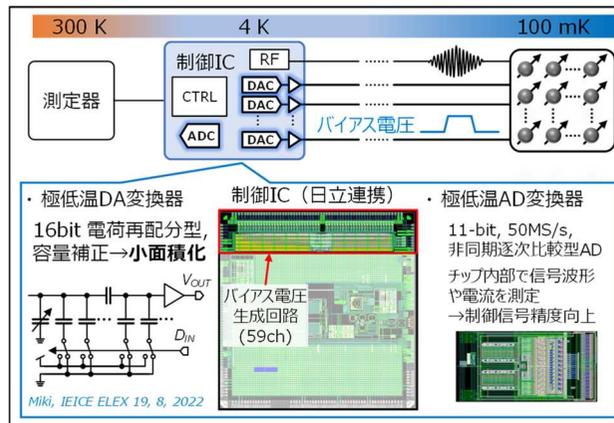
本研究開発テーマは、シリコン量子コンピュータの大規模集積化のための極低温回路実装技術を担っています。この研究開発テーマの達成により、多数のシリコン量子ビットの高精度制御や高密度実装が可能となり、プロジェクトの目指す大規模集積シリコン量子コンピュータの開発、ムーンショット目標6で目指す誤り耐性型汎用量子コンピュータの実現に貢献します。

この達成に向けて、次の3つの挑戦的テーマに取り組んでいます。まずは、希釈冷凍機内部から量子ビットを制御する極低温回路において、多数の量子ビット制御を可能にする小型・低電力アナログ回路を開発します。また、希釈冷凍機内に量子ビットを格納する実装技術において、量子ビットチップとそのインターフェース機能をインターポーザ上に集積する斬新なパッケージ開発に取り組みます。さらに、量子ビットの精度に影響を与える環境ノイズを監視し、制御回路にフィードバックする極低温環境モニタリング手法を確立します。



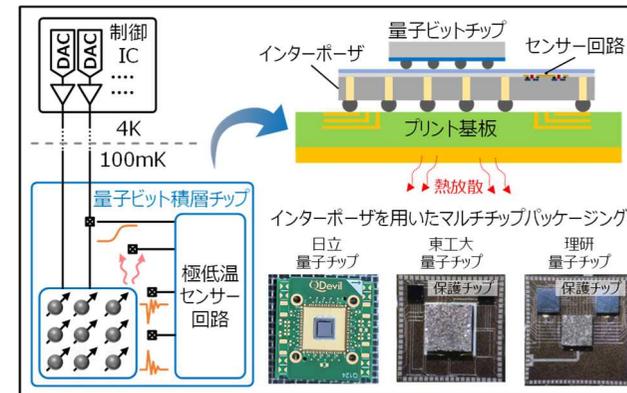
2. 2022年度までの成果

- ①量子ビット制御用極低温 DA/AD 変換回路を開発
 - ②量子チップを積層するマルチチップパッケージを開発
 - ③量子チップ近傍に配置する極低温センサー回路を開発
- 上記において、①ではシリコン量子ビットを希釈冷凍機の4 Kステージから制御するICチップを開発しました。特に、量子ビットのバイアス制御電圧を生成する16ビット極低温DA変換回路と、各制御信号をチップ内で測定する極低温AD変換回路の設計に取り組みました。極低温DA変換回路では、64量子ビットの制御に向けて多数のチャンネルが搭載されるため、小面積化が求められます。そこで、極低温特性を有効活用した回路アーキテクチャや容量ミスマッチの補正技術を発明することで、59チャンネルの電圧生成回路を1チップに集積しました。さらに4 Kにおける特性評価を実施し、正常に動作することを確認しました。



②では、シリコン量子ビットチップをフリップチップ実装するためのシリコンインターポーザを開発しました。同じ研究プロジェクトの日立製作所、東京工業大学、理化学研究所の各量子ビットチップを積層したマルチチップパッケ

ージを構築し、現在量子ビット実験の評価を進めています。また、シリコンインターポーザに貫通シリコンビアを形成し、効率的な信号引き出しと排熱を両立するパッケージング構造の実現に向けてウエハの製造加工を進めています。③では、量子ビット近傍の温度、電源基板ノイズ、制御信号波形など、量子ビットの制御精度に影響を与える環境ノイズを取得する極低温センサー回路を設計しました。本センサー回路はシリコン量子ビットと同じ100 mKの極低温に配置するため、1 μW程度の極低消費電力で動作可能な回路アーキテクチャを考案しました。②で開発するインターポーザ上に本センサー回路を搭載し、室温評価において正常動作が得られることを確認しました。



3. 今後の展開

開発した極低温制御ICを用いて、量子ビットの制御実験を実施します。また、量子ビットチップを積層したマルチチップを用いて量子ビット制御実験を継続するとともに、環境モニタリング回路で取得した情報のフィードバック手法を検討します。以上のように、大規模集積シリコン量子コンピュータの実現に向けた回路・実装技術を開発します。