

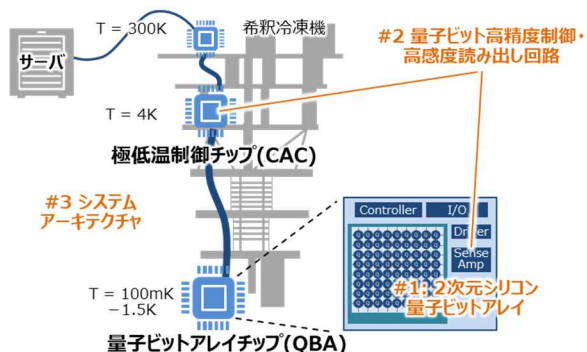
研究開発テーマ名

量子コンピューティングシステム

2022年度までの進捗状況

1. 概要

本研究開発テーマは、プロジェクト全体を統括して量子コンピュータをシステムとしてまとめる役割を担いますが、下図の三つ（#1、#2、#3）の具体的な研究開発課題に取り組んでいます。

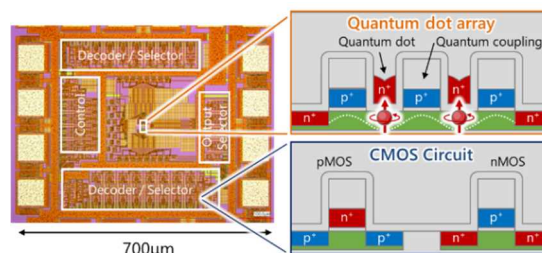


一つ目は、シリコン量子コンピュータを大規模化する際のマイルストーンである量子ビットの「2次元量子ビットアレイ」化に関する研究です。二つ目は、この量子ビットアレイを高精度に制御し量子情報を高感度に読み出すために必要となる「量子ビット高精度制御・高感度読み出し回路」を開発します。三つ目は、システム全体をコンピュータとして動作させるための「システムアーキテクチャ」を開発します。これらによって、シリコン半導体技術の特徴を活かした大規模集積シリコン量子コンピューティングシステムの実現をめざしていきます。

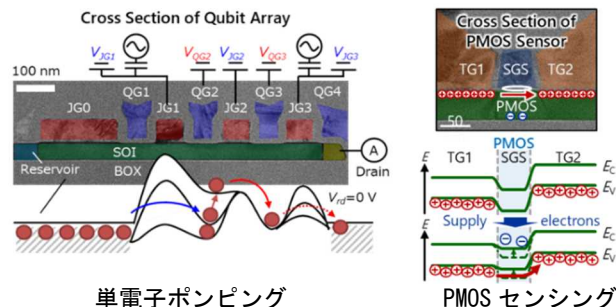
2. 2022年度までの成果

- ① 量子ビットアレイ混載 CMOS プロセスの開発
- ② 同アレイでの初期化・読み出し・操作方式の開発

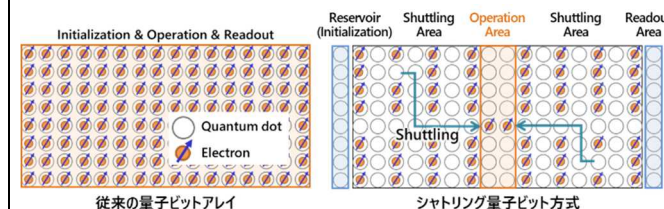
- ③ 同アレイでの量子ビット操作可能性検証
 - ④ 極低温量子ビット制御チップの設計・試作・評価
 - ⑤ 量子オペレーティングシステムの開発
- 上記において、例として①では、量子ビットアレイチップ(QBA)に向けて、現在のシリコン半導体産業で主流の CMOS プロセスの微修正で2次元量子ビットアレイが混載可能な 65 nm QCMOS プロセスの開発を行い、試作・評価を行いました。[N. Lee et al., SSDM2021]



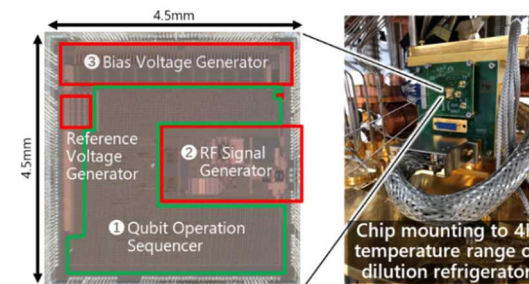
②では、初期化に関して量子ドットに確実に電子を一個ずつ格納する単電子ポンピング技術を開発し、高い精度と安定動作を確認しました。[T. Utsugi et al., JJAP2023] また、広く使用されている RF 反射率測定法による読み出し手法の低集積性を改善するため、量子ビットアレイ直接周辺に集積可能な nA オーダー感度の PMOS センシング技術を開発し評価しました。[D. Hisamoto et al., APEX2023]



さらに量子ビット操作に関して、量子ビット(電子)は量子ドットの中から動かさないという従来の前提であったのに対して、アレイ内の電子を移動(シャトリング)させて、量子ビット操作や読み出しを行う「シャトリング量子ビット方式」を提案しその効果を検証しました。[日立ニュースリリース(6/12)]



④では、量子ビットアレイに対する量子ビット操作や読み出し動作に必要な 50ch 以上のバイアス信号や低ジッタ RF 信号を発生させる極低温制御チップ(CAC)を 40nm CMOS プロセスにて設計・試作しました。現在、希釈冷凍機の 4K 温度領域に設置して性能評価を行っています。



3. 今後の展開

FTQC 実現に向けては常識にとられない様々なイノベーションが必要です。プロジェクト内外との連携によって、半導体技術を最大限に活用した量子ビットアレイ構造での量子ビット操作を実現し、さらにシステムレベル実装によってその高信頼・効率化に取り組みます。