

2D材料CMOS・デバイス集積化技術の開発

研究開発代表者：長汐 晃輔 東京大学・大学院工学系研究科 教授

共同研究機関：産業技術総合研究所，東北大学，筑波大学，広島大学



目的：

従来のSi半導体が直面している微細化限界を2次元材料の導入で打破し，デジタル化により効率的な社会構造を将来的に渡って継続させる「グリーンbyデジタル」の実現を目指す。

概要：

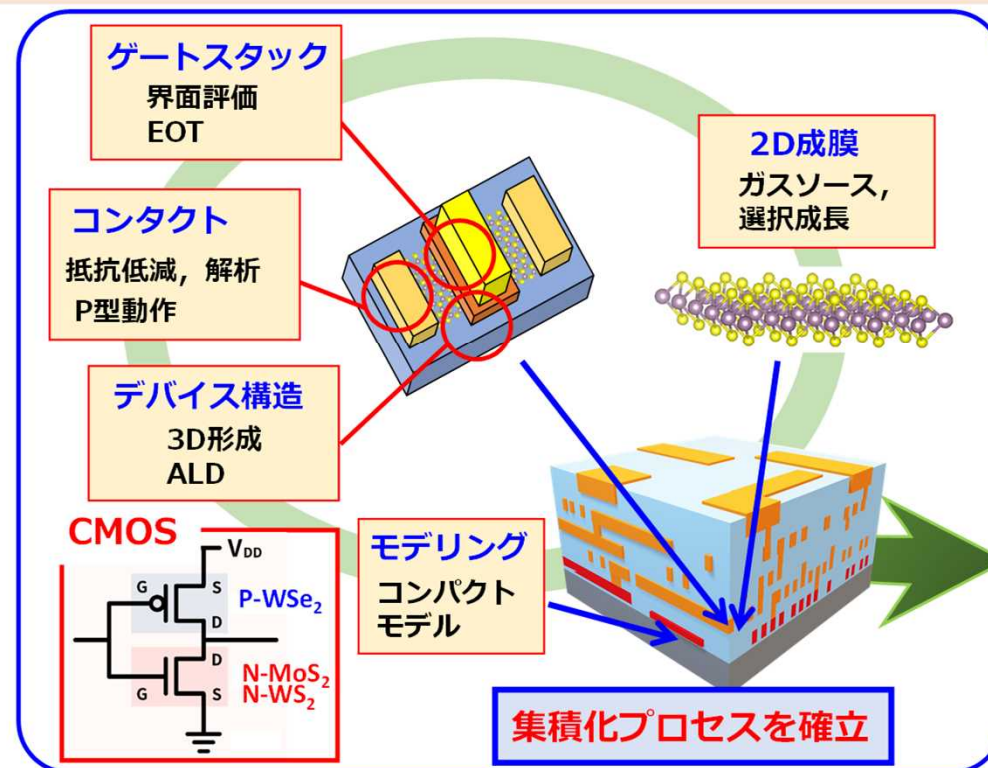
現状の課題： P型の特性が低く，PNでのCMOS動作実証されていない。

解決策： 金属電極の実効仕事関数制御によりP型を達成する。また，成長技術開発，ドーピング技術開発，ゲートスタック特性向上，縦型FET構造開発，コンパクトモデル開発，大規模集積化にむけた最適デバイスプロセス設計を進める。

効果： 2次元材料の導入により1世代先に進めることで，デジタルインフラすべてで30%のCO₂削減量を達成できる。

http://webpark1753.sakura.ne.jp/nagashio_lab/

P型FETを確立し，PNによる2D-CMOS動作実証



Realization of a low carbon society through game changing technologies

Development of 2D material CMOS & device integration technology

Project Leader : Kosuke NAGASHIO
Professor, Materials Engineering, The University of Tokyo

R&D Team : AIST, Tohoku Univ., Univ. of Tsukuba, & Hiroshima Univ.



Summary :

In this research, we will overcome the miniaturization limit faced by conventional Si semiconductors by introducing two-dimensional materials and we finally realize "green by digital" that will continue an efficient social structure into the future through digitalization. The technical issue is the low performance of P-type FETs. In this research, we fabricate a high-performance P-type FET and demonstrate 2D-CMOS operation by both PN. By moving forward one generation ahead with the introduction of 2D materials, we can achieve a 30% CO₂ reduction in all digital infrastructures.

http://webpark1753.sakura.ne.jp/nagashio_lab_E/

Demonstration of 2D CMOS integration

