

次々世代ワイドギャップ半導体 酸化ガリウムの デバイス実用化に向けた技術的課題の調査 (Vol.2) - 酸化ガリウム単結晶のエネルギーバンドダイアグラムの調査 -

概要

次々世代のワイドギャップ半導体デバイスとして注目される酸化ガリウム (Ga_2O_3) は、近年、高品質な結晶の入手が可能になった。この提案書では、 $\beta\text{-Ga}_2\text{O}_3$ 単結晶表面に紫外線光電子分光法を用い、 Ga_2O_3 MOS キャパシタのエネルギーバンドダイアグラムを明確化した。さらに実作したキャパシタの界面固定電荷密度 (N_{int}) を実験により推定、 1000°C のアニール時間1hr以上で、 N_{int} は $\sim 1 \times 10^{11} \text{ cm}^{-2}$ と抑えられたことが分かった。これらによって、バンドダイアグラムを正確に把握することが、デバイス特性評価に重要な役割を持つことを示した。

政策立案のための提案

- 今回 Ga_2O_3 のエネルギーバンドダイアグラムを把握し、デバイス特性の評価を行った。得られた界面固定電荷密度 (N_{int}) などは、デバイスプロセスの検討に必要な知見となるだけでなく、デバイス動作の正しい予測やデバイス設計においても不可欠なパラメーターである。
- 次々世代半導体デバイス技術構築のためには、デバイス動作実証だけを加速するのではなく、半導体材料の性質に対する技術者・研究者間の知識基盤を整備するための、バンド構造などの基礎物性や、反応性などの化学的性質を把握するための基礎研究を充実させていくことが重要である。

1. $\beta\text{-Ga}_2\text{O}_3$ のUPSによる電子構造解明
近年の大面積ウェハ成長技術から得られた $\beta\text{-Ga}_2\text{O}_3(001)$ ウェハに対して紫外線光電子スペクトル (UPS) を用いた分析を行った (図1)。UPSの低運動エネルギー端 (cut-off)、高運動エネルギー端 (価電子帯上端) それぞれをスペクトルの直線近似から求めたところ、cut-offは3.5 eV、価電子帯は16.5 eV に観察され、真空準位からみた価電子帯上端のエネルギー E_V が $8.15 \pm 0.02 \text{ eV}$ と推定された。 $\beta\text{-Ga}_2\text{O}_3$ のバンドギャップは4.7~4.8 eVであることから[1]、伝導帯下端のエネルギー準位 E_C は真空準位から3.4~3.5 eVの深さと推定された。

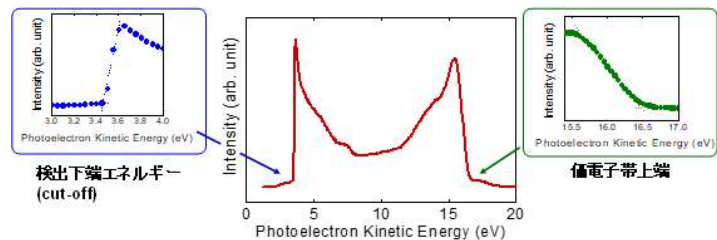


図1 $\beta\text{-Ga}_2\text{O}_3$ (001) ウェハ表面のUPSと検出下端付近 (左) および価電子帯上端付近 (右) の拡大図

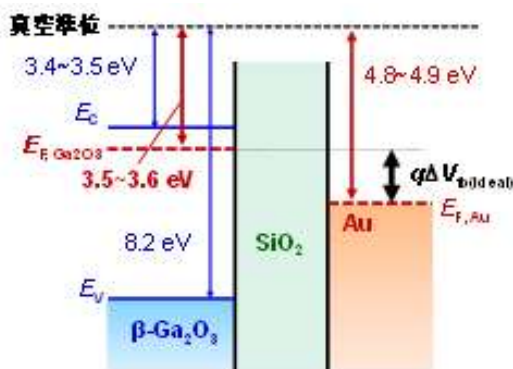


図2 真空準位を基準とした $\beta\text{-Ga}_2\text{O}_3$ (001) ウェハおよび作製したMOSキャパシタのバンドダイアグラム

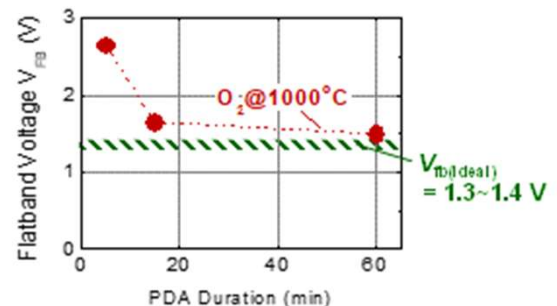


図3 Au / SiO_2 (膜厚 $\sim 30 \text{ nm}$) / $\beta\text{-Ga}_2\text{O}_3$ MOS キャパシタの V_{fb} と O_2 アニール時間の関係

2. フェルミレベル推定によるデバイス特性再検証

一方フェルミレベル $E_{F, \text{Ga}_2\text{O}_3}$ と E_C の差は計算により0.1eVと求められ、本実験で用いた $\beta\text{-Ga}_2\text{O}_3(001)$ エピタキシャル膜のフェルミレベル $E_{F, \text{Ga}_2\text{O}_3}$ は、真空準位から3.5~3.6 eVの深さと推定された。これらを図示したバンドダイアグラムは図2 のようになった。

最後に試作したMOS キャパシタのC-V 特性から界面固定電荷密度 (N_{int}) を算出した。 1000°C での O_2 アニール時間を5 min から1 hr まで変えて作製したAu/ SiO_2 (膜厚 $\sim 30 \text{ nm}$) / $\beta\text{-Ga}_2\text{O}_3$ MOSキャパシタを用い、フラットバンド電圧 (V_{fb}) を計測した (図3)。 $E_{F, \text{Ga}_2\text{O}_3}$ を用いて推定した理想値 ($V_{\text{fb(ideal)}}$) からの V_{fb} のシフトに基づいて推定した N_{int} の密度は、アニール時間を1hrとすると $\sim 1 \times 10^{11} \text{ cm}^{-2}$ と小さく抑えられた。試作したMOS キャパシタにおいて、 1000°C のアニールが界面固定電荷の低減に効果的なことが明確となった。