

研究報告書

「光配線 LSI 実現に向けた Ge ナノ光電子集積回路の開発」

研究期間：平成 21 年 10 月～平成 24 年 3 月

研究者：竹中 充

1, 研究のねらい

本研究は、Si 基板上に Ge をチャンネル材料とした高性能 MOS トランジスタと Ge フォトディテクタをモノリシックに集積化することで、スケーリング則破綻後においても高性能化を可能とする光配線 Ge LSI の実現を目指している。本研究を通じて、スーパーコンピュータをワンチップ化した超高性能 LSI や高度な光信号処理が可能な光ルーターチップなどを実現するための基盤技術を確立する。

2, 研究成果

本研究においては、Si 基板上に Ge MOS トランジスタと Ge フォトディテクタを集積化することで、光配線 Ge LSI を実現することを目指し、Ge MOS トランジスタ、Ge フォトディテクタ高性能化、Si 上 Ge 層形成技術に関する研究を進めた。

Ge をチャンネル材料とした高性能 Ge CMOS を実現するためには、既に高性能化が実現されている Ge p 型 MOS トランジスタに加えて、Ge n 型 MOS トランジスタの高性能化が必要となる。しかし、Ge MOS 界面における伝導帯近傍の高い界面準位密度やイオン注入時におけるソースドレイン近傍の高い結晶欠陥密度の問題のため、Si MOS トランジスタの性能を上回るのは困難であると考えられていた。我々は、Ge を高温で熱酸化することで、伝導帯近傍においても極めて界面準位が低い GeO₂/Ge MOS 界面が実現できることを明らかにした(図 1)。

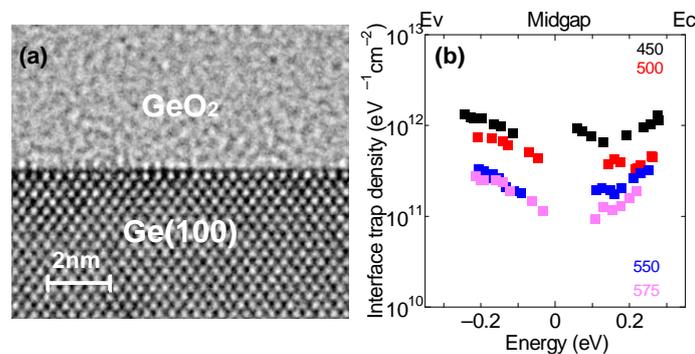


図 1 . 高温熱酸化 GeO₂/Ge MOS 界面特性

一方、高品位のソース/ドレイン接合を形成するために、新たに有機 V 族材料である TBAs を用いた気相ドーピングの研究を進めた(図 2)。有機 V 族原料を用いて As を Ge に高濃度にドーピング可能であることを明らかにすると共に、既存のイオン注入法と較べて、一桁程度拡散速度が遅いことを明らかにした(図 3)。また形成した n+/p 接合の電子線ホログラフィ像から、トランジスタのソース/ドレイン接合に適用可能な高品位の接合が形成できることを明らかにした。

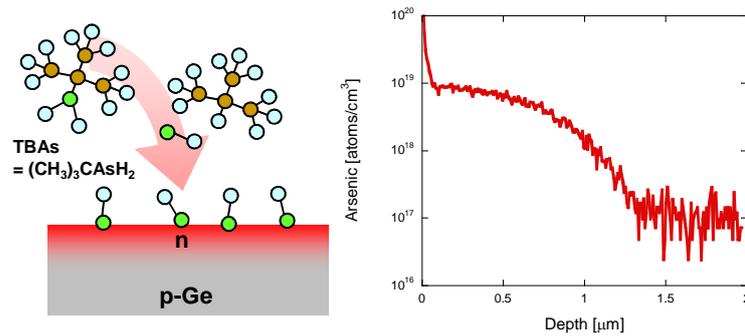


図 2 . TBAs を用いた気相ドーピングおよび Ge 中における As 分布

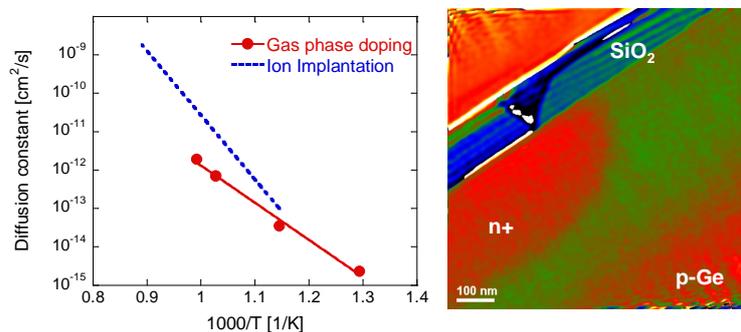


図 3 . 気相拡散における As 拡散係数および形成した n+/p 接合ホログラフィ像

高温熱酸化で形成した GeO_2/Ge MOS 界面および気相拡散で形成したソース/ドレイン接合を用いたトランジスタを作製することで、図 4 に示す高性能 Ge n 型 MOS トランジスタを実現することに成功した。気相拡散により低ダメージでドーピング可能となり、トランジスタのオン・オフ比は世界最高の 5 桁以上の値が得られた。また実効移動度が Si を上回る性能を世界で初めて実証することに成功し、高性能 Ge CMOS が実現可能であることを明らかにした。

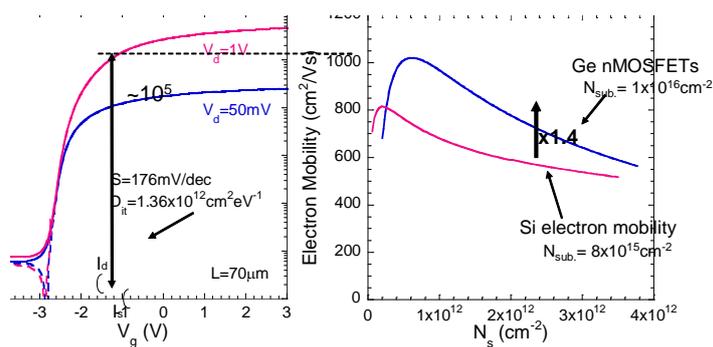


図 4 . 気相拡散で形成した Ge n 型トランジスタの電気特性および実効移動度

Ge フォトディテクタの高性能化に関する研究も行った。Ge フォトディテクタにおいては、化合物半導体を用いたフォトディテクタと比較して暗電流が極めて大きい問題があり、暗電流の起源についても十分に議論がされてこなかった。本研究では、熱酸化 GeO_2 と気相ドーピング技術を組み合わせた Ge フォトディテクタの研究を行った。気相ドーピングで接合を形成すること

で、イオン注入と較べて2桁程度、接合リークを抑制し、界面特性に優れた熱酸化 GeO₂により Ge 表面をパッシベーションすることで、Ge フォトディテクタの暗電流を劇的に低減可能であることを明らかにした(図 5)。この結果、素子面積が小さい導波路型フォトディテクタにおいては、1 nA 以下の暗電流が実現可能であることを世界で初めて示すことに成功した。

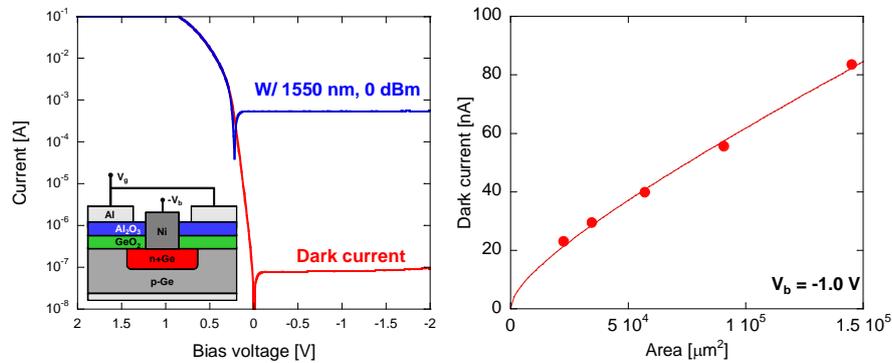


図 5 . 気相拡散で形成した GeO₂/Ge PD 電気特性および暗電流特性

酸化濃縮法を用いて Ge を Si 基板の上に集積化する研究も進めた。酸化濃縮中の Ge の偏析が結晶欠陥を生じていることを明らかにし、最適な濃縮条件を見出したことで、残留キャリア濃度がこれまでの報告よりも低い Ge-on-Insulator 基板を得ることに成功した(図 6)。この基板を持ちいることで良好な特性を持つ Ge フォトディテクタと Ge MOS トランジスタをモノリシック集積することにも成功した。

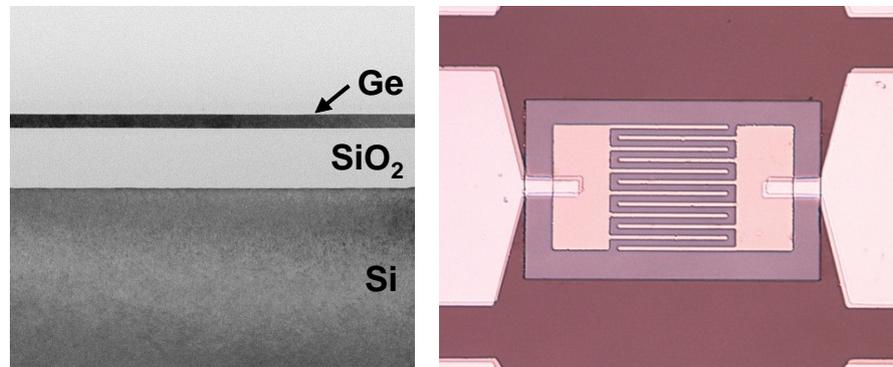


図 6 . 酸化濃縮 Ge-on-Insulator 上に作製した Ge PD

以上のように、本研究では気相拡散技術と熱酸化 GeO₂/Ge MOS 界面を用いて、Ge CMOS や Ge フォトディテクタの高性能化に成功した。また酸化濃縮を用いて高品位 Ge 膜を Si 基板の上に集積する技術の確立にも成功した。これにより光配線 Ge LSI を実現する基盤技術を確立した。

3, 今後の展開

本研究を通じて、Ge n 型 MOS トランジスタや Ge フォトディテクタ、Ge-on-Insulator 基板の高性能化、高品位化などの要素技術の実証に成功した。今後は、これらの要素技術を組み合わせることで、Si 基板の上に Ge CMOS、導波路型 Ge フォトディテクタ、SiGe 光変調器などをモノ

リシク集積した光配線 Ge LSI の実証を目指した研究を進める。

4, 自己評価

本研究では、光配線 Ge LSI の実現を目指した研究を進めた結果、世界で初めて Si の性能を上回る Ge n 型 MOS トランジスタや世界最小レベルの暗電流密度をもつ Ge フォトディテクタなどを実証することに成功した。また酸化濃縮での欠陥抑制メカニズムを明らかにすることで、高品位 Ge 層を Si 基板上に作製する基盤技術も確立するなど、個々の要素技術に関しては、当初の研究目標をほぼ達成することが出来た。一方、これらの要素技術を組み合わせた集積化素子については十分に研究を進めることが出来なかった。今後は、これらの要素技術を十分に生かした集積化素子について研究を進めることが重要と思われる。

5, 研究総括の見解

竹中研究者は、Si 基板上に高い移動度をもつ Ge をチャネル材料とした高性能 MOS トランジスタと Ge フォトディテクタをモノリシックに集積化することで、ポストスケーリング時代においても高性能化を可能とする光配線 Ge LSI の実現を目指して研究を進めました。

これまで Ge の n 型 MOS トランジスタは性能が悪く、そのため Ge で COMS は作れないと考えられていましたが、その原因は、ドーピングによる損傷を通じたリークと界面の不活性化がむずかしいということにありました。竹中研究者は、高温熱酸化で形成した GeO₂ によって Ge MOS 界面を不活性化するとともに、従来のイオン注入法ではなく気相拡散法で形成したソース/ドレイン接合を用いたトランジスタを作製することによって、これらの課題を解決し、世界最高の 5 桁以上のオン・オフ比をもち Si を上回る実効移動度を示す高性能 Ge n 型 MOS トランジスタを実現することに世界で初めて実証することに成功しました。これは高性能 Ge CMOS の実現に道を開くもので、その功績は大です。

一方、Ge のフォトディテクタについては、これまで暗電流が大きいことが問題で、実用化を阻んでいました。竹中研究者は、気相ドーピングによって接合リーク電流を従来のイオン注入法と比較して 2 桁程度抑制しました。また、熱酸化 GeO₂ を用いて Ge 表面を不活性化することで、Ge フォトディテクタの暗電流を 1 nA 以下に抑制することができることを世界で初めて示しました。

竹中研究者は、さらに、酸化濃縮を用いて高品位 Ge 膜を Si 基板上に集積する技術の確立にも成功しましたので、光配線 Ge LSI を実現するすべての要素技術を確立したといえます。この研究成果は、材料とデバイスプロセスの革新によって次世代デバイスをめざすという本領域本来の目標に極めて近いもので、研究室レベルとはいえ、世界最高性能の Ge 光電子集積回路の基盤を確立したことを高く評価します。昨今、Nature, Science を飾る理学的基礎研究が脚光をあびる傾向にありますが、竹中研究者のような地道な工学的研究に、もっと光を当てるべきではないでしょうか。なお、2 期生成果報告会を応用物理学会のシンポジウムの中で行うに当たって、彼は申請者となって大変な努力をしてくれました。

6, 主な研究成果リスト

(1) 論文(原著論文)発表

1. M. Takenaka and S. Takagi, "Strain engineering of plasma dispersion effect for SiGe optical modulators," <i>IEEE J. Quantum Electron.</i> , vol. 48, no. 1, pp. 8 - 15, 2012.
2. J. Suh, R. Nakane, N. Taoka, M. Takenaka, and S. Takagi, "Highly strained-SiGe-on-insulator p-channel metal-oxide-semiconductor field-effective transistors fabricated by applying Ge condensation technique to strained-Si-on-insulator substrates," <i>Appl. Phys. Lett.</i> , Vol. 99, 142108, 2011.
3. M. Takenaka, K. Morii, M. Sugiyama, Y. Nakano, and S. Takagi, "Gas phase doping of arsenic into (100), (110), and (111) germanium substrates using a metal-organic source," <i>Jpn. J. Appl. Phys.</i> , Vol. 50, 010105, 2011.
4. S. Dissanayake, Y. Zhao, S. Sugahara, M. Takenaka, and S. Takagi, "Channel direction, effective field, and temperature dependencies of hole mobility in (110)-oriented Ge-on-insulator p-channel metal-oxide-semiconductor field-effect transistors fabricated by Ge condensation technique," <i>J. Appl. Phys.</i> , vol. 109, 033709, 2011.
5. K. Morii, T. Iwasaki, R. Nakane, M. Takenaka, and S. Takagi, "High-performance GeO ₂ /Ge nMOSFETs with source/drain junctions formed by gas-phase doping," <i>IEEE Electron Dev.</i> , vol. 31, no. 10, pp. 1092 - 1094, 2010.

(2) 特許出願

研究期間累積件数: 1 件

(3) その他の成果 (主要な学会発表、受賞、著作物等)

【学会発表】

- [1] M. Takenaka, K. Morii, M. Sugiyama, Y. Nakano, and S. Takagi, "Ultralow-dark-current Ge photodetector with GeO₂ passivation and gas-phase doped junction," *International Conference on Group IV Photonics (GFP'11)*, WB-5, London, September 2011.
- [2] J. Suh, R. Nakane, N. Taoka, M. Takenaka, and S. Takagi, "Highly-strained SGOI p-channel MOSFETs fabricated by applying Ge condensation technique to strained-SOI substrates," *Device Research Conference (DRC'01)*, IV.A-3, Santa Barbara, June 2011.
- [3] S. Takagi and M. Takenaka, "III-V/Ge CMOS technologies and heterogeneous integrations on Si platform," *VLSI Symposium.*, 14.1, Hawaii, June 2010 (*invited*).
- [4] K. Morii, T. Iwasaki, R. Nakane, M. Takenaka, and S. Takagi, "High performance GeO₂/Ge nMOSFETs with source/drain junctions formed by gas phase doping," *International Electron Devices Meeting (IEDM'09)*, 29.3, Baltimore, December 2009.
- [5] M. Takenaka, M. Sugiyama, Y. Nakano, and S. Takagi, "Gas phase doping of arsenic into germanium by using MOVPE system for source/drain formation of high performance Ge nMOSFETs," *E-MRS Spring Meeting*, 14.4, Strasbourg, June 2009.

【著作物等】

- [1] 秦雅彦、高木信一、竹中充、安田哲二、「大規模集積回路と半導体材料技術の現状と将来」, 住友化学技術誌 2011-II, pp. 37-53, 2011.

- [2] 高木信一、竹中充、「Si プラットホーム上の新材料チャンネル CMOS」、電子情報通信学会誌, Vol. 93, No. 11, pp. 904-908, 2011.