

社会変革に向けた ICT 基盤強化
2022 年度採択研究代表者

2022 年度
年次報告書

小島 拓也

東京大学 大学院情報理工学系研究科
助教

機密性と完全性を保証する先鋭的な再構成システムの設計手法

研究成果の概要

本研究計画を遂行するにあたり要となる粗粒度再構成可能ハードウェア CGRA (Coarse-Grained Reconfigurable Architecture)を効率的に設計および開発するためのフレームワーク実装に着手した。実装にあたり、従来利用されてきたハードウェア記述言語である Verilog-HDL や SystemVerilog ではなく、Chisel と呼ばれる Scala 言語のドメイン固有言語として作られた言語を用いた。Chisel はパラメタライズに優れ、Scala 言語の持つオブジェクト指向型プログラミングなどのスケラビリティの高さを継承している。本フレームワークの実装を開始するにあたり、これまでに報告されているさまざまな CGRA を調査し、アーキテクチャの構成について分類を行った。この分類に基づき、CGRA を構成するモジュールのクラス設計を行い、多様な CGRA を容易に実装できるよう試みた。この特性は、本研究で今後実施していく回路構成情報の機密性向上や改ざん防止技術を取り込む際に役立ち、また、これらの拡張を施さない場合との比較実装が容易になる。

さらに、CGRA をエッジコンピューティング向け計算機として採用した際の有効性を明らかにするために、面積効率の良い CGRA 設計手法および、そのような CGRA に有効なアプリケーションマッピング手法の考案を行った。本手法は、エッジデバイスで想定される動画処理や信号処理などの特性を考慮し、CGRA の持つハードウェアプログラマビリティを用いて演算精度と消費電力を最適化する。評価結果によれば、従来型の方式と比べ、回路面積を約 25%、加えて消費電力を約 15%削減することを示した。

また、再構成可能ハードウェア向け評価環境として Jupyter Notebook を活用した効率的なテスト環境の実装を行った。この実装では、テストの自動化や測定装置との連携による測定結果の自動取得などの機能を有し、今後の研究に大いに役立つことが期待される。

【代表的な原著論文情報】

- 1) 小島拓也, 齋藤真, 中村宏, “多様な CGRA を実現する Diplomacy を活用した設計手法の検討”, 信学技報, vol. 122, no. 402, VLD2022-88, pp. 91-96, 2023 年 3 月.
- 2) 杓名海斗, 小島拓也, 高瀬英希, 中村 宏, “近似演算器を用いた CGRA とアプリケーションマッピングの協調設計”, 信学技報, vol. 122, no. 283, VLD2022-22, pp. 19-24, 2022 年 11 月.
- 3) 小島 拓也, 亀井 愛佳, 矢内 洋祐, 天野 英晴, 久我 守弘, 飯田 全広, “Jupyter Notebook を介した RISC-V SoC 向け実機テスト環境の構築”, 研究報告システムと LSI の設計技術(SLDM), Vol. 2023-SLDM-202, No. 24, pp. 2188-8639, 2023 年 3 月.