

信頼される AI の基盤技術
2022 年度採択研究代表者

2022 年度
年次報告書

酒見 悠介

千葉工業大学 数理工学研究センター
上席研究員

脳型アナログ演算を支える数理モデリング

研究成果の概要

本研究課題では、脳型アナログ集積回路を高い信頼性で動作させる数理手法の確立、及び、回路試作による検証を目的としている。初年度の半年間は、この数理手法を開発するための準備に充てられ、以下の成果が得られた。

- オープンソースによる回路設計

上記数理手法の開発・検証を行うには、その舞台となるアナログ集積回路が必要になる。そこで、回路設計と数理を柔軟に融合させるため、また他研究者との情報共有を容易にするため、機密性の低いオープンソース設計データ、および、オープンソースソフトウェアによる回路設計を開始した。設計環境の構築、そして各種ツールの習得を行い、小規模ながら認識タスクを解けるアナログ集積回路の回路図を設計し、その回路シミュレーションを行うことができた。

- SNN の学習アルゴリズム開発

より柔軟な回路実装を可能にするため、任意回数発火可能な SNN の学習則を開発した。数値実験により、認識性能も発火回数に制限をなくすことで向上することが確認できた¹⁾。

- より脳らしいアーキテクチャの提案

再帰結合を含むより高効率な回路実装を目指し、神経修飾機構に触発されたレザバークンピューティングモデルの開発を行った²⁾。

また、上記以外にも、知財化の準備を行っている成果が二件ある。これら成果をまとめることによって、本研究課題の目標である動作信頼性を担保する数理手法を開発するための準備は完了すると考えている。

【代表的な原著論文情報】

- 1) Kakei Yamamoto, Yusuke Sakemi, Kazuyuki Aihara, "Timing-Based Backpropagation in Spiking Neural Networks Without Single-Spike Restrictions", arXiv: 2211.16113 (2022)
- 2) Yusuke Sakemi, Sou Nobukawa, Toshitaka Matsuki, Takashi Morie, Kazuyuki Aihara, "Learning Reservoir Dynamics with Temporal Self-Modulation", arXiv:2301.09235 (2023)