

革新的な量子情報処理技術基盤の創出
2020年度採択研究代表者

2022年度
年次報告書

谷本 輝夫

九州大学 大学院システム情報科学研究院
准教授

信頼性を持つ量子コンピュータ・アーキテクチャの研究

研究成果の概要

本研究は確率的にエラーを含んだ結果を出力することを特徴とする量子コンピュータを計算基盤として活用する際に必要となる、計算結果の信頼性を量子コンピュータに獲得させるために必要となる技術の確立を目指す。そのためには、量子処理のみならず、古典処理が必要である。したがって、これらを合わせたコンピュータシステムとして見たときに存在するトレードオフを探索し、量子コンピュータのあるべき姿を探求することを目的とする。2022年度は、システムレベル・トレードオフについて特に取り組んだ。まず、NISQ コンピュータ向けの検討として、超伝導量子ビットなど極低温環境を要するコンピュータを対象に、希釈冷凍機内に古典処理を支援する SFQ デジタル回路を追加することで、冷凍機の冷却負荷を緩和する手法について検討した。NISQ 計算には、同じ構造を持つ量子回路を繰り返し実行するという特徴がある。このことを考慮すると、室温と極低温環境間で本質的に必要となる通信は量子ビットを観測した結果(サンプル値)であると考えられる。温度ステージをまたがる通信のためには、通常同軸ケーブルが用いられるが、ケーブルが熱を伝導するため広帯域の通信は低温域への多くの熱流入を伴う。この時、観測結果をそのまま室温へ送るか、冷凍機内での古典情報処理によって情報を圧縮することで帯域と熱流入を削減するかの選択肢がある。そこで、熱流入の削減量と、追加の古典デジタル回路の消費電力のトレードオフについてモデル化と、設計区間探索を行った。また、FTQC 向けには、宇宙線の影響を考慮した誤り訂正処理について検討し、コンピュータ・アーキテクチャ分野のトップレベル会議である MICRO で発表を行った。本発表は本さきがけ領域の採択研究者である鈴木氏、杉山氏との協働研究である。さらに、より柔軟な誤り訂正を可能とする量子誤りデコーダの実装について、ASP-DAC という国際会議で発表を行った。

【代表的な原著論文情報】

- 1) 富田祐永, 上野洋典, 谷本輝夫, 田中雅光, 井上弘士, 中村宏, 「通信量に着目した QAOA 向け極低温 NISQ コンピューティングのアーキテクチャ検討」, 情報処理学会研究報告, Vol.2022-ARC-250 No.12, pp.1-11, 2022 年 10 月.
- 2) Yasunari Suzuki, Takanori Sugiyama, Tomochika Arai, Wang Liao, Koji Inoue, and Teruo Tanimoto, “Q3DE: A fault-tolerant quantum computer architecture for multi-bit burst errors by cosmic rays,” In Proceedings of the 55th IEEE/ACM International Symposium on Microarchitecture (MICRO-55), pp. 1110-1125, Oct. 2022.
- 3) Wang LIAO, Yasunari Suzuki, Teruo Tanimoto, Yosuke Ueno, and Yuuki Tokunaga, “WIT-Greedy: Hardware System Design of Weighted Iterative Greedy Decoder for Surface Code,” In Proceedings of the 28th Asia and South Pacific Design Automation Conference (ASP-DAC '23), pp. 209-215, Jan. 2023.