

情報担体とその集積のための材料・デバイス・システム  
2021 年度採択研究者

2021 年度 年次報告書
------------------

川上 哲志

九州大学 大学院システム情報科学研究所  
助教

単一磁束量子を用いた雑音駆動型超低電力計算機基盤の創成

## § 1. 研究成果の概要

本研究では、既存計算機の低電力化の律速要因であった雑音限界を突破すべく、単一磁束量子デバイスに基づいた雑音を回路動作のメカニズムとして活用するデバイス技術の確立を目指す。さらに、この雑音駆動型素子を前提として、可逆論理ゲートに基づく演算回路を構築し、クロック駆動型回路と融合した計算機システムアーキテクチャを開発することで、超低電力コンピューティング基盤を創出することを目的とする。2021年度においては、①ランダムウォーク回路の特性解析、②可逆論理ゲートのSFQ回路検討、③可逆論理演算回路のためのエスティメータの開発を実施した。①ランダムウォーク回路の特性解析については、雑音駆動可能な単一磁束量子デバイスの実現とその原理検証のために、SPICE回路シミュレーションとSIS (Superconductor-Insulator-Superconductor tunnel junction) 接合の初期試作を実施した。シミュレーションでは、SFQ回路における主要なノイズ源である熱雑音の数理モデルに基づいた乱数によってランダムウォーク挙動を確認した。さらに、低臨界電流密度のSIS接合を製造すべく初期試作を実施した。試作チップの計測の結果、ターゲットとした低臨界電流密度を大きく下回る接合が確認できた。しかしながら、再現性・制御性で不明確な点が多く、製造装置の条件出しも含め雑音起因の回路駆動が確認できるようにさらなる試作を実施する必要がある。次に、②ランダムウォーク回路での演算を実現するために必要な可逆論理ゲートのSFQ回路については、主要な3つのゲートに関しての初期設計を実施した。いずれの論理ゲートもSFQ回路で構成されておりSPICEシミュレーションにより動作を確認した。詳細な特性分析のためにさらなる解析が必要である。最後に、③可逆論理演算回路のためのエスティメータを開発した。これにより、可逆ゲートをベースとしたネットリストと各種パラメータ（遷移確率や動作周波数）を入力とし、遷移過程と計算時間をシミュレートできる環境が構築できた<sup>1)</sup>。

### 【代表的な原著論文情報】

- 1) Satoshi Kawakami, “Towards noise-driven computing”, In Proceedings of the Superconducting SFQ VLSI Workshop, pp.6, 2021