

情報担体とその集積のための材料・デバイス・システム  
2021 年度採択研究者

2021 年度 年次報告書
------------------

小菅 敦丈

東京大学 大学院工学系研究科  
講師

デバイス・システム協調による超低電圧布線論理型 AI プロセッサ

## § 1. 研究成果の概要

Society5.0 実現のためには実空間で超低電力に動作する情報処理システムが必要不可欠である。従来 AI プロセッサの課題は、高い電力を消費するメモリアクセスであった。本研究ではメモリアクセスを無くし、人間の脳と同じように、データが演算素子間をダイレクトに流れ情報処理される布線論理型プロセッサを研究している。

布線論理型プロセッサはこれまでも研究されてきたが、深層ニューラルネットへの応用は限定的であった。(1)チップ上に集積できる演算器の個数が限られているため、ネットワーク規模に制約があること、(2)配線・演算器が特定のニューラルネットに固定されるため汎用性がないことが理由であった。今年度は上記課題を解決し世界に先駆けて大規模 AI の布線論理型プロセッサを実現するために、2つの要素技術の研究を進めた。

**(A)省ニューロンで省シナプスなニューラルネットワークアルゴリズム(Non-linear neural network NNN):** ニューロンの非線形関数を学習により個別最適化することでニューロンの表現能力を増強し、必要なニューロンとシナプス数を削減できる非線形ニューラルネットワーク NNN を開発した。手書き文字認識タスクの MNIST から、より複雑な物体識別タスクである CIFAR-10/100, ImageNet での学習を可能にするトレーニングアルゴリズムを開発した。

**(B)NNN を省面積に処理するシフトレジスタ型ニューロンセルアレー:** 多種多様な非線形関数を同一の回路素子で効率よくかつ省面積に処理するため、Look-up table により非線形関数を処理するニューロンセル、及びニューラルネットの処理において異なるデータに対して同一のニューロンを適用する際に、レジスタを用いることで回路を再利用することを可能にしたシフトレジスタ型ニューロンセルアレーを開発した。

以上の技術をもとに、CIFAR-10 と呼ばれる機械学習分野で標準的に用いられるタスクを題材に FPGA に NNN を用いた布線論理型プロセッサを実装したところ、同一の認識精度の従来 DNN 型 FPGA アクセラレータと比較して、2,000 倍以上の高電力効率化を実現した。