

2024 年度年次報告書
信頼される AI の基盤技術
2022 年度採択研究代表者

酒見 悠介

千葉工業大学 数理工学研究センター
上席研究員

脳型アナログ演算を支える数理モデリング

研究成果の概要

本研究課題では、スパイク型ニューラルネットワーク(SNN)専用の脳型アナログ集積回路を高い信頼性で動作させるための数理手法の確立とその回路設計による検証を目的としている。2024 年度には、以下の成果が得られた。

- ハードウェアの非理想的特性を組み込んだ学習アルゴリズムの開発

アナログハードウェアは様々な非理想的特性が存在し、それらにより、ソフトウェア上での動作と差異が生じ、認識性能の低下を引き起こす。今年度は、連続的なアナログハードウェアの動作を最適制御の観点から直接学習させる効率的な手法を確立した¹⁾。実験では、演算速度が10倍以上、メモリ効率が100倍以上向上し、8層の畳み込みニューラルネットワークの学習に成功した。また、ハードウェアの非理想的特性が存在する場合に、学習性能が向上する場合があることもわかり、アナログハードウェア設計における新たなパラダイムの可能性を示した。

- オープンソース環境を活用したアナログハードウェア開発

前述のアプローチを検証するため、オープンソース環境を用いてアナログハードウェアを設計した。シミュレーション実験の結果、デバイスの非理想的特性を学習に組み込むことで、高い学習性能と電力効率の両立が可能であることを示した¹⁾。また、実際にハードウェア設計を通じて、従来の文献では十分に議論されてこなかった重要な課題について認識することができた。これらの知見を学習アルゴリズム開発へフィードバックすることで、より効率的な脳型アナログ演算手法の探索を進めていく。

- より脳らしいニューラルネットワークアーキテクチャの探索

アナログハードウェアに適した様々なモデルについて検討を進めており、レザバーコンピューティングにおいては、リーク項がモデルに及ぼす影響について定量的に分析を行った²⁾。また、生体ニューロンのような複雑なニューロンモデルを用いた時の学習特性およびダイナミクス特性についても調査を行い^{3,4)}、新たな脳型ハードウェアの可能性を追求した。

【代表的な原著論文情報】

- 1) Y. Sakemi et al., “Harnessing Nonidealities in Analog In-Memory Computing Circuits: A Physical Modeling Approach for Neuromorphic Systems”, arXiv:2412.09010 (2024)
- 2) Y. Ebato, S. Nobukawa, Y. Sakemi et al., “Impact of time-history terms on reservoir dynamics and prediction accuracy in echo state networks”, Scientific Reports 14:8631 (2024)
- 3) I. Matsumoto, S. Nobukawa, T. Kanamaru, Y. Sakemi et al., “Neural activity responsiveness by maturation of inhibition underlying critical ~”, Frontiers in Neural Circuits 18:1519704 (2025)
- 4) A. Fujimoto, S. Nobukawa, Y. Sakemi et al, “Revealing Functions of Extra-Large Excitatory Postsynaptic Potentials: Insights from Dynamical Characteristics of Reservoir ~”, ICANN (2024)