

2023 年度年次報告書

新原理デバイス創成のためのナノマテリアル

2023 年度採択研究代表者

川那子 高暢

東京工業大学 科学技術創成研究院
助教

超低電圧動作 WSe₂ CMOS 集積回路の基盤創生

研究成果の概要

2次元半導体2セレン化タングステン(WSe_2)を用いたCMOSデバイスとその集積回路化に向けて、最も重要なゲートスタックの確立に取り組んだ。ゲート絶縁膜とゲート金属の積層構造から成るゲートスタックは電界効果トランジスタ(FET)の心臓部であり、CMOSデバイスとその集積回路化に不可欠な要素である。ゲートスタックの形成には精密な膜厚制御と高いゲート容量が得られる原子層堆積(ALD)による高誘電率絶縁膜(high-k)が有望である。2次元半導体のゲートスタックの大きな問題は、未結合手が無いためALDプリカーサの吸着サイトが存在せず絶縁膜が島状に形成し、平坦な界面が得られず界面特性が劣化する事である。一方、Siのような3次元結晶は表面に未結合手が存在し、ALDによる絶縁膜形成が容易である点が大きな違いである。

そこで本研究ではALD開始前の最初の表面の化学的性質がゲートスタックの形成や電気特性に与える影響に着目し WSe_2 表面処理について検討した。実験には WSe_2 上にNiコンタクト電極を形成したバックゲート構造を用い、 O_2 プラズマと H_2/He プラズマ照射による表面処理を行った。 O_2 プラズマによる WSe_2 表面の酸化や H_2/He プラズマによるSe欠陥を形成し、ALDの吸着・核生成サイトとして利用する事を意図した。

その結果、プラズマ照射前に両極性伝導を示したデバイスは、 O_2 プラズマ及び H_2/He プラズマ照射後にどちらもバックゲート電圧に依存しない一定の高いドレイン電流を示した。これは O_2 プラズマでは電気伝導度の高い酸化タングステン(WO_x)層の形成、 H_2/He プラズマではSe欠陥による電子ドーピングによって WSe_2 表面に電気伝導層が形成したと考えられる。従って、 WSe_2 上へのゲートスタック形成には表面酸化や構造欠陥を形成しない全く異なる最初の表面を用意する必要がある事が分かった。