2023 年度年次報告書
情報担体とその集積のための材料・デバイス・システム
2022 年度採択研究代表者

栗野 皓光

京都大学 大学院情報学研究科
准教授

極低温 CMOS コンピューティング技術の開拓

研究成果の概要

本研究では 4K や 77K 程度の極低温まで CMOS 集積回路を冷却することで、その限界性能を引き出し、微細化に依存しないコンピューティング能力の拡充を目指している。2 年次目となる本年は、(i)初年度に導入した極低温測定環境を用いたトランジスタ特性の測定と、(ii)トランジスタの漏れ電流を用いて積和演算を行うリーク電流 MAC 回路の試作に取り組んだ。

(i) 極低温におけるトランジスタ特性の測定: 冷凍機の限られた冷却能力で実現できる計算能力を最大化するためには、回路の動作電圧を閾値電圧以下まで低減させるサブスレッショルド回路の活用が必要不可欠になることが予想される。一方、サブスレッショルド領域では閾値電圧の僅かなばらつきがトランジスタスイッチング速度を大きく変化させうる。閾値電圧ばらつきの要因としては、回路製造工程における製造ばらつきは勿論のこと、ランダムテレグラフノイズ (RTN) と呼ばれる回路動作時に閾値電圧の動的な変化を引き起こす現象が存在する。この様な背景の下、今年度は、昨年度構築した極低温測定環境を利用して室温・極低温下で 65nm バルク CMOS トランジスタの閾値電圧を長時間測定し、その安定性を調査した。その結果、極低温でも RTN が依然として観測されること、また、冷却するにつれて RTN 起因の閾値電圧揺らぎが増大することを実験的に明らかにした。この結果は RTN 起因の閾値電圧変化を加味した回路設計が求められることを示唆している。

(ii) リーク電流 MAC 回路: 低温下で大幅に減少するリーク電流を計算に活用することで、計算エネルギーを大幅に削減できるのではないかと考え、リーク電流を利用して加算を行うリーク電流 MAC 回路を設計した。MAC 計算時には各 SRAM セルは 1 ビットの XNOR 演算を行い、演算結果をオフ状態のトランスミッションゲートを通した電流値として RBL に出力する。例えば XNOR 演算結果が +1 の場合にはトランスミッションゲートの漏れ電流が RBL へと流れ込み、-1 の場合には漏れ電流が RBL から引き抜かれる。V_{OUT} の電位はプルアップ抵抗 (R_{PU}) 及びプルダウン抵抗 (R_{PD}) の個数で決まるため、V_{OUT} を AD 変換すれば MAC 結果のデジタル値を得ることができる。なお、R_{PU} 及び R_{PD} ともにトランジスタのオフ抵抗であり、その抵抗値は非常に大きく、殆ど貫通電流は流れないことに注意されたい。これにより非常に少ない電流で MAC 計算が可能となる。

【代表的な原著論文情報】

[1] Dehua Liang, Jun Shiomi, Noriyuki Miura, Hiromitsu Awano, "StrideHD: A Binary Hyperdimensional Computing System Utilizing Window Striding for Image Classification," IEEE Open Journal of Circuits and Systems (OJCAS), 2024.