

2023 年度年次報告書

情報担体とその集積のための材料・デバイス・システム

2021 年度採択研究代表者

金井 駿

東北大学 電気通信研究所

准教授

不確定性スピントロニクスデバイス

研究成果の概要

[論文 1] スピントロニクス確率ビット(p-bit)に於いて、従来構造の超常磁性磁気トンネル接合(s-MTJ)を用いた場合、印加電圧によりスピントランスファトルク(STT)が印加され、p-bit の状態が高抵抗状態または低抵抗状態にピンされうる。この現象は、固定層、すなわち熱安定性の高い磁性層が存在する場合にのみ起こることが数値計算により予測されている[Phys. Rev. Appl. **15**, 044049 (2021).]。この理論予測に基づき、この参照層が存在しない、すなわちトンネル層上下の両磁性層が自由層として働く「ダブルフリー層(DFL)s-MTJ」を実験的に作製した。その結果、両磁性層の膜厚を揃え、熱安定性が同じになるように設計した場合にのみ、出力特性が電圧に不感であることを実験的に示した。加えて、DFL 構造における様々な磁化配置における STT の働きを考えることにより、この現象のメカニズムを初めて理論的に明らかにし、上下の磁性層の熱安定性を変化させながら行った実験結果を裏付ける理論を明らかにした。

[論文 2] 論文1の構造を更に発展させ、人工反強磁性(SAF)構造を用いる事により、DFL 構造を用いた素子は無磁場で動作可能であると考え、実際に本 DSAF(Double SAF)構造における磁化ダイナミクスを数値計算し、磁場なしでスピントロニクス p-bit として動作可能であることを示した。

[論文 3] s-MTJ 素子を用いて疑似乱数生成半導体回路を駆動することで、優れた計算性能が得られる新たな方式の確率論的コンピュータを開発した。加えて、本方式を発展させた場合、現行の半導体回路で確率的な計算を行う場合と比べて 4 桁程度の小面積化と 3 桁程度の省エネ化がもたらされることを明らかにした。

【代表的な原著論文情報】

- 1) R. Ota, K. Kobayashi, K. Hayakawa, S. Kanai, K. Y. Çamsarı, H. Ohno, S. Fukami, “Voltage-insensitive stochastic magnetic tunnel junctions with double free layers,” arXiv:2405.20665 (2024).
- 2) K. Selcuk, S. Kanai, R. Ota, H. Ohno, S. Fukami, and K. Y. Camsari, "Double-free-layer stochastic magnetic tunnel junctions with synthetic antiferromagnets," arXiv:2311.06642 (2023); Phys. Rev. Applied **21**, 054002 (2024). doi:10.1103/PhysRevApplied.21.054002
- 3) N. S. Singh, S. Niazi, S. Chowdhury, K. Selcuk, H. Kaneko, K. Kobayashi, S. Kanai, H. Ohno, S. Fukami, and K. Y. Camsari, “Hardware Demonstration of Feedforward Stochastic Neural Networks with Fast MTJ-based p-bits”, 2023 International Electron Devices Meeting (IEDM); 10.1109/IEDM45741.2023.10413686.