

2008年12月8日

極限ゲート構造によるシステムディスプレイの超低消費電力化

大阪大学産業科学研究所 小林 光

大阪大学工学研究科 谷口研二

シャープディスプレイシステム研究所 今井繁規

システムディスプレイの超低消費電力化

CREST開始時

中間審査時

CREST終了時

低消費電力化の
キーテクノロジー

TFTの
動作電圧

15 V →

5 V →

3 V以下

消費電力

1 →

1/9 →

1/25以下

回路構成
アーキテクチャ
ソフトウェア

CMOS →

パストランジスタロジック
マルチドライバー技術
ソフトウェア

→

閾値電圧動的制御
並列処理/ソフトウェア

消費電力

1 →

1/5 →

1/10

消費電力

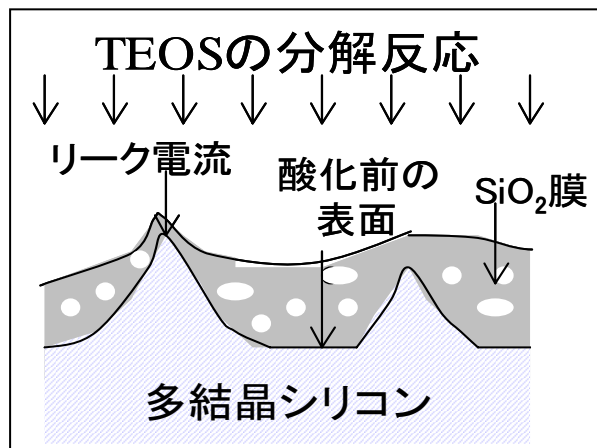
1 →

1/45 →

1/250 以下

薄膜トランジスタ(TFT)のゲート酸化膜

従来技術(CVD法)



課題

- ・凹凸のある表面での酸化膜厚が不均一
- ・高い酸化膜リーク電流密度
- ・悪い界面特性
- ・ポーラスで悪い膜質

大きな酸化膜厚(~80nm)

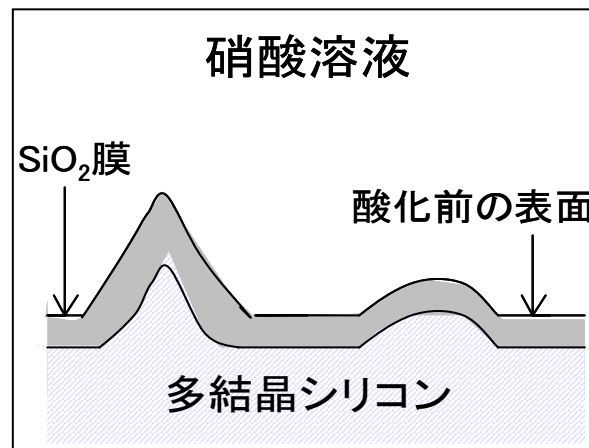


高い駆動電圧(15V)



高消費電力

新技術(硝酸酸化法)



特徴

- ・凹凸のある表面でも酸化膜厚が均一
- ・低いリーク電流密度
- ・良好な界面特性
- ・膜密度が高く良好な膜質

小さな酸化膜厚(40nm以下)



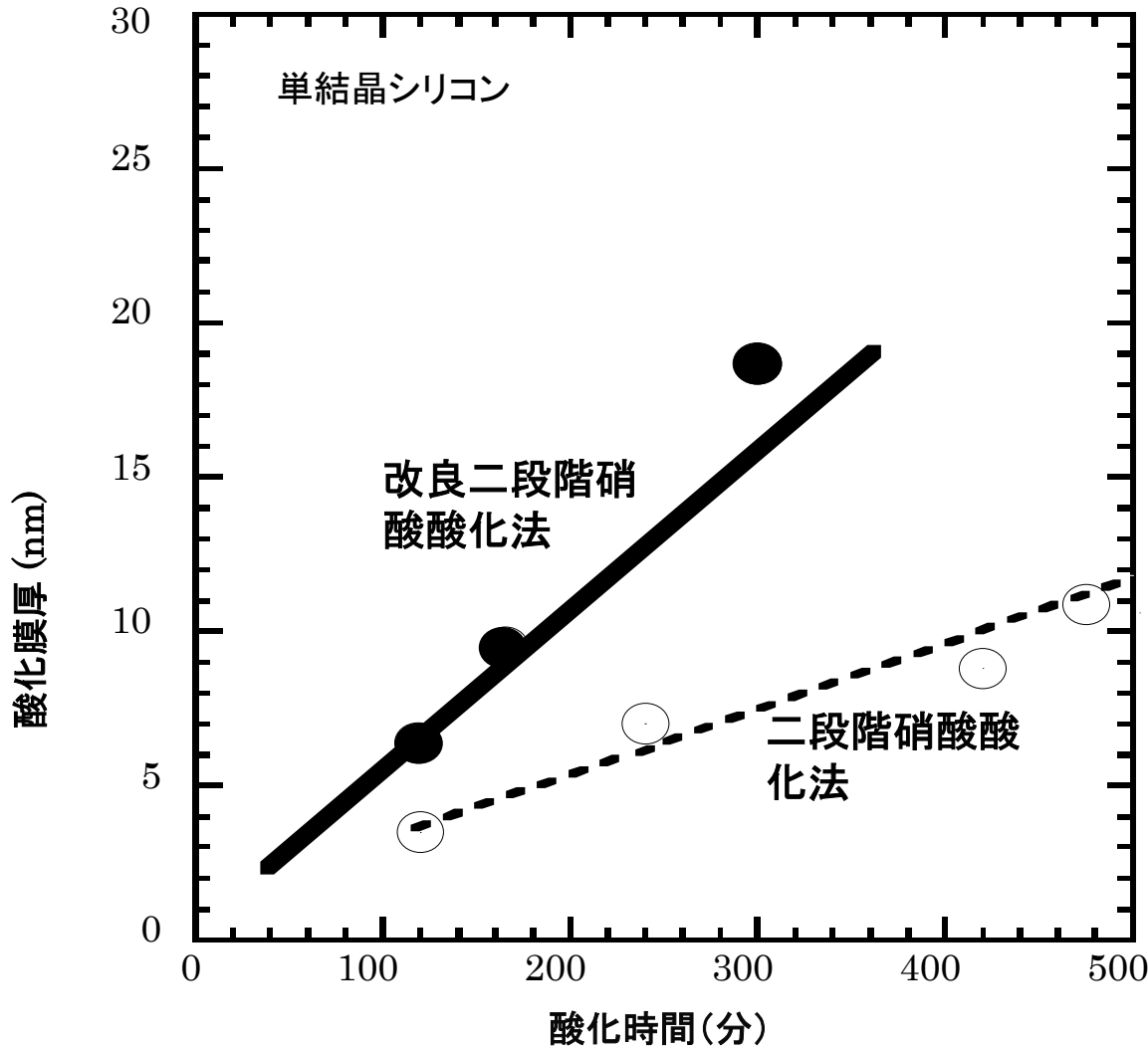
低い駆動電圧(3V以下)



超低消費電力

・高性能化
・低コスト化

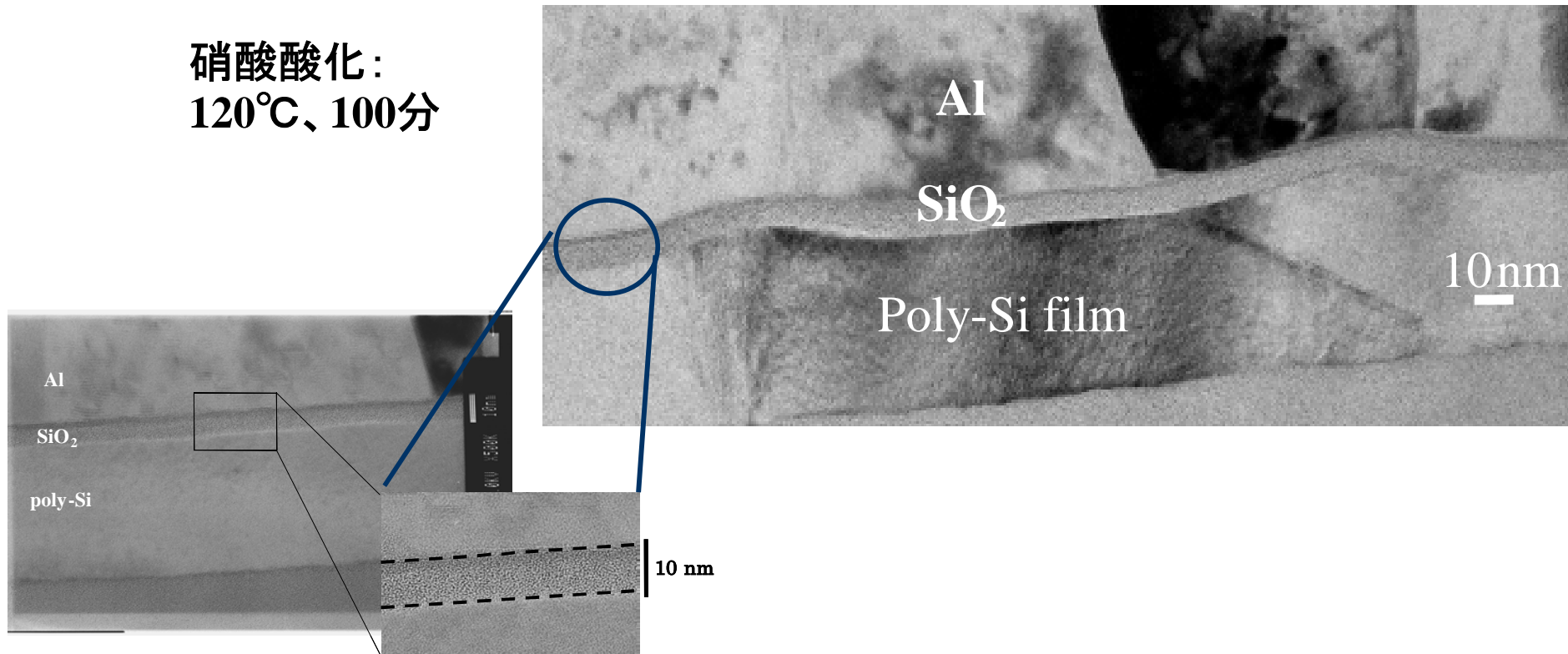
二段階硝酸酸化法により120°Cで形成したSiO₂膜の膜厚



一段階目: 40重量%硝酸
二段階目: 68重量%硝酸

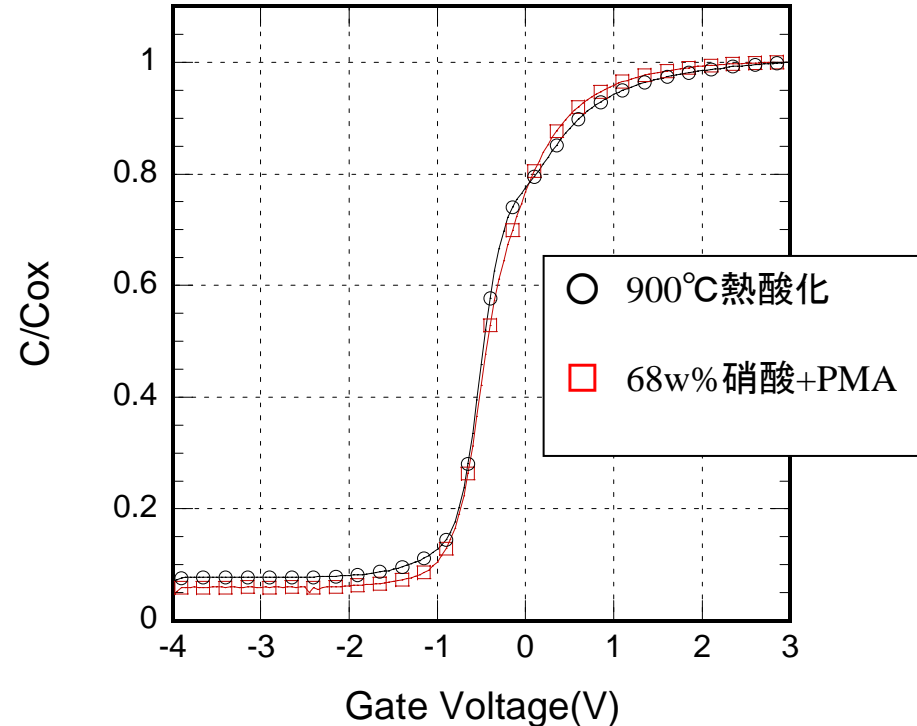
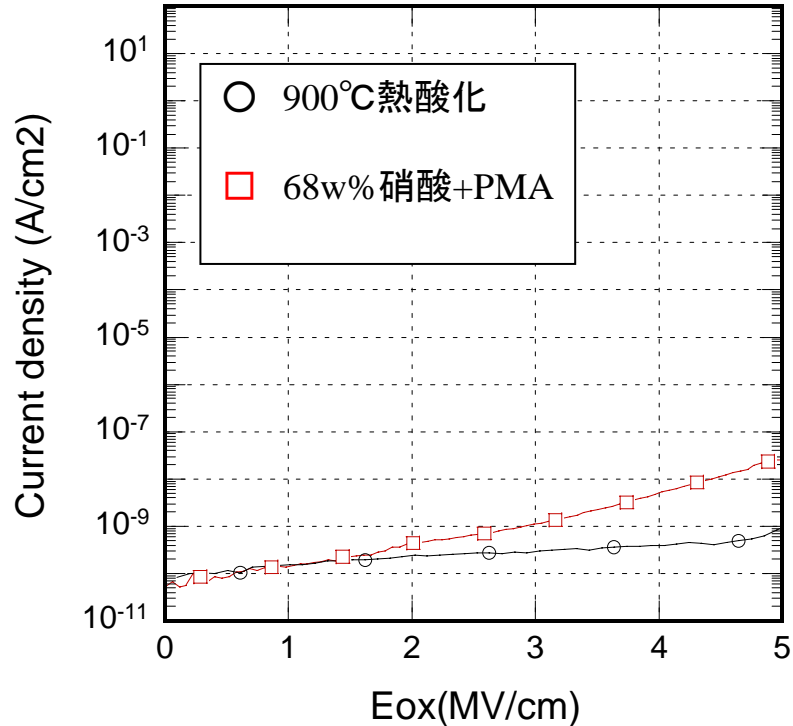
二段階硝酸酸化法で形成した SiO₂/多結晶シリコン薄膜の構造

硝酸酸化：
120°C、100分



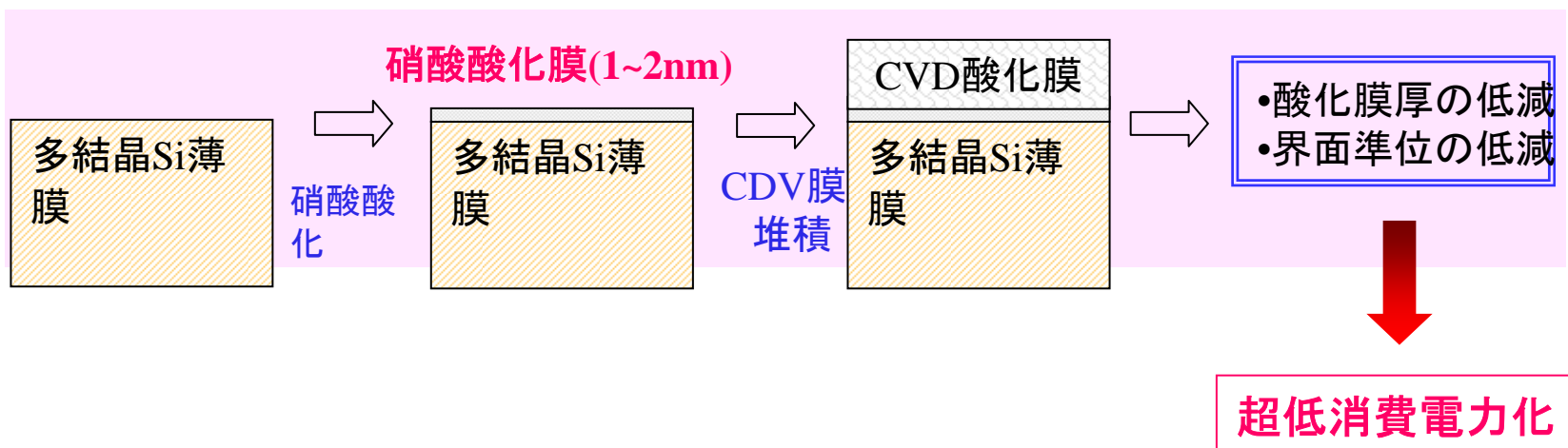
硝酸酸化膜と熱酸化膜との 電気特性の比較

二段階硝酸酸化・・・40% 硝酸、68% 硝酸、酸化膜厚10nm
熱酸化・・・900°C、dryO₂、酸化膜厚15nm

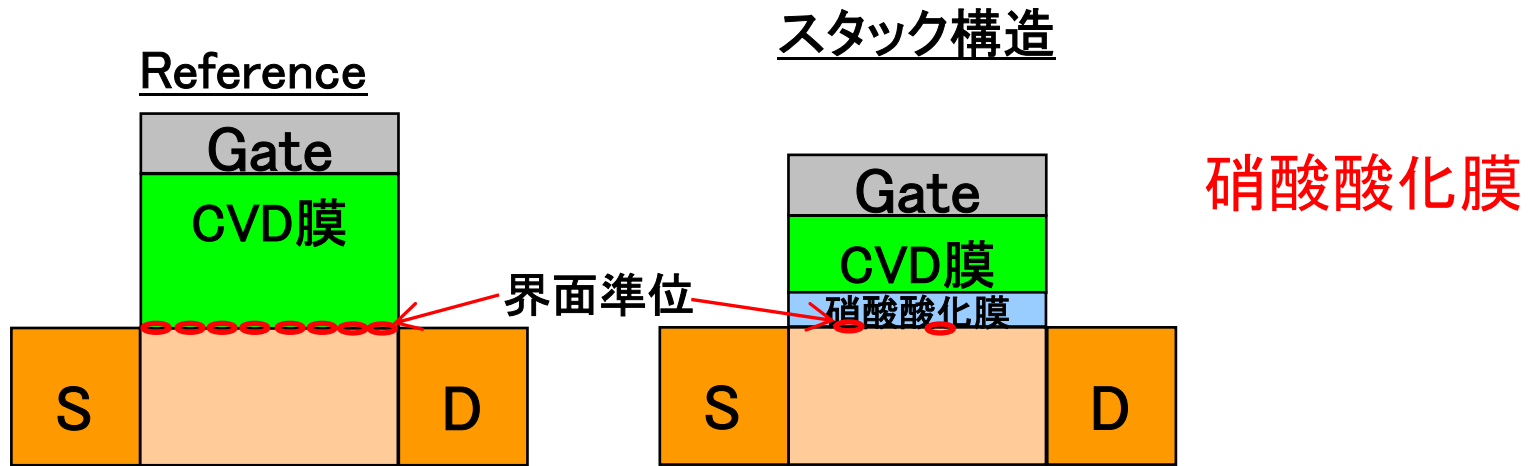


電圧－容量特性は熱酸化膜と同程度

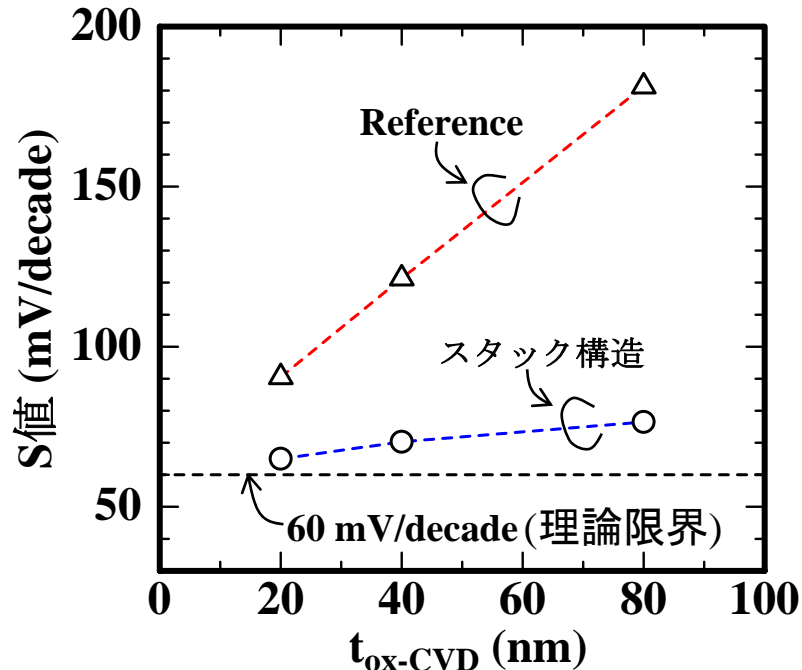
共沸硝酸酸化法による TFTの低消費電力化



CVD酸化膜厚依存性のシミュレーション結果



S値のCVD酸化膜厚依存性

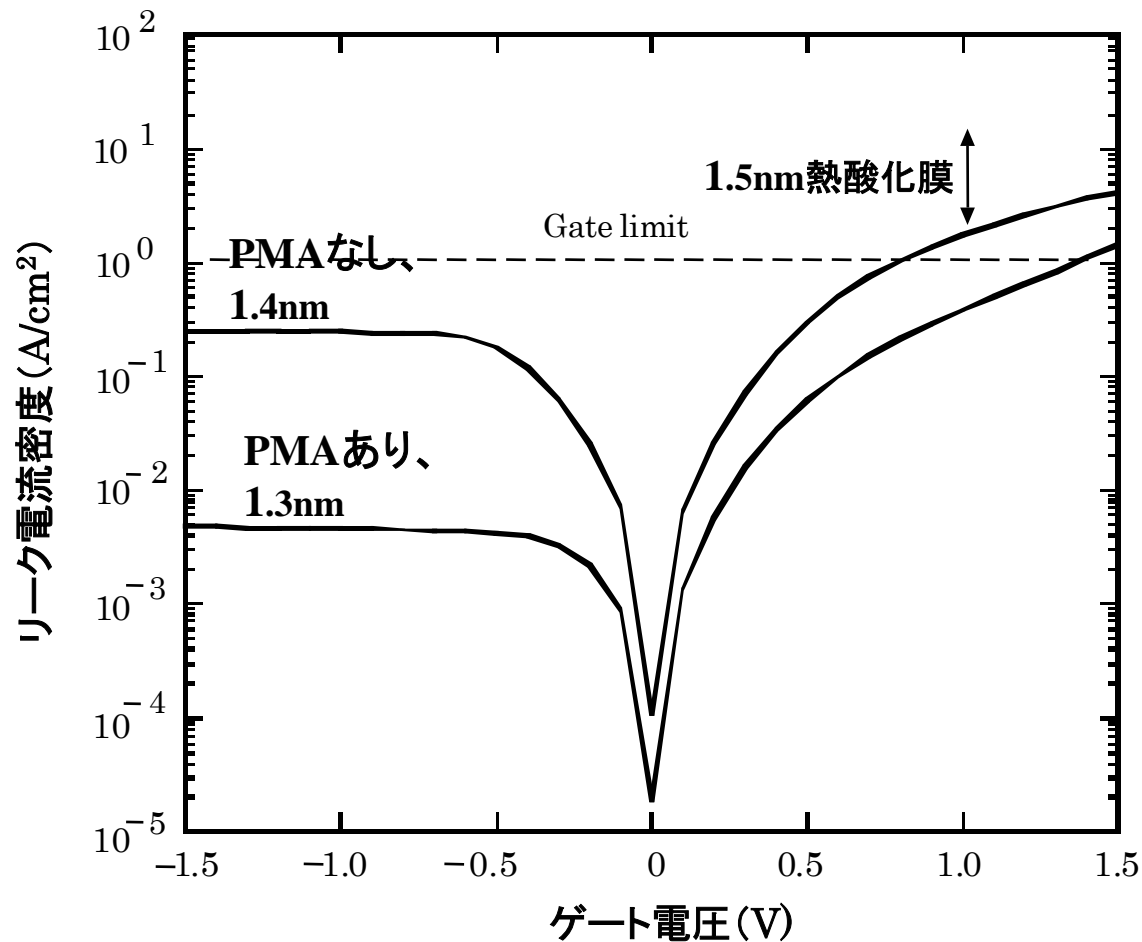


- ・界面準位の低減
- ・酸化膜の薄膜化



S値改善により
低電源電圧動作が可能に

共沸硝酸酸化法で創製した $\langle \text{Al}/1.3 \text{ nm SiO}_2/\text{Si}(100) \rangle$ MOS ダイオードの電流-電圧特性



PMA: 200°C、5%水
素中

TFT形成プロセスフロー

硝酸酸化TFT

Ref. TFT

● TFT基板作製

● TFT基板作製 **シャープ**

● HFエッチング

● 超純水洗浄

● **室温硝酸酸化** (10 min)

● 超純水リンス洗浄

● 超純水流水中クリーンワイプ洗浄

● N₂ ブロー乾燥

● N₂ 中アニール (250° C)

● クリーンルーム内放置

阪大

● TFT形成
(ゲート酸化膜厚: 40nm)

● TFT形成 **シャープ**
(ゲート酸化膜厚: 80nm)

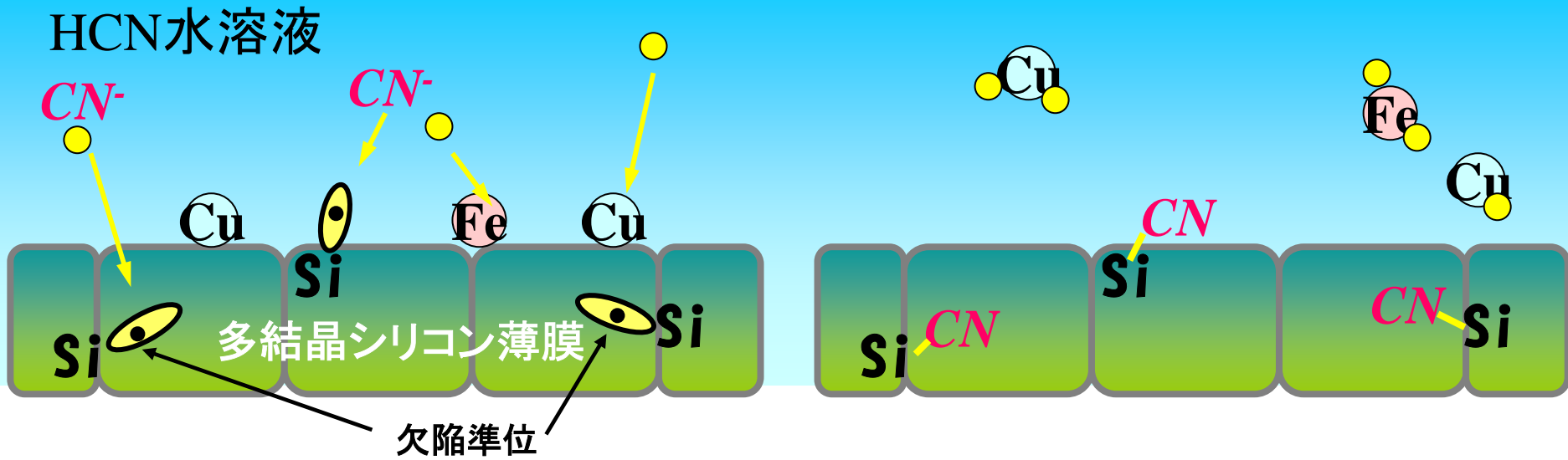
TFT試作結果

ゲート絶縁膜	結果	対策
1.8 nm室温硝酸酸化 +40 nm CVD Pch-TFT	5 V動作に成功 3 V動作も可能 ゲートリーク電流低減に成功	
Nch-TFT	ゲートリーク電流低減に成功 動作不良(コンタクト不良)	・ドライエッチング量調整 ・ドーピング量調整



実チップ試作ライン投入済み

シアン化法によるTFTの高性能化



シアン化法:HCN水溶液に半導体を数秒～数分浸漬

- 1) 欠陥準位の消滅
- 2) 金属汚染物の除去

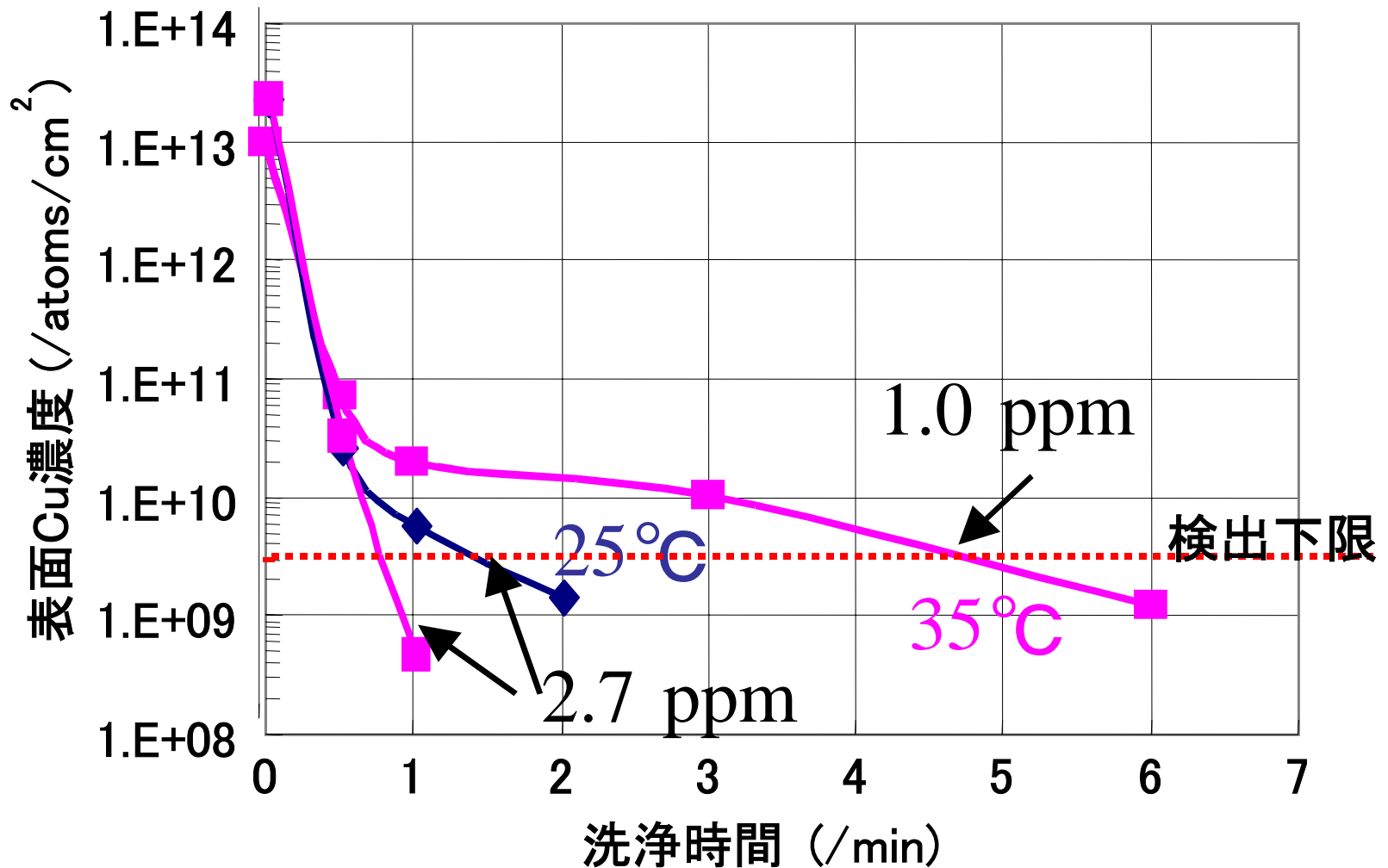
TFTの高性能化

- 1) 閾値電圧とそのバラツキの低減
- 2) リーク電流の低減
- 3) 移動度の向上

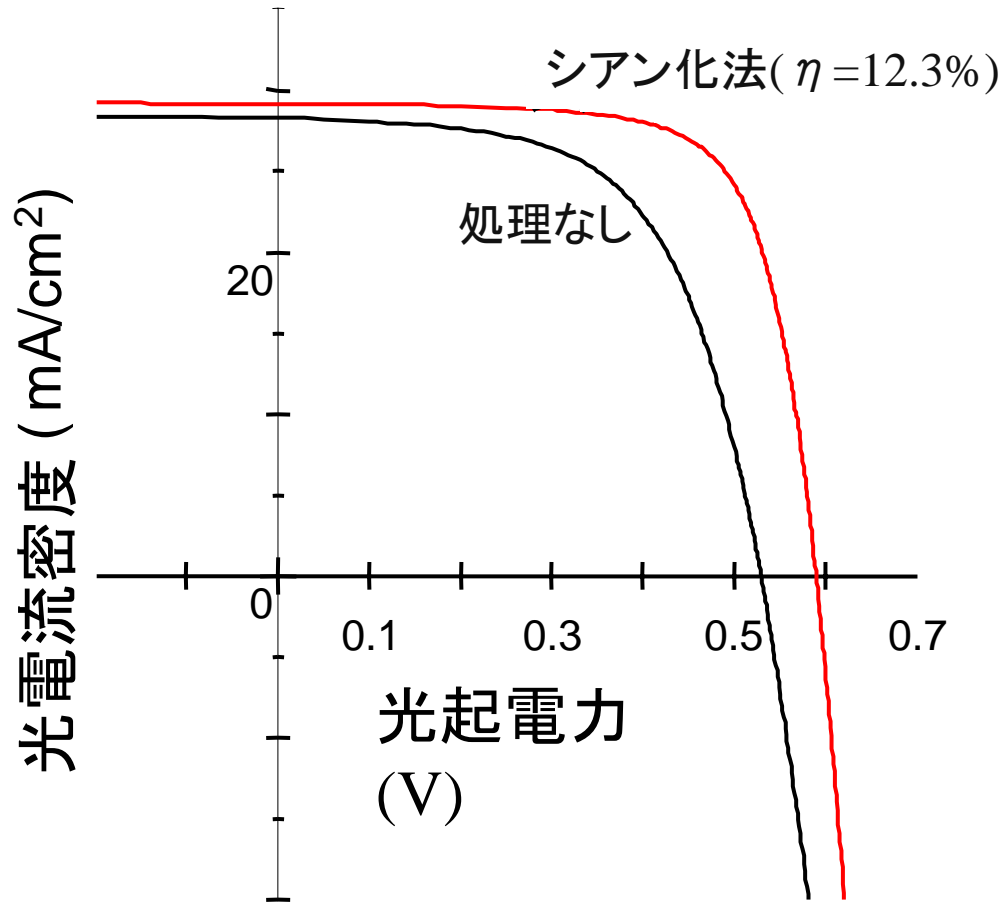


TFTの低消費電力化

極低濃度HCN水溶液による金属汚染の除去



シアン化法による欠陥準位の消滅



多結晶シリコン中の欠陥準位の消滅




多結晶シリコン太陽電池の変換効率の向上


TFTの低消費電力化(現時点)

$$\text{TFT消費電力比: } (38/81) \times (3/15)^2 = 1/53$$

システム(回路構成)
での低消費電力化



デバイス部分での
低消費電力化



最終目標達成の見通しとその進め方

小林グループ最終目標: 2.5V駆動TFTの開発



TFTの消費電力を現在の1/36以下に

目標達成の手段

1. 一段階硝酸酸化膜/CVD酸化膜スタック構造によってゲート酸化膜厚を30nm以下に
2. 改良二段階硝酸酸化法を用いて10~20nmの膜厚を持つゲート酸化膜を形成
3. 欠陥消滅型半導体洗浄法によって多結晶シリコン薄膜中の欠陥準位を消滅

最終目標達成の見通しとその進め方

谷口グループ最終目標

1. 硝酸酸化膜TFTのSPICEモデルの開発
2. 新構造TFTデバイスの研究開発
3. 超低消費電力TFT用の新回路機能ブロックの研究開発

1. 硝酸酸化膜TFTのSPICEモデルの開発
2. 新構造TFTデバイスの研究開発
3. 超低消費電力TFT用の新回路機能ブロックの研究開発

今井グループ最終目標

2.5V駆動の超低消費電力システムディスプレイの設計と試作による実証


消費電力を1/250へ

1. 並列処理回路、閾値電圧動的制御回路、新低消費電力回路、新ソフトウェア等を用いたモバイル機器のシステムディスプレイの設計と評価
2. 大型ガラス基板を用いた硝酸酸化プロセス・デバイスの最適化と実チップの試作と実証


CREST終了時の低消費電力化率とデモストレーション

$$\text{TFT消費電力比: } (1/7) \times (2.5/15)^2 = 1/250$$

システム(回路構成)
での低消費電力化



デバイス部分での
低消費電力化



最終デモ: 太陽電池を用いる3インチ
ディスプレイ、実質的な消費電力はゼロ