

「ポストペタスケール高性能計算に資するシステムソフトウェア技術の創出」
平成 24 年度採択研究代表者

H26 年度
実績報告書

遠藤 敏夫

東京工業大学学術国際情報センター
准教授

ポストペタスケール時代のメモリ階層の深化に対応するソフトウェア技術

§ 1. 研究実施体制

(1) 遠藤グループ

- ① 研究代表者: 遠藤 敏夫 (東京工業大学学術国際情報センター、准教授)
- ② 研究項目
 - ・メモリ階層対応ランタイムの研究開発とプログラミングモデル・アーキテクチャ統合

(2) 佐藤グループ

- ① 主たる共同研究者: 佐藤 幸紀 (北陸先端科学技術大学院大学情報社会基盤研究センター、助教)
- ② 研究項目
 - ・メモリ階層対応ダイナミックコンパイル技術の研究開発

(3) 緑川グループ

- ① 主たる共同研究者: 緑川 博子 (成蹊大学理工学部、助教)
- ② 研究項目
 - ・大容量、高性能を実現する多種多階層型メモリ構成技術と管理手法の研究

§ 2. 研究実施の概要

本 CREST チーム(通称「メモリ CREST」)の研究目的は、ポストペタ時代における科学技術計算の高性能化と大規模化の実現のために、今後ますます厳しくなるメモリウォール問題に対処するソフトウェア技術を確立することである。そのためにアプリケーションアルゴリズム・システムソフトウェア・メモリアーキテクチャの分野にまたがった研究開発を行う。前年度までに引き続き、アルゴリズムの局所性向上(遠藤グループ)、メモリ階層を活用するシステムソフトウェアの研究開発(遠藤グループ、緑川グループ)およびメモリアクセスパターンに関するプロファイラ・シミュレータ開発(佐藤グループ)などを行った。

特に本年は、我々の開発したメモリ階層利用アルゴリズムおよびシステムソフトウェアを、実アプリケーションである都市気流シミュレーションコード上に統合した。これにより、元来は GPU メモリの合計容量以内の問題サイズしか対応できなかったアプリを、容量をオーバーしても動作し、かつ実用的な速度で動作することを示した。GPU 搭載スーパーコンピュータ TSUBAME2.5 上での実験を通して、GPU メモリ容量の 4 倍の問題サイズの際に約 80%の性能が維持されることを示した。さらにそのために必要なアプリケーションコードの変更量も少ないことを示し、高性能化と大規模化の両立に加え、(ソフトウェアの)高生産性についても実現した。

メモリ階層対応ランタイムやソフトウェア・アーキテクチャ技術統合を担当する遠藤グループは、上記の統合成果の中心的役割を果たしたのに加え、以下を推進した。ステンシル計算の局所性向上技術のハンドチューニングにより、GPU メモリ容量の 10 倍以上の規模の計算規模を非常に少ない(5%以下)オーバーヘッドで実現した。またソフトウェアの生産性を向上させるために GPU メモリ・ホストメモリのメモリ階層に対応するランタイムライブラリ HHRT を引き続き開発し、上記のような実アプリが動作可能なように性能や安定性を向上させた。

メモリ階層対応ダイナミックコンパイル技術の研究開発を担当する佐藤グループは、メモリモデルを用いたコード最適化計画の設計及び実装、及び、単一命令セット環境における実行時バイナリ変換に基づくコード変換の開発に取り組んだ。メモリ局所性プロファイラ Exana について、チーム内・チーム外からのフィードバックにより、適用可能なプラットフォーム(Xeon Phi を含む)・ソフトウェアを大きく拡大した。加えて、実アプリケーションのプロファイリング結果をソースコードの最適化にフィードバックする機構の概念設計に着手している。

主に多種多階層型メモリ構成技術を担当する緑川グループは、フラッシュデバイス(flash SSD)を用い、主記憶の拡張メモリとして利用するため、時間的、空間的局所性を利用したアルゴリズムを導入し、非同期多重 IO による方式と自動最適化機構により、高性能計算で広く用いられているステンシル計算には実用上十分利用できるような環境を実現した。

【代表的な原著論文】

- [1] 高寄祐樹, 遠藤敏夫, 松岡聡. GPU クラスタにおける大規模都市気流シミュレーションの最適化と性能モデル. 情報処理学会ハイパフォーマンスコンピューティングと計算科学シンポジウム (HPCS2015), 2015 年 5 月. (未発行、採択済)
- [2] Yukinori Sato, Yasushi Inoguchi, Tadao Nakamura. Identifying Program Loop

Nesting Structures during Execution of Machine Code. IEICE Transaction on Information and Systems, Vol.E97-D, No.9, pp.2371-2385, 2014. (DOI:10.1587/transinf.2013EDP7455)

- [3] Hiroko Midorikawa, Hideyuki Tan and Toshio Endo: "An Evaluation of the Potential of Flash SSD as Large and Slow Memory for Stencil Computations", Proceedings of the 2014 International Conference on High Performance Computing and Simulation (IEEE HPCS2014) (ISBN 978-1-4799-5311-0), pp.268-277, (2014.7)