

News Letter

CREST・さきがけ ナノエレクトロニクス研究領域

Vol.5

Jan. 2019

Contents

-
- P.2 研究領域の紹介
-
- P.3 異種機能コデザインによるテラヘルツ帯ビデオイメージングデバイスの開発
九州大学 浅野 種正
-
- P.5 ビアスイッチの実現によるアルゴリズム・処理機構融合型コンピューティングの創出
大阪大学大学院情報科学研究科 橋本 昌宜
-
- P.7 有機材料、ナノ材料でニューラルネットワークを創る
大阪大学工学研究科 赤井 恵
-
- P.9 極薄磁性酸化物中におけるスピン波位相干渉を用いた多入出力演算素子の開発
豊橋技術科学大学 後藤 太一
-
- P.10 IoT時代に向けて新機能材料、強誘電体酸化ハフニウムで切り拓く超低消費電力トランジスタ・メモリ技術
東京大学生産技術研究所 小林 正治
-
- P.13 「さきがけ「ナノエレ」座談会 ～研究領域終了にあたって」
-

**戦略目標：「情報デバイスの超低消費電力化や多機能化の実現に向けた、
素材技術・デバイス技術・ナノシステム最適化技術等の融合による革新的基盤技術の創成」**

研究領域：「素材・デバイス・システム融合による革新的ナノエレクトロニクスの創成」



研究総括
桜井 貴康
(東京大学 教授)



副研究総括
横山 直樹
(株)富士通研究所 フェロー)

本研究領域は、材料・電子デバイス・システムの研究を連携・融合することにより情報処理エネルギー効率の劇的な向上や新機能の実現を可能とする研究開発を進め、真に実用化し、イノベーションにつなげる道筋を示していくことを目標としています。

2013年の領域発足以来、ナノ材料、ナノデバイス、設計・回路、アーキテクチャ、システムなどの技術レイヤーの連携・融合を促進し、情報処理エネルギー効率の劇的な向上や今後のスマート社会の実現、スマートハウス、交通、ヘルスケア、医療、モビリティ、ロボット、セキュリティやヒューマン・インターフェイスなどエレクトロニクスがより広範に人々の生活に貢献できるよう革新的基盤技術の創成を目指し、研究を推進してきました。

2018年度は、CRESTの第一期採択チームの終了年度、さきがけ領域の終了年度にあたる節目の年でした。本ニュースレターや公開イベントを通じて領域の成果を発信してまいりたく存じますので、引き続き本研究領域へのご支援・ご鞭撻のほどよろしくお願い申し上げます。また、戦略目標達成に向け、一層ナノエレクトロニクスの革新的基盤技術の創成に励んでまいります。

2018年度の主な領域イベント

- ・ 3月8日 領域中間評価 (非公開)
- ・ 5月17日～18日 第10回さきがけ領域会議 (秋田) (非公開)
- ・ 8月9日 第3回CREST領域会議 (東京) (非公開)
- ・ 10月9日 2018年度CREST課題評価会 (非公開)
- ・ 11月16日～17日 第11回さきがけ領域会議 (名古屋) (非公開)
- ・ 2019年1月30日 第3回CREST・さきがけ成果報告会



さきがけ第11回領域会議の一コマ

異種機能コデザインによる テラヘルツ帯ビデオイメージングデバイスの開発



CREST (平成 26 年度採択)

浅野 種正

九州大学

グラント番号：JPMJCR1431

研究の目的、社会的意義

本研究は、1 テラヘルツ (1 THz、 10^{12} ヘルツ) 付近の電磁波を用いてビデオ撮影ができるイメージセンサーを開発することを目的としています。

電波は、電気絶縁体を透過しますが金属や水のような良導体には吸収されます。この性質を利用したビデオカメラを実現すると、ウォークスルー所持品検査、インライン食品検査、大型建造物のコンクリートクラックの可視化などが可能になります。また、1 THz 帯の電磁波は、分子間の結合力に依存して吸収されるという固有の性質も併せ持つため、医薬品や化学品のインライン同定なども可能になります。これらを IoT 社会に実装することで、持続可能な社会の構築に役立つ多くの新しいサービスを創出できると期待できます。

顕著な成果

テラヘルツ波を用いたイメージングの有用性はこれまで、単一の検出器を機械的に走査して一点ごとに採取・記録したデータを、後で加工して画像にする方法を用いて示されてきました。例えば聴診器を一点ごとに当てて身体全体を検査するようなものです。そのため、例えば医薬品の成分を検査において、1 個の錠剤を撮影するのに 5 時間を超える時間がかかります。これでは利用が極めて限られてしまいます。

それを瞬時に画像化できるビデオカメラ素子の開発の先行事例は国内外にいくつかありましたが、有用性のより高い 1 THz 付近で実用的なものは開発が困難とされていました。その要因は感度不足です。本研究では、カメラの絵素 (ピクセル) の NEP (等価雑音電力) を $1 \text{ pW}/\text{Hz}^{1/2}$ 以下とすることを技術目標としています (NEP の値が小さいほど感度が高いことを意味します)。この目標は、実用的な赤外線カメラの値ならびに本技術開発に関心を寄せる企業からの意見を参考に設定したもので、先行事例より 100 倍以上高感度にするようになります。

本研究で提案するイメージングデバイスの構造を図 1 に示します。受信アンテナ、検波器、読み出し回路より構成されるピク

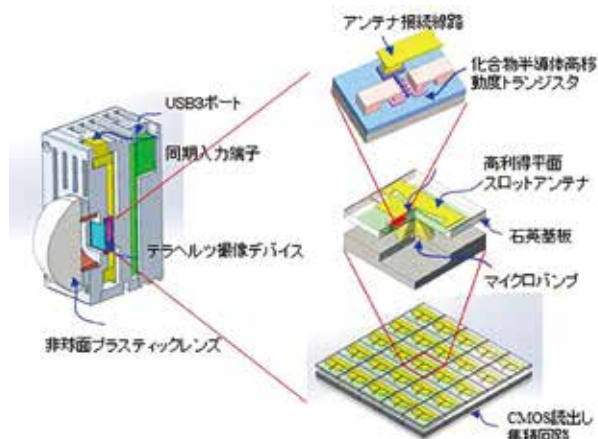


図 1 テラヘルツビデオカメラの構成

セルをアレイ状に配置し、瞬時に読み出して画像化します。高利得アレイアンテナの開発を代表者が所属する九州大学が、化合物半導体高移動度トランジスタを用いた高感度検波器の開発を産業技術総合研究所 (前田辰郎主幹研究員) が、低雑音 CMOS 読み出し修正回路の開発を東京大学 (池田誠教授) が、カメラシステム開発をアイアールスペック社 (小倉睦郎 CTO) がそれぞれ主に担当して研究を進めています。

高利得アンテナの開発

集積回路製造技術でアレイ化が可能な高利得アンテナとして本研究では平面形スロットアンテナを開発しました。このアンテナは図 2 (a) のシミュレーション結果に示すように、表面鉛直な一方に強い指向性をもつことを特長とするもので、撮像に適した特性をもちます。テラヘルツ波の損失が小さい石英基板上にアンテナを試作し、その指向性を評価した結果を図 2 (b) に示します。1 THz 域の周波数で優れた指向性を示すことを実証できました。利得は約 6 dB であり、目標値 (5 dB) を上回る結果を得ました。

高感度検波器アレイの開発

感度目標を達成するためのもう一つの鍵の技術である検波器について、本研究では、シリコンよりも電子の移動度が大きい化合物半導体を用いた高電子移動度トランジスタ (HEMT) によって構成し、それをアレイ化して上記高利得アンテナおよび CMOS 読み出し回路 (ROIC) と三次元的に積層集積する技術を開発しています。

二乗検波器と呼ばれるトランジスタ整流器をテラヘルツ波の損失が小さい石英基板上に構成することを特長とします。産総研では化合物半導体結晶層をシリコン基板上に移載するレイヤートラ

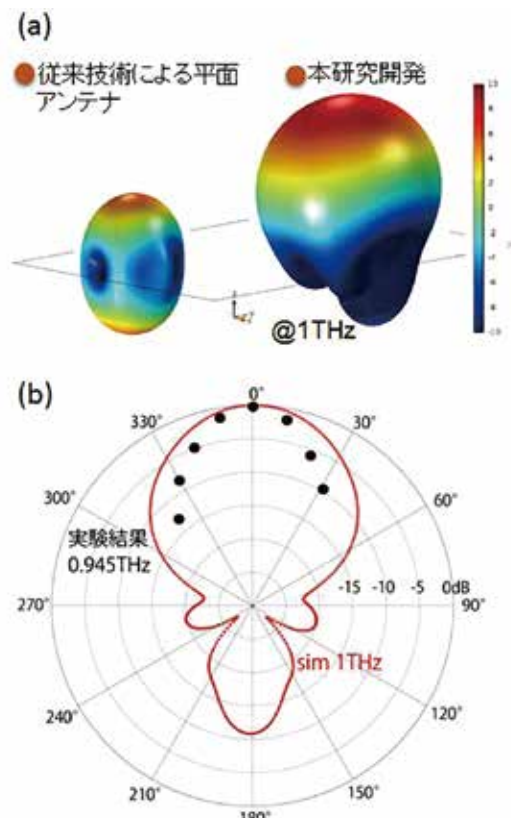


図 2 高利得平面アンテナの特性

ンスファー技術を開発してきましたが、本研究ではそれをさらに発展させ、石英基板上にレイヤートランスファーしてトランジスタ回路を作製する技術を新たに開発しました。石英基板上にInGaAs/InAs/InGaAs ダブルヘテロ構造チャネルをもつトランジスタを試作した結果、3200 cm²/Vs というシリコンの5倍以上の高い移動度をもつトランジスタを実現できました。

この高移動度トランジスタを用いて作製した二乗検波器の試験素子の写真を図3 (a) に示します。同図 (b) に、1 THzの信号に対する検波出力特性を示します。電圧および電流ともに1 THzの電磁波を確実に検波できていることがわかります。

一方、本研究では、テラヘルツ波撮像素子を実現することに併せて、このような異種機能をCMOSと集積化するための設計論を確立することも狙っています。そのために、検波器の動作原理にさかのぼり、読み出し回路側の入力インピーダンスも含めた出力特性とトランジスタパラメータとの関係を理論的に検討し、定式化することに成功しました。図3 (b) には導出した定式に、直流特性から実験的に抽出したトランジスタパラメータを代入し

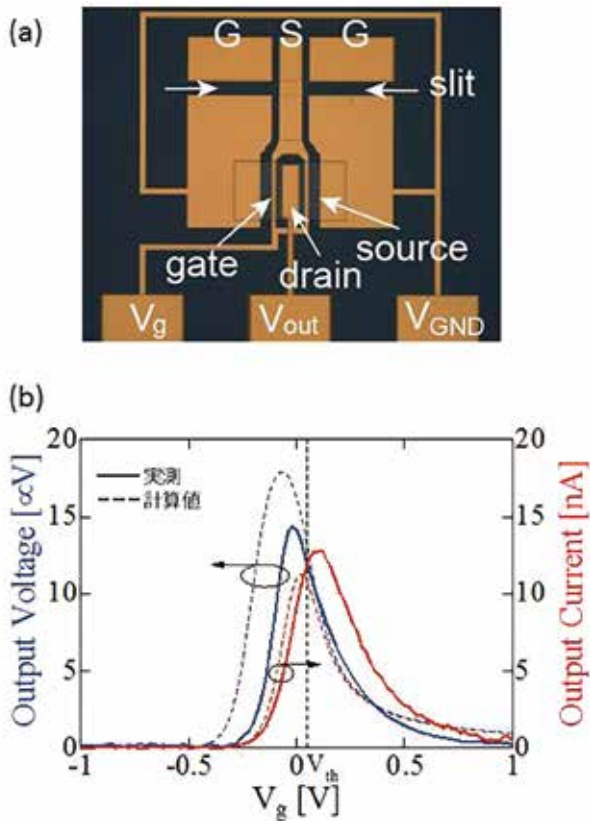


図3 検波試験素子 (a) と出力特性 (b)

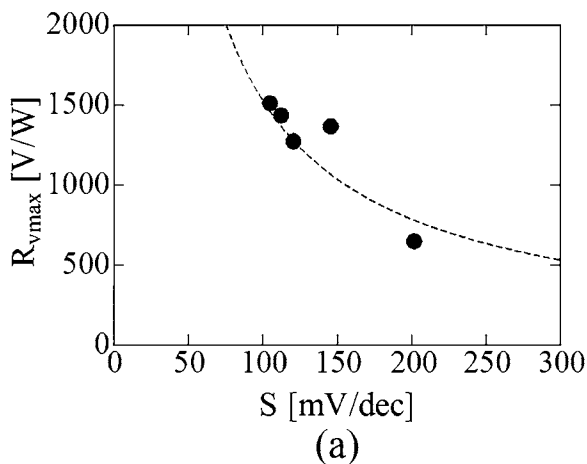


図4 電圧感度についての定式値と実測値の比較

て得た特性を併せて示します。1 THzの検波実験結果をほぼ再現できると言えます。これにより、アンテナ-検波器-CMOS読み出し回路まで一貫した設計ができる見通しを得ることができました。

さらにこれにより、高感度化に有効な素子設計指針を得ることができます。その一つの例としてトランジスタの入出力関係における非線形性を表す指標であるサブレシヨールド係数Sと電圧感度Rvmaxの関係について定式から得られるものと実験値を比較した結果を図4に表します。良い一致を示し、定式の有用性を示すものと言えます。

本研究で開発したピクセル検波器の感度指標NEPを既報のものと比較した結果を図5に示します。1 THzにおいて1 pW/Hz^{1/2}という目標をほぼ達成しており、世界最高水準の感度を実現できていることを示しています。

併行して開発を進めているCMOS読み出し集積回路には、ピクセルごとの最適化バイアス設定機構、同期検波などの高感度、低雑音化機構を内蔵することに成功しており、これらも合わせることでより実用的なビデオカメラに向けた感度目標の達成が期待できます。

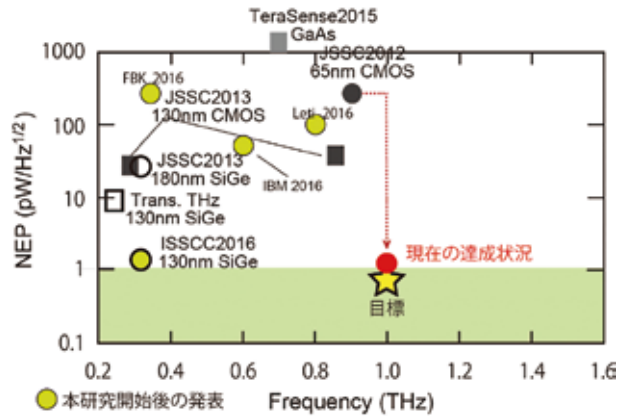


図5 世界の開発状況と現在までの成果の位置づけ

将来の展開イメージ

現在、ビデオイメージングのデモンストレーションに向けて撮像素子の実装技術開発を進めています。機械式走査での画像化で検証した結果、レンズ系も含めて1 THz波に期待される約500ミクロン空間分解能をもつことを確認しました。

1 THz電磁波でのビデオイメージングの応用は様々な産業分野への応用が見込まれますが、その中でも創薬や化学品製造への応用では瞬時に分子性状を見分ける分光イメージングが可能になると期待できます。これは他の技術ではできない独特のものとなります。そのための課題は受信アンテナの広帯域化ですが、上述した平面アンテナを基本構造として広い周波数帯域に感度をもつアンテナを既に考案しています。

一方、遠方にある被写体を撮影する場合には、大気中の水分子による吸収がより小さい低周波のテラヘルツ波によるイメージングが有効になる場合も想定されます。本研究で開発した技術はそのような要求にも応えることができます。

参考となる論文等の情報

1. 2018 IEEE 2nd Electron Devices Technology and Manufacturing Conference (EDTM), DOI: 10.1109/EDTM.2018.8421467.
2. 2018 IEEE International Symposium on Antennas and Propagation (APS).

研究室のURL

<http://fed.ed.kyushu-u.ac.jp/>

ビアスイッチの実現によるアルゴリズム・ 処理機構融合型コンピューティングの創出



CREST (平成 26 年度採択)
橋本 昌宜
大阪大学大学院情報科学研究科
 Grant 番号: JPMJCR1432

研究の目的、社会的意義

本研究では、IoT (Internet of Things) に代表される組み込み用途において、専用ハードウェア化による高いエネルギー効率、ソフトウェア実装と同等の設計生産性、低コストを実現する新たなアルゴリズム・処理機構融合型コンピューティングを創出し、その実現に不可欠な新ナノデバイスとしてビアスイッチを開発している。

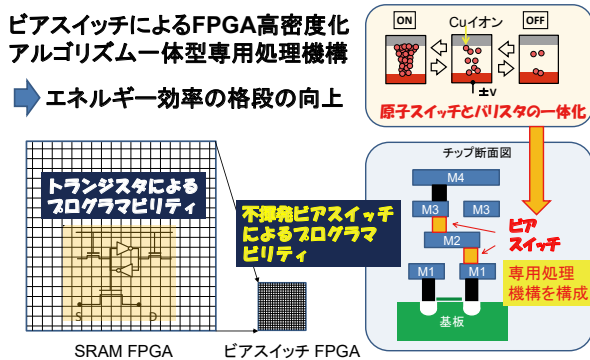


図 1 ビアスイッチ FPGA の概要

本研究では、アルゴリズム・処理機構融合型コンピューティングのハードウェア基盤として、従来 FPGA の性能ボトルネックである SRAM 型スイッチをビアスイッチで置換したビアスイッチ FPGA の開発に取り組んでいる (図 1)。ビアスイッチは配線層に小さなフットプリントで集積できる不揮発スイッチで、FPGA の高密度実装により、エネルギー効率を高めることができる。膨大な計算を要する AI アプリケーションから、間欠動作を行う IoT デバイスまでの広範囲なアプリケーションの高効率実装に貢献する。

顕著な成果

ビアスイッチ

ビアスイッチは原子スイッチとバリスタにより構成される不揮発性ナノスイッチである (図 2) [1]。原子スイッチは電極間に電圧を印加することで銅イオンによる架橋の形成・消失が可逆的に繰り返せる素子である。信号端子と制御端子の間にプログラミング電圧が印加されるとバリスタ

が導通し、原子スイッチにプログラミング電流が流れる。

非晶質シリコンと窒化シリコンの薄膜を用いたバリスタを開発し、 1.1×10^5 という高い電流非線形性を達成した [2]。これにより、原子スイッチのプログラミングに必要なだったアクセストランジスタの排除に成功し、FPGA の高集積化を可能にした。

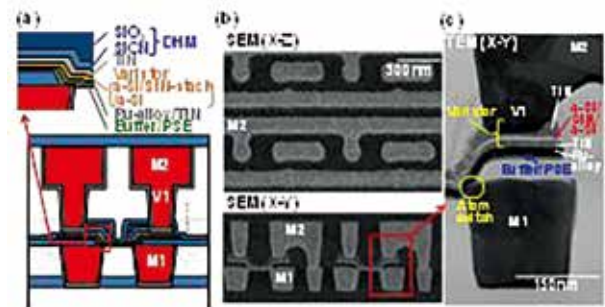


図 2 ビアスイッチ

ビアスイッチクロスバー

65nm の銅配線上に 50×20 のクロスバースイッチを設計および試作し、プログラムと信号伝達の実証を行った [2]。試作した 50×20 クロスバースイッチにおいて、ビアスイッチの特長であるマルチファンアウト含んだプログラムと信号伝達を確認した (図 3)。

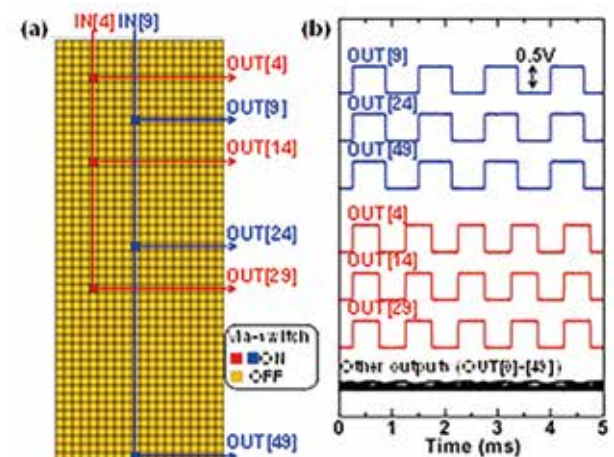


図 3 クロスバーの動作検証

FPGA アーキテクチャ

ビアスイッチ FPGA は CLB (Configurable Logic Block) を敷き詰めた構造を有し、各 CLB は縦横の配線の交点にビアスイッチを配置したクロスバー回路および論理ブロックからなる [3] (図 4)。クロスバー回路では、縦横配線間および配線—論理ブロック間の接続をビアスイッチにより切

り換える。論理ブロックには、LUT (Look-Up Table)、演算器、メモリが含まれる。

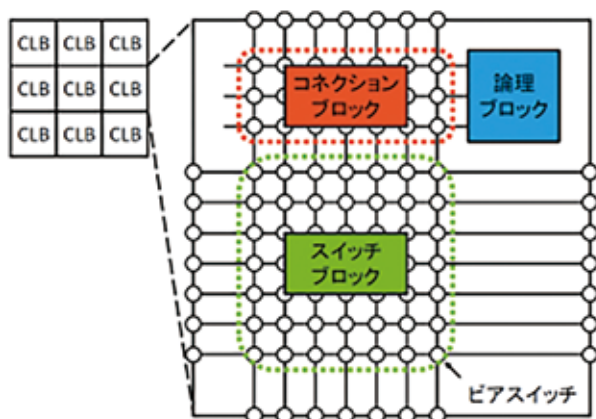


図4 ビアスイッチFPGAの基本構造

ビアスイッチはサイズが $18F^2$ と小さくアクセスラジスタを必要としないため、クロスバー回路に下に論理ブロックを配置することができ、高い実装密度が達成できる。SRAM を用いた FPGA と比較してビアスイッチFPGA のクロスバー回路面積は 26 倍小さく、配線エネルギーが 1 桁程度削減できる見通しを得ている (図 5)。

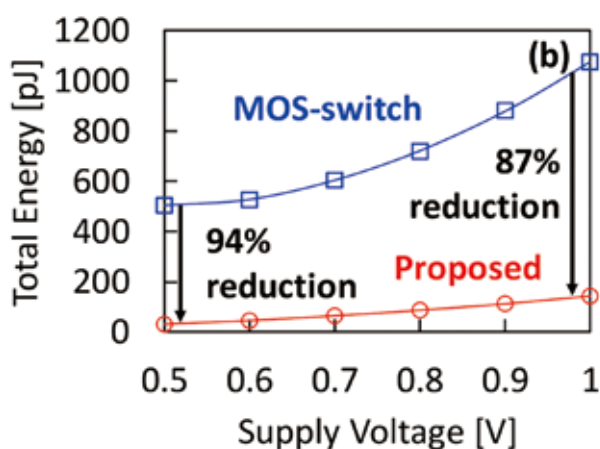


図5 配線で消費するエネルギー比較

将来の展開イメージ

これまで開発してきた FPGA アーキテクチャとデバイスを融合したチップの試作を行っている。ビアスイッチ向け CAD ツールの開発も進んでいる。アルゴリズムを効率的に処理機構として実現する動作合成を活用し、AI から IoT までをカバーするコンピューティング基盤の実用化につなげたい。

参考となる論文情報

- [1] N. Banno, et al., Tech. Digest of IEDM, 2015.
- [2] N. Banno, et al., Tech. Digest of IEDM, 2016.
- [3] H. Ochi, et al., IEEE Trans. VLSI Systems, 26 (12), pp. 2723-2736, Dec. 2018.

研究組織と研究室の URL

橋本昌宜 (大阪大学)

<http://www-ise1.ist.osaka-u.ac.jp/>

杉林直彦 (日本電気)

若林一敏 (日本電気)

小野寺秀俊 (京都大学)

<http://www-lab13.kuee.kyoto-u.ac.jp/>

越智裕之 (立命館大学)

<http://islab.cs.ritsumei.ac.jp/>

密山幸男 (高知工科大学)

<http://is.eng.kochi-tech.ac.jp/>

有機材料、ナノ材料で ニューラルネットワークを創る



さきがけ（平成 27 年度採択）

赤井 恵

大阪大学工学研究科

グラント番号：JPMJPR1521

研究の目的、社会的意義

生体や脳神経細胞の持つ、高効率な消費電力性、適応力、認識力、並列性に学ぶ、自然情報科学やニューロモルフィック科学は、これまでのシステムでは出来なかった課題や役割を解決する新技術です。自然や脳から学んだ計算モデルは一見複雑な最適化や学習をしますが、アルゴリズム構造は単純でそれぞれに特化した単一の機能を持つことが特徴です。まるで脳が部分部分の仕事かしない専用の回路から構成されているのに似ています。複雑でありまいな情報を判断したり、入力に対して次のあるべき出力教えたりする人工知能を、既存の半導体微細加工技術を用いず、新規な材料やデバイスを用いて物理的に創造することを目的として研究をしています。

顕著な成果

本研究では、ニューラルネットワークの学習機能に注目し、空間を自由に配線出来る可塑性を持った有機高分子（ポリマー）材料を用い、機械学習法を用いたニューラルネットワーク回路の作製に取り組みました。何も無い空間に配線を生やす技術は今ありません。本研究で用いる高い導電性を持つポリマーは、単量体（モノマー）溶液の中の指向性の高い重合反応として、まるで神経細胞ニューロンのように溶液内の自由空間をワイヤー状に成長します。ポリマーワイヤーは指定された電極端子間に指向性を持って成長し、その導電性を変化させ保持する「不揮発性の抵抗変化メモリ」として機能します。

【ポリマー配線成長の機構解明と制御】

電解重合をする導電性の溶液内ワイヤー状成長は知られていましたが、その成長機構や制御方法はよく判っていませんでした。ワイヤー成長する導電性ポリマーは幾つかありますが、比較したところ PEDOT:PSS が最も配線の制御性に富むことから、本研究では PEDOT:PSS のワイヤー成長機構を精査し、制御に取り組みました。

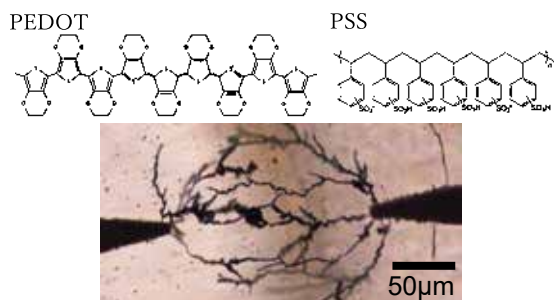


図 1 金電極間に樹状成長する PEDOT:PSS

まず第一の発見は、成長するワイヤー径が成長時に印加する周波数に依存することを見出したことです。電極間を成長するワイヤーは周波数が早いほど、早く伸長し、ワイヤー系は細くなりました。例えば、成長周波数が 100Hz の場合は太さが 10 μm も

あるワイヤーが、10kHz では径 1 μm 以下に、1MHz では 0.1 μm の細いワイヤー成長を確認しました。また、ワイヤーが太い場合には一本から数本のワイヤー同士が接続されるとそれで成長が止まるのですが、ワイヤーが細い場合には電極間に多数本のワイヤーが成長させることが可能であることを発見しました。これは、図 2 に示すように、学習に必須な抵抗変化メモリとして利用可能な大きな変化幅の抵抗変化を実現することに繋がりました。

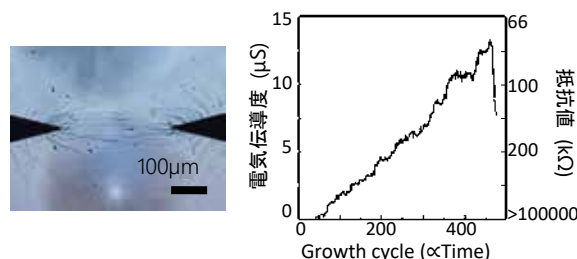


図 2 電極間に多数本成長する PEDOT:PSS ワイヤーと、電気伝導度及び抵抗値の変化

【機械学習を用いたポリマーニューラルネットワークの構築】

ポリマーに学習させながら成長させる為には、ニューラルネットワークプログラムを用います。ポリマーの電気伝導度を計測し、必要なシナプス重みに変更を加える為にポリマー成長信号を印加する必要があります。ポリマー成長信号は 10V 以上の電圧強度を必要とする為、機械的に切り変る電気回路基盤ボードが必要となります。マイコンによって計測値を読みとり、学習プログラムによって電気回路の切り替えを制御しました。図 3 は教師あり単純パーセプトロンアルゴリズムを用いた、4 入力 1 出力 AND OR NAND NOR 論理回路の作成を達成時の、フローチャートとシステムを示しています。これらの基本論理回路ではポリマーは最初的一本から数本の架橋で学習を終えることが分かりました。

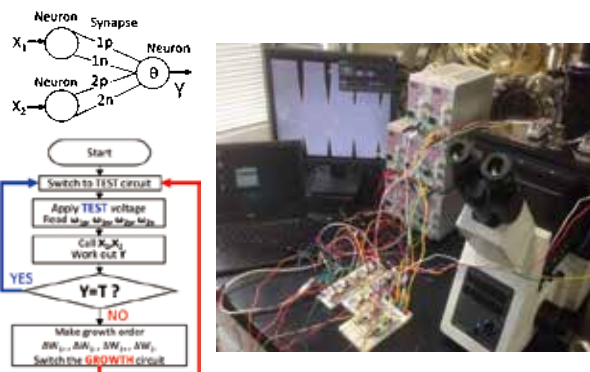


図 3 AND OR 論理回路構築の学習制御システム

次により複雑な情報処理が可能な多数のシナプス結合を持つネットワーク、54 対電極におけるオートエンコーダー回路の構築に取り組みました。オートエンコーダーとは深層学習ニューラルネットワークの大きな発展を促した特徴抽出プリーング層の教師なし学習です。情報の次元をその情報の特徴を保持したままで次元を下げる事が出来ます。ここでは 9 ピクセル 3 文字の特徴抽出に取り組みました。教師がない為、学習には 9 \times 6 の双方向機械学習システムが必要となります。

学習の結果、54 対のポリマーの構築したニューラルネットワークは図 4 に示したように、3 文字の特徴抽出に成功しました。抽出された特徴は毎回異なりますが、そのネットワークを通した場合、一度次元が落されたデータを再度高次元に復元可能です。また、同じ課題をソフトウェアに学習させたものと比較すると、ポリマーオートエンコーダーには重みがゼロのシナプスが圧倒的

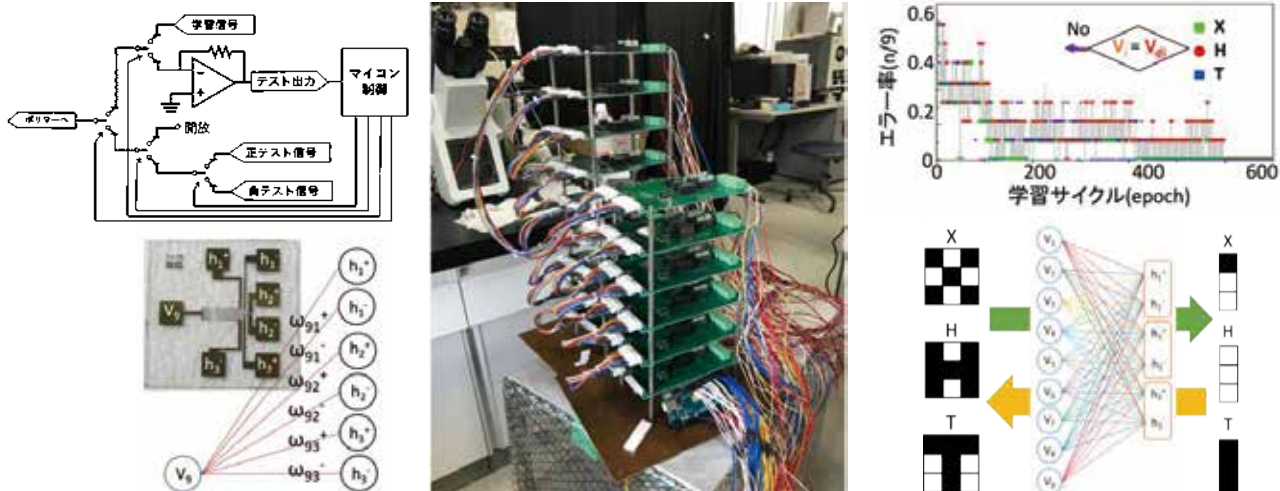


図4 9×6 オートエンコーダー学習制御システムとその学習結果

に多かったことが特徴的でした。成長しにくいポリマーの役割を他が補うことで最小限の資源で求められた情報変換の結果を与えているのです。ポリマーは生体らしい補完型のシステムを構築してみせたとも言えます。

【カーボンナノチューブと分子を用いた生体模倣構造の構築】

上記の研究と並行し、ナノ材料を用いた生体の中の仕組みを模倣する研究を行って来ました。例えば“確率共鳴”とは生体の神経系によく見られ、本来その系が応答不可能な小さな信号の伝達が雑音によって増強される現象です。そこで、分子の発生させる雑音に注目し、カーボンナノチューブ (CNT) 素子にあえて大きな酸化還元が活性な有機分子を吸着させ、分子が周波電子素子の雑音源となりうることを見いだしました。素子内から発生する分子雑音を確率共鳴素子へと応用したところ、約 100 経路から構成される 2 端子多経路確率共鳴電子素子を世界で初めて実現することに成功しています³⁾。

さらにこの分子とカーボンナノチューブから構成されるより大きな乱雑ネットワークが、神経細胞ニューロンの発火信号に類似した自発的スパイク信号を発生することが判りました。さらに系をモデル化することで、これらナノ材料ネットワークの持つ構造と機能が、次世代人工知能として注目を集めているリカレントニューラルネットワークの一つである“リザーバー計算”を構成する可能性を示しました¹⁾。“リザーバー計算”は今、次世代人工知能として大きく注目を集めています。これは小脳の構造から

発展したリザーバー計算では内部の乱雑ネットワークは学習せず、読み出しシナプスのみが学習する特殊なアーキテクチャを持っている為、物理化に際し他のニューラルネットワークに比べ圧倒的な利点を持っているからです。ナノ材料は内部の複雑な情報変換を、学習するポリマー素子は読み出しシナプスとして学習し、この“リザーバー計算”というニューラルネットワークに特有の機能を与える機能を持ちます。これらの材料が、独立した賢く小さな情報処理システムを構成しうる日、それはニューラルネットワークが PC やクラウドから解放されることを意味します。

将来の展開イメージ

研究で用いた PEDOT:PSS は、安価に製造させられ、材料としての制御性や堅牢性も高く、機械学習によって成長させたネットワーク値を保持した抵抗素子として、機器等の中で安定に利用することが可能です。未来の世界には、汎用性はないけれどもエッジユーザーによって簡単に学習させられ、安価に購入出来、それぞれの目的に先鋭化した小さな人工知能が、必ず人々の身近に登場し、生活に深く関与するであろうと考えています。このような未来の物理的情報回路構築の為に基盤技術となるべく、今後も研究開発を続けたいと考えています。

参考となる論文等の情報

- 1) M. Akai-Kasaya, et al., “A Molecular Neuromorphic Network Device consisting of Single-Walled Carbon Nanotubes complexed with Polyoxometalate” Nature Communication., (2018), 9, 2693.
- 2) 赤井恵, 「ポリマーが織り成すニューラルネットワーク」高分子 (2017), 67, 192.
- 3) M. Akai-Kasaya, et al., “Single walled carbon nanotube-based stochastic resonance device with molecular self-noise source” Applied Physics Letters, (2017), 111, 133501.

プレスリリース URL

- <https://phys.org/news/2018-07-brain-function-partly-replicated-nanomaterials.html>
- <https://spectrum.ieee.org/nanoclast/semiconductors/devices/carbon-nanotubes-bring-background-noise-to-computation>

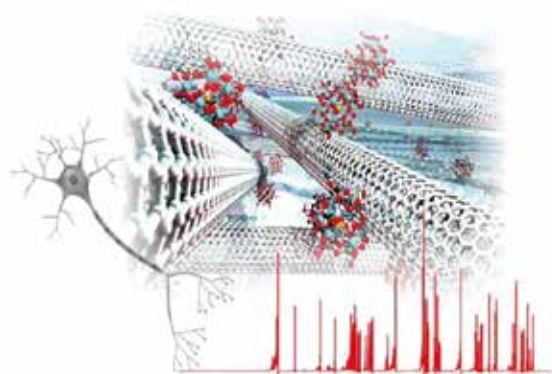
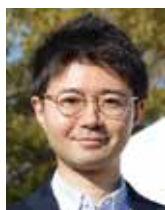


図5 CNT/分子ランダムネットワークのイメージ図と発生するスパイク信号

極薄磁性酸化物中における スピン波位相干渉を用いた多入出力演算素子の開発



CREST / さきがけ (平成 27 年度採択)

後藤 太一

豊橋技術科学大学

グラント番号: JPMJPR1524

研究の目的、社会的意義

近年急激に成長する情報化社会は、より低消費電力、より高速、より小型な電子デバイスを要求していますが、これまでの半導体集積回路の微細化や高集積化による高性能化だけでは、これらの要求に対応しきれない現状にあります。これは、電子を移動することによって得られる「電流」を使う電子デバイスの宿命であり、そもそも電子を移動しないで動作するデバイスが実現できれば、大きな技術革新が期待できます。そこで、本研究では、電子を移動せずとも、電子中の自由度の一つであるスピンの位相を情報キャリアとして伝えるデバイスを作製することで、この現状の打開策を示すことを目指しています。

顕著な成果

スピンの位相は、電気を通さない絶縁体中を波として伝わることができ、スピン波と呼ばれます。これまでのスピン波に関する研究で、スピン波が重なったときに強め合ったり弱め合ったりする位相干渉の現象は確認されていましたが、その演算素子としての機能の実証は不十分でした。また、演算素子の全ての機能を実現するのに不可欠な、否定論理積 (NAND) と否定論理和 (NOR) が実現されていませんでした。

今回の研究では、電気を通さない磁性材料である「磁性絶縁体」として広く知られている磁性ガーネットという材料を、図 1 に示すようなフォークのような形に加工し、3つの枝からスピン波を入力し、接合点で位相干渉させ、幹の部分にその結果を出力することで、否定論理積と否定論理和の演算を実現しました。

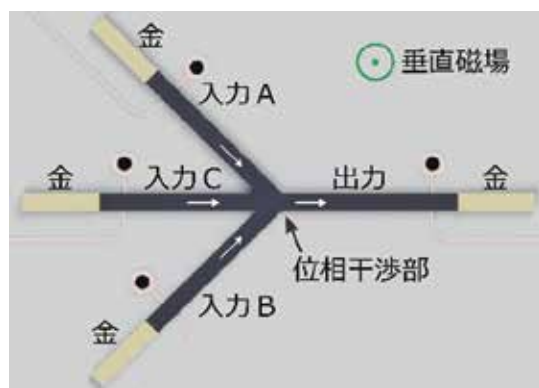


図 1 今回作製した磁性ガーネットで作ったフォーク型のスピン波位相干渉演算素子

演算の結果は、スピン波の強さの情報ではなく、スピン波の位相の情報として、出力できるようにしました。これはつまり、こ

の素子を次々と繋げることが可能になったことを意味し、組み合わせによって、より複雑な機能を作り出せるようになったことを表します。さらに、図 2 に示すように、1つの入力スピン波 (今は入力 C) の位相を変えることで、否定論理積と否定論理和を切り替えることも可能です。

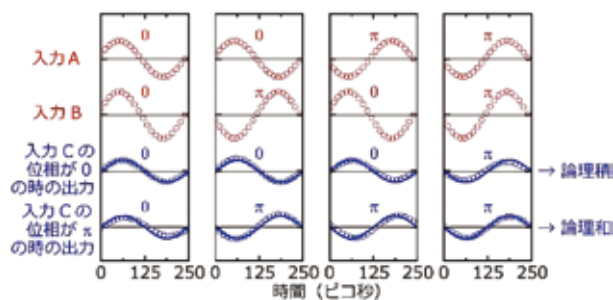


図 2 スピン波位相干渉演算素子の各端子の位相

将来の展開イメージ

今回の研究により、超低消費電力で、多くの入力情報を1箇所一度に同時処理可能な演算素子の実現への道が開けました。今回使ったスピン波は材料の薄膜化や電極の微細化によって、デバイスサイズの小型化が可能なが分かっているため、今回の実験結果を元にした、電気を流さないスピン波集積回路開発が進むと期待できます。

本さきがけ研究をきっかけに、国内材料メーカーとの共同研究がスタートしています。今後、本研究で培った知見および共同研究を、デバイスおよびシステムレイヤーの研究者・技術者・企業との連携を通し、社会実装することを目指します。

参考となる論文等の情報

- 1) N. Kanazawa, T. Goto, K. Sekiguchi, A. B. Granovsky, C. A. Ross, H. Takagi, Y. Nakamura, and M. Inoue, Scientific Reports, 6, 30268 (2016).
- 2) N. Kanazawa, T. Goto, K. Sekiguchi, A. B. Granovsky, C. A. Ross, H. Takagi, Y. Nakamura, H. Uchida, and M. Inoue, Scientific Reports, 7, 7898 (2017).
- 3) T. Yoshimoto, T. Goto, H. Takagi, Y. Nakamura, H. Uchida, C. A. Ross, and M. Inoue, Scientific Reports, 7, 13805 (2017).
- 4) T. Yoshimoto, T. Goto, K. Shimada, B. Iwamoto, Y. Nakamura, H. Uchida, C. A. Ross, and M. Inoue, Advanced Electronic Materials, 4, 1800106 (2018).

プレスリリース URL

<https://www.jst.go.jp/pr/announce/20160722/index.html>

<https://www.jst.go.jp/pr/announce/20170811/index.html>

IoT 時代に向けて新機能材料、強誘電体酸化ハフニウムで切り拓く 超低消費電力トランジスタ・メモリ技術



さきがけ（平成 27 年度採択）
小林 正治
東京大学生産技術研究所
 Grant 番号：JPMJPR1525

研究の目的、社会的意義

IoT 時代では増々多くのコンピューティングデバイスが必要となる。特にエッジデバイスの数は数兆個になるとも試算されており必然的に低消費電力でなければならない。特に環境発電で自律動作させる場合その消費電力は $1 \mu\text{W}$ 以下であることが求められ 10 倍～ 100 倍の低消費電力化が必要となる。本研究では将来の IoT 応用に向けた超低消費電力デバイスを新しい機能性材料である強誘電体 HfO_2 で開拓することをねらっている。

顕著な成果

$1 \mu\text{W}$ 以下の低消費電力 IoT デバイスに向けて必要なデバイス技術を考えるために MCU の消費電力をしてみる（図 1）。IoT デバイスは一般的に間欠動作を行うためにトランジスタのアクティブ率は低い。そのため消費電力は待機時のリーク電力に支配される。このリーク電力を削減するためには大きく二つの方向性が考えられる。一つ目は、トランジスタのオンオフ比を向上させオン時の駆動電流を維持しながらオフ時のリーク電流を削減する方法である。二つ目は、不揮発性メモリを積極的に利用することでモジュールの電源をできる限りオフにしておき、必要なときにはすぐに元の状態に復帰できるノーマリーオフコンピューティング技術である。

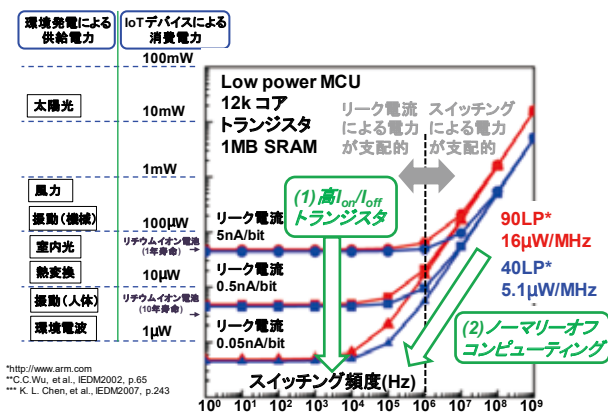


図 1 MCU における消費電力および環境発電電力とトランジスタのスイッチング頻度（アクティブ率）との関係

私はさきがけでの研究提案にあたって、この二つのアプローチがともに強誘電体デバイスで実現できることに思い至った。しかし従来の強誘電体材料は集積 CMOS プロセスとの整合性が低く、またスケーラビリティもよくなかった。その一方で、最近になり強誘電体材料にブレイクスルーがあり、集積 CMOS プロセスですでに成熟した HfO_2 において強誘電性が発見された。そこで本さきがけ研究では強誘電体 HfO_2 を用いて、高オンオフ比を有する急峻サブスレシヨルド係数トランジスタである負性容量トランジスタと、高効率な電源管理と大容量ストレージメモリ応用に向けた強誘電体不揮発性メモリに関する研究開発に取り組んだ。具体的な研究成果を以下で説明する。

1. 強誘電体 HfO_2 をゲート絶縁膜とする負性容量トランジスタ (NCFET) における急峻サブスレシヨルド係数発現のメカニズムの解明と電流オンオフ比の 10 倍向上の実証

負性容量トランジスタ (NCFET) は強誘電体ゲート絶縁膜の負性容量により表面ポテンシャルを増幅させることで、トランジスタのサブスレシヨルド係数を従来の限界値 $60\text{mV}/\text{dec}$ を超えて低減することのできる技術である [1] (図 2)。NCFET のデバイス物理は強誘電体の最も重要な性質である自発分極の反転という観点からは十分に理解されていない。

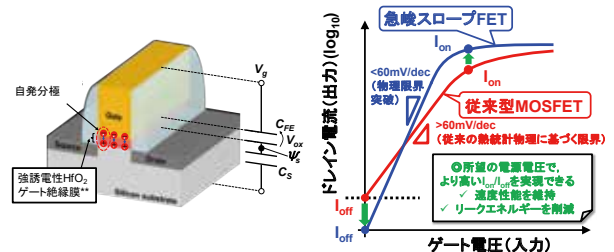


図 2 強誘電体 HfO_2 をゲート絶縁膜としたトランジスタの模式図と急峻サブスレシヨルド係数トランジスタの電流電圧特性

本研究では NCFET における急峻スロープ実現のメカニズムとして、強誘電体の自発分極反転が起こる際に基板に空乏層が生じて、強誘電体ゲート絶縁膜で大きな脱分極効果が生じる過渡現象が原因であることを提唱し実験的に立証した [2]。そして強誘電体 HfO_2 をゲート絶縁膜とする NCFET を実際に設計・試作し、サブスレシヨルド係数～ $20\text{mV}/\text{dec}$ を実現、電流オンオフ比で通常の MOS トランジスタに比べ 10 倍向上することを示した [2] (図 3)。

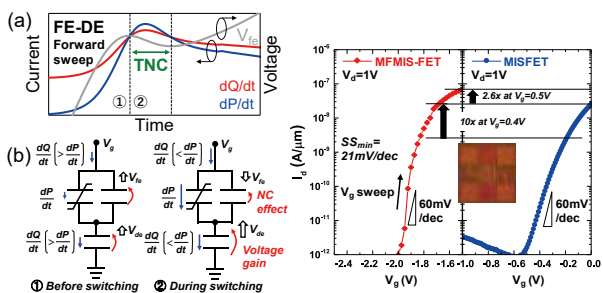


図3 (左) 過渡現象としての負性容量発現のメカニズム、(右) 強誘電体 HfO₂ をゲート絶縁膜とした NCFET の電流電圧特性

2. ノーマリーオフコンピューティングに向けた強誘電体 HfO₂ 不揮発性 SRAM (NVSRAM) の動作実証

従来の MCU のアーキテクチャではモジュールの電源をオフするには SRAM などの揮発メモリの情報を一度フラッシュメモリなどの不揮発メモリに転送し、復帰時にはそのフラッシュメモリから再び揮発メモリにデータを戻すことが必要となる。そのため電源オンオフ前後でレイテンシーと消費電力にオーバーヘッドが生じてしまう。この問題を解決する有効な手段が、従来の SRAM に不揮発性を付加した不揮発性 SRAM (NVSRAM) である。これにより電源オフ時にもデータを SRAM に保持しておくことができ、オーバーヘッドなくモジュールを電源オンオフさせることが可能となる。

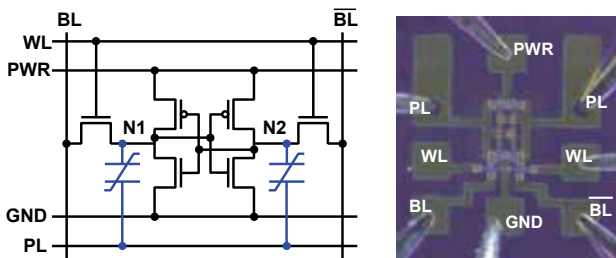


図4 強誘電体 NVSRAM の回路図と実際に強誘電体 HfO₂ キャパシタを集積して試作した NVSRAM の顕微鏡写真

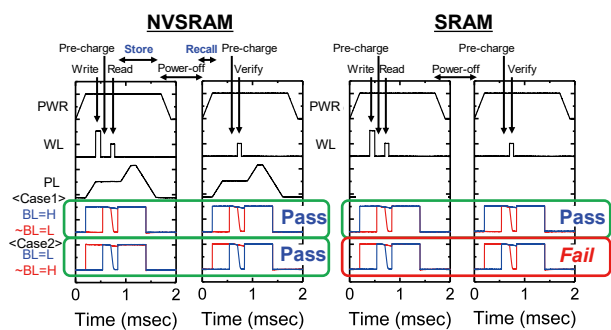


図5 強誘電体 HfO₂ NVSRAM と同チップ上に試作した従来 SRAM のデータ待機・復帰動作の電圧波形

本研究では強誘電体 HfO₂ キャパシタを CMOS SRAM 内の 2 つのノードに一つずつ付加させた強誘電体 NVSRAM を提案した (図 4)。この NVSRAM は十分な動作マージンを確保しつつ、非常に簡易な動作モードと容易な集積化プロセスが可能である。実際に設計を行い強誘電体 HfO₂ キャパシタを集積することで試作を行い、最も重要な電源オンオフ前後のデータの待機・復帰動作のプロトタイプ実証に成功した [3] (図 5)。

3. 強誘電体 HfO₂ トンネル接合 (FTJ) メモリの高い抵抗オンオフ比と多値動作の実証、およびスケラビリティの検討

現在大容量のストレージメモリとして MRAM、PCRAM、ReRAM などの研究開発が進んでいる。これまで強誘電体メモリは大容量ストレージメモリとしては向いていないものとされてきたが近年、2 端子型で大容量化が期待できる強誘電体トンネル接合 (FTJ) メモリが提案された。このメモリデバイスは、電圧を印加して自発分極の向きを反転させることでトンネル障壁高さを変調し、低抵抗と高抵抗状態をスイッチングする新しい抵抗変化型メモリである (図 6)。強誘電体 HfO₂ の発見により、プロセスコストが低く信頼性の高い大容量メモリとして FTJ が期待されている。

本研究では強誘電体 HfO₂ を用いた FTJ が高い抵抗オン

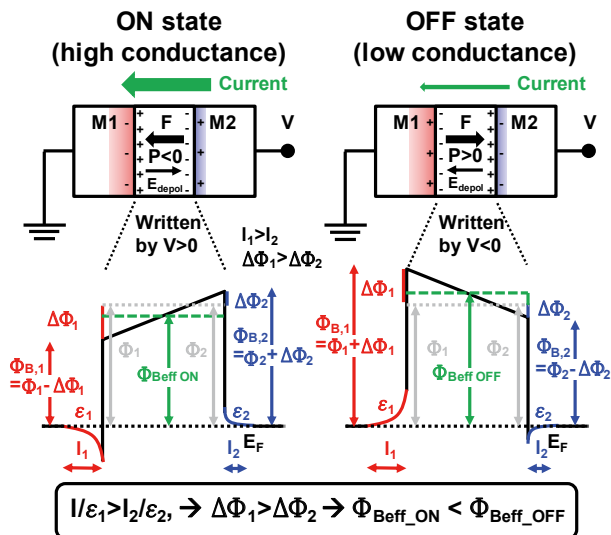


図6 FTJ メモリセルの動作原理を示す模式図とバンド図

オフ比を得るために金属-強誘電体-半導体電極型の FTJ を提案、その設計指針を明らかにした。そしてその設計を実現するために新たに電極置換プロセスを開発、実際に 4nm の強誘電体 HfO_2 で抵抗オンオフ比 30 以上と多値動作の実証に成功した [4] (図 7)。また非平衡グリーン関数法と自己整合ポテンシャルによる電流計算手法を構築。読出し電流・抵抗オンオフ比・保持特性のトレードオフを考慮したうえで、20nm のメモリセル径まで微細化可能であることを明らかにした [5]。

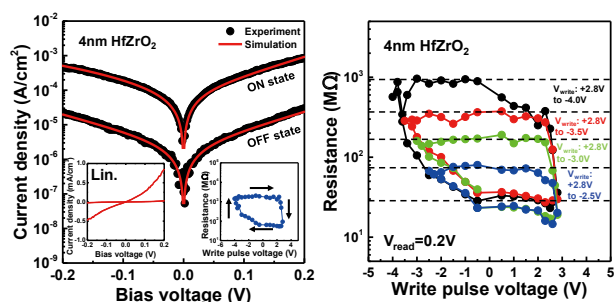


図 7 強誘電体 HfO_2 FTJ のパルス電圧書き込みによる (左) 読出し電流特性、(右) 多値メモリ動作

将来の展開イメージ

本さきかけ研究後も引き続き研究を続け、以下の課題解決に取り組む。NCFET はヒステリシスや動作速度に関する課題を明確にし解決する。NVS RAM に関してはすでに微細 CMOS を用いた設計を進めている。FTJ に関しては信頼性とセレクトの課題を解決する。

以上のトランジスタ・メモリ技術は先端 CMOS だけでなく IoT への普及を目指してローコストなプレーナ型トラン

ジスタへの適用も十分に考えられる。日本の半導体メーカーと共同で超低消費電力集積デバイス技術のブレイクスルーを目指す。その結果として IoT デバイスの超低消費電力化に貢献し、高度な IoT ネットワークが展開され、ビッグデータに基づく社会サービスの充実につながることをねらっている。

参考となる論文等の情報

- [1] Masaharu Kobayashi, Applied Physics Express, 2018, 11 110101.
- [2] Chenji Jin, Kyungmin Jang, Takuya Saraya, Toshiro Hiramoto, and Masaharu Kobayashi International Conference on Electron Device Meeting (IEDM), 2018, pp.723-726.
- [3] Masaharu Kobayashi, Nozomu Ueyama and Toshiro Hiramoto, Symposium on VLSI Technology, 2017, pp.156-157.
- [4] Masaharu Kobayashi, Yusaku Tagawa, Fei Mo, Takuya Saraya, Toshiro Hiramoto, IEEE Silicon Nanoelectronics Workshop, 2018, pp. 29-30.
- [5] Fei Mo, Yusaku Tagawa, Takuya Saraya, Toshiro Hiramoto, and Masaharu Kobayashi, International Conference on Electron Device Meeting (IEDM), 2018, pp. 372-375.

研究室の URL

<http://nano-lsi.iis.u-tokyo.ac.jp/>

さきがけ「ナノエレ」座談会 ～研究領域終了にあたって

「ナノエレ」CREST・さきがけ複合研究領域は2013年度に発足しましたが、さきがけ領域は5.5年間の研究期間を経て本年3月末日に終了いたします。革新的なナノエレクトロニクスの創出に向けて、材料・素材レイヤー、デバイスレイヤー、システム・回路レイヤーそれぞれにおいて最先端のシーズを持つ若手研究者34人が、自身のシーズに閉じこもることなく「レイヤー間融合（インターレイヤー）」を合言葉に研究を展開してきました。本記事では、さきがけ領域終了を振り返って、5名の研究者および横山副研究総括に伺いました。

○アメーバを模倣した計算アーキテクチャの実装からスピントロニクスまで

—最初にご自身のさきがけ研究を簡単にご紹介いただき、さきがけで印象的なことなどお話しいただけますか。

青野 私はアメーバにインスパイアされた計算アーキテクチャであるアメーバモデルをさまざまなハードウェアで実装することを目的にさきがけ研究を行いました。アメーバモデルは組み合わせ最適化問題の解の探索手法として注目を集めています。ただ私の専門はもともとアルゴリズム開発ですので、ハードウェア実装にあたっては材料やデバイス研究者とのレイヤーを超えた連携が必要でした。実際にそのような研究者とのコラボレーションの結果アメーバモデルを実装できる段階まで研究が進んで本当に良かったと思っています。

小林 私は元々企業で研究開発を行っていた半導体技術者でした。今回のさきがけも比較的用途が明確な技術の提案で、ハフニウム酸化物強誘電体を使った超低消費電力トランジスタとメモリ

技術の開発、そのデバイス物理の解明と実証という題材でした。半導体技術に一種の行き詰まりを感じていたこともあり、何か新しいところに乗り出していかないといけない、オープンマインドに研究に取り組みたいという気持ちでさきがけに臨みました。入ってみると、皆さんもそのような感覚を皆さんも共有していたのかなと感じます。

長汐 私はシリコン MOSFET の微細化の際に問題になる短チャネル効果を新しい二次元材料で克服するという目的で研究を進めました。具体的にはグラフェンを用いた FET において単一素子の理想的な性能限界を実証することを目指しました。

さきがけをやってみて驚いたのは研究総括やアドバイザーの視点の広さです。エレクトロニクスをキーワードに幅広い分野の研究があるわけですが、きちんと的確なコメントをされるんですね。そのような姿を見て自分の視野の狭さを痛感しました。そんな経験がさきがけが終わる区切りで、自分の研究の方向性を違った目線から見直す良いきっかけとなったと思います。



座談会の様子（名古屋クラウンホテル）

望月 私は磁性体中にできる磁気スキルミオンを情報担体として新しい磁気メモリを開発するという提案をしました。今思えば提案当初は応用については踏み込んで考えられていなかったなと反省しています。磁性を活用したメモリとしてパブルメモリやレーストラックメモリ等が比較すべき技術として挙げられますが、当初は考察が浅かったです。ですが、さきがけが提供するSciFoS(Science for Society)というプログラムを活用し、企業の方に自身の研究をお話をするうちに、磁気メモリでしかできないこと、強み、弱みなどを踏まえて研究の方向性と向き合えるようになったと思います。

赤井 私は今回有機材料を使って神経細胞を模したニューロモルフィックな集積回路を作るという提案をしました。私は元々表面科学、つまり材料・素材レイヤーに分類される研究をしていました。それらの研究ではイントロによく「こんなデバイスに使える」って書くんです。でも実際にそのデバイスを作る人はまずいない。そんな状況にフラストレーションを感じていました。ですので、さきがけ研究では、思いきって材料からデバイス、そしてシステムへとレイヤーを飛び越えさせていただきました。

ー赤井先生のさきがけという制度自体がレイヤーを飛び越えるきっかけになったというお話が興味深いのですが、さきがけでしかできない研究というのがあるのでしょうか？

赤井 さきがけは「こんなことやっているのかな」という精一杯のアイデアを出してみ、それが採択されるイメージです。逆にいえば採択されなかったらやっていないかもしれない、というくらいチャレンジングな研究をするのがさきがけという場所だと思います。採択されなくてもできる研究だったら、それは通常の研究の延長なんじゃないでしょうか。

横山 さきがけは実績に関係なく、提案が面白ければ採択できるというのが良い点だと思います。

望月 さきがけという制度の特長もそうですが、他の研究会等ではそもそもレイヤーを超えるという研究をする機会がありません。私にとっても、このさきがけでしかできない研究だったと思います。

○レイヤー間融合を生み出す仕組み

ー「レイヤー間融合」というコンセプトが皆さんのチャレンジを促したというお話は大変興味深いです。そもそも「レイヤー間融合」というキーワードはどのように生まれたのでしょうか。

横山 レイヤー間融合というコンセプトは桜井総括のアイデアです。実際にものを生み出すにはそれぞれのレイヤーがつながる必要があるだろうという思想です。CRESTでは1つチームの中でインターレイヤーな研究体制を構築しなさいというイメージでした。さきがけは個人型研究なので少し意味合いは異なりますが、材料・素材、デバイス、回路・システム、どこのレイヤーにいてもいいけど、全体を見なさいというコンセプトで領域を運営していました。さきがけ領域内でレイヤー間融合を実現しようと考えていました。

青野 レイヤー間融合というコンセプトは参画した身にとって

も、成功していたように感じます。レイヤーが異なる人が集まって、聞いたことのない話を聞かされる。すると競り合うわけではなく、「あれ、この人と組めるんじゃない」というような今まで思ったことのないようなアイデアが生まれ、必然的にコラボが成立してしまいうんですよね。

長汐 普段学会では絶対に会うことのないような人と会いますものね。そういう方の考え方を見せてもらったり、逆に自分の考え方を見せてたりということで、多くの人と議論できたのは良い機会でした。

青野 そうそう。違うレイヤーの人の問題設定や制約条件みたいなものは話をしてみないとやっぱり分かりません。何にお金がかかるのかといった基本的なことイメージできないですよね。そうやって話をするなかで、この材料を使うとあそこでアプリケーションが見えそうという感覚が養われた気がします。

小林 私は比較的明確な技術でアーキテクチャなども決まっていたので、新しいレイヤー間融合をどれだけ果たせるか不安でした。ですが、非常に多様な材料研究や応用を目指した研究をしている方々が多かったので、集積デバイスの専門家という立場からアイデアを提供することができて、コラボのきっかけになりました。たとえば宮田先生、岡田先生は二次元材料を研究されていましたが、そこに私が集積化・システム化という観点で、なかなか材料研究者だけではアイデアが出しづらい部分を提供することで、CRESTに採択されました。有機的なコラボでできて良かったなと思います。

望月 レイヤー間融合もそうですが、レイヤー内融合も非常に刺激的でした。スピンに着目した研究者は一期生の安藤先生、アドバイザーの笹川先生などがいらっしゃるのですが、議論してみるととらえ方が全然違うのが分かりました。でもその中から面白いアイデアが生まれました。

赤井 領域会議などに出て思うのは、口先だけの応用とかを話すと本当に厳しい指摘が飛びますね。それは素晴らしい文化だったと思います。

横山 アドバイザーのほとんどが産業界関係者だから厳しかったんでしょうね（笑）

ー産業界との関係という意味ではSciFoSでのお話が興味深かったのですが、具体的にどのような活動をされたのですか？

望月 横山先生やアドバイザーの福島先生に紹介いただいた企業の方にアポをとって自身の研究を紹介してきました。新たな磁性メモリの可能性について話をするわけですが、「なぜフラッシュメモリじゃダメなんだ？」と聞かれて最初は明確な回答ができなくて悔しい思いをしました。研究の方向性を考えるうえで、本当の意味でその技術の強み、弱みをとらえられるようになったときっかけになりました、大学に閉じて研究していたら気づかなかったところだと思います。

長汐 望月先生がSciFoS活動終わってから、領域会議で応用について熱心にお話されているのを見て衝撃を受けたのを覚えています。完全に想定外でした（笑）企業との関係構築という点でいうと、毎年開催している成果報告会には企業の方が多く参加されていました。私自身の研究は非常に基礎的なものでしたが、色々

と関心を持ってもらえて良い機会だったなと感じています。

○これからのナノエレ領域の発展に向けて

青野 レイヤー間融合というコンセプトはエレクトロニクスという分野だから成功したものなのか、それともライフとか他の分野にも展開できるものなののでしょうか。学際的な研究を促すマネジメント手法として展開できるとしたら、より波及効果は大きいですよ。

横山 どうでしょう。いずれの分野でも色々なレイヤーがあり連携をとるのは当然だと思いますが、エレクトロニクス分野は特に連携が必須の分野ということはあるかもしれません。企業内で色々なレイヤーがあり連携がとれるのは当然ですが、違う企業同士での連携も昔からとれていました。良いか悪いかは別として、基礎研究の分野では研究をオープンにするという流れが半導体業界は強かったですね。今は、事業ごと他社に移管したりして、競合することなく棲み分け、あるいは連携しましょうという流れを感じます。

長汐 化学やライフなどの分野だと、シーズがもっとアプリケーションに直結しているかもしれませんね。ある優れた発明が段階を踏まずに出口につながっている印象です。

ー最後に、これから皆さんのシーズやナノエレ領域の研究をさらに飛躍させるのにどのような環境が必要だと思いますか？

赤井 大学にいとやっぱり分野内での横連携に多くの時間を割かれてしまいます。風潮として新しい統合した研究や新しい分野を生み出すことが求められていると感じますが、どこの柱を中心として縦につながっていくと新しい価値があるのか、なかなか探索する余裕がない状況です。学会ではないつながりを生み出すた

めの機能として、CREST・さきがけという制度や国が設定する施策が機能すれば良いと思います。

青野 領域が終了するとさきがけのメンバー全員が揃うことはないのが少し残念ですね。

赤井 領域によっては同窓会を定期的に開催しているようです。でもやはり現役の頃の問題解決への必死さみたいなものは無くなってきてしまいます。同窓会とは異なるより発展的なシステムがあると良いように思います。

青野 自分達も年をとるので、このメンバーに新しい血を取り入れるみたいなこともできるといいよね。

長汐 新陳代謝という意味では、色々なCREST・さきがけがあると思うので、卒業した後も他のCRESTやさきがけにお邪魔してお話させてもらったりとか、そういう機会があると良いなと感じました。アドバイザーを通じて個人的にお話をもらうこともあったのですが、よりシステムティックにできるんじゃないかと。

横山 この領域のメンバーが中心となって、新しい研究領域、研究分野を起こすような活動ができるんじゃないかと考えています。こんなにバラエティに富んだ集団は世界で見てもいないはずなので、ここをベースに次の時代に向けた新たな研究開発の方向性を積極的に発信できたら良いと思います。

ーこの領域では、材料・デバイスの中でもバイオから超伝導まで幅広く学際的な研究が行われていましたし、アプリケーションへの道筋という趣旨でも材料・デバイスからシステム・アプリまで縦の連携も進んでいました。縦にも横にもより多様なつながり方が、融合が進みやすい土壌があるというのがユニークだなと思います。お忙しいところ貴重なお話ありがとうございました。

< 参加者紹介 >



横山 直樹
(株) 富士通研究所 名誉フェロー



赤井 恵
大阪大学大学院工学研究科助教



長汐 晃輔
東京大学大学院工学系研究科准教授



青野 真士
慶應義塾大学環境情報学部准教授



小林 正治
東京大学生産技術研究所准教授



望月 維人
早稲田大学理工学術院先進理工学部教授

〔連絡先〕

戦略研究推進部 グリーンイノベーショングループ
〒102-0076 東京都千代田区五番町7 K's 五番町
TEL:03-3512-3531 FAX:03-3222-2066