

広島大学工学部 教授

廣瀬 全孝

「三次元集積量子構造の形成と知能情報処理への応用」

## 1. 研究実施の概要

### 1.1 基本構想と目標

研究提案書には次のような内容が記されている。

均一サイズで位置制御されたSi量子ドット及び細線構造の形成法、及びこれらを電子のトンネルが可能なように近接して、3次元的に配列する方法を確立する。更に、孤立量子ドット、ドット結合系、Si及び金属細線、3次元集積量子構造に現れる電氣的及び光学的な量子現象を実験及び理論の両面から解析する。ゲート長及びゲート幅共に30-100nmの超微細MOSトランジスタを新たに開発する。これによって、3次元集積量子構造への電気信号の入出力系として超微細MOSトランジスタを量子配線によりマトリクス状に接続した系を利用できるようにする。3次元集積量子構造体内部におけるクーロン・ブロッケイド効果や、量子構造間の電子輸送現象を利用し、学習能力を有する知能情報処理機能体を設計し、そのシステム評価を行う。

### 1.2 研究スタート時点の状況

Si量子ドットをSiO<sub>2</sub>上に自然形成できる可能性をつかんでいた。またドット形成メカニズムの一端は把握していた。しかし、Si量子ドット形成位置制御の見通しは確立できていなかった。孤立Si量子ドットにおける共鳴トンネル効果は観測にかかり始めていた。ドットの帯電状態を検出する素子として30nmゲート長MOSFETを考えたがその実現可能性は理論的には予想できる状況にあった。3次元集積量子構造による知能情報処理システムは基本的なアイデアを検討する段階で、まだ具体像は造り出せていなかった。

### 1.3 本研究プロジェクトで取組んだ研究課題

上記の基本構想実現のための要素技術研究として次の7つのテーマに取り組んだ。

(イ) Si量子ドットの自己組織化形成とドットサイズ及び位置制御

(ロ) 2次元Si量子ドットアレーをフローティングゲートとするメモリトランジスタ

(ハ) ナノメータスケールMOSトランジスタ

(ニ) 原子層制御選択成長によるSi量子細線の形成

(ホ) 表面反応制御によるSi基板上及び絶縁膜上へのメタルドット及びワイヤ形成

(ヘ) 結合量子ドット系における輸送理論

(ト) 3次元集積量子構造による情報処理アーキテクチャ

これらの研究により得られた知識、技術を統合し、新しい知能情報処理システム実現の可能性を明らかにすることを目指した。

#### 1.4 主な研究成果の概要

本研究が最終的に目指すところは、シリコン量子構造を用いて室温動作する知能情報処理機能体を設計する新しい原理を明らかにすることである。また、そのような知能情報処理アーキテクチャの実現を可能にするためにSi量子構造形成技術、素子化技術、微細配線技術及び微弱信号を検出処理できるトランジスタなどの要素技術の研究開発を行った。また、結合量子ドット系の振舞いを取り扱うことのできる量子輸送理論の開発を進めた。

##### (1) Si量子ドットの自然形成メカニズムの解明とドット位置制御法の開発

SiO<sub>2</sub>上でのSi量子ドットの初期核発生はSi-O結合の切断により起る。核成長はSiクラスターへの吸着分子の凝集エネルギーに依存する。核発生密度は、SiO<sub>2</sub>表面を水素化するとSi-OH結合がSi反応前駆体(SiH<sub>2</sub>)と反応し易くなるため劇的に向上することが判った。従って、SiO<sub>2</sub>表面を局所的にSiOH終端すれば、その場所にSiドットを形成できる。水素分圧下STMのPtIrチップにより低エネルギー(10eV)電子ビーム励起によりSiO<sub>2</sub>表面にSiOH結合を形成し、Siドットの二次元配列ができることが示された。

##### (2) Si量子ドットフローティングゲートMOSFETの動作機構

SiO<sub>2</sub>上の自然形成Siドットアレーをフローティングゲート(FG)とするメモリは、既にTiwariらにより提案されているが、ドット密度が不明なため動作機構は未解明。本研究ではドット密度既知のメモリ素子を作製した。MOSキャパシタのC-V特性解析より、FGドット(平均高さ5nm)に安定保持される電子は1個であることを実測した。トランジスタのドレイン電流は正のゲートパルスに対して階段型に減少し、しきい値電圧も対応して階段型にシフトすることを明らかにした。この階段型特性変化は中性量子ドットへの電子のトンネル注入に際して、帯電した隣接量子ドットのクーロン場がトンネル遷移を抑圧するためと解釈できる。

##### (3) 30nmゲート長MOSFETの開発と動作解析

ゲート長26nm迄のトランジスタの室温動作を確認。ショートチャネル効果を抑えるため、ソース・ドレイン接合深さ20nmをSb<sup>+</sup>イオン注入で実現。ゲート酸化膜厚1.6nm、リーク電流は理論値通り。イオン注入アニール時SiO<sub>2</sub>/Si界面にSbがパイルアップする現象をドーパント不動化モデルで説明し、RTA(高速アニール)技術によりこれを回避し、低シート抵抗実現。30nm MOSFETのゲートトンネル電流解析から、リンドーパpoly-Si電極中のリン原子数が有限であり、且つこのリンがゲートサイドウォールにパイルアップして失われるため、ゲートサイドウォールは空乏化することが判った。TEM/EDXでこのことは直接確認され、ゲート不純物の挙動は微細MOSFET設計上重要なパラメータであることが判った。

(4) 多重Si量子ドット構造におけるランダム・テレグラフ・ノイズ (RTN)

厚さ1nmのSiO<sub>2</sub>膜で隔てられた3層のSi量子ドット(平均高さ3.3nm)構造において、ランダム・テレグラフ・ノイズの電流ステップ高さがゲート電圧の指数関数に依存し、またRTN周波数もゲート電圧の指数関数に依存することを見出した。このことは、多重量子ドットを介して作られる電流パス(パーコレーションパス)近傍の中性ドットに電子が捕獲される時、その帯電効果により近傍のパーコレーションパス中のドット間トンネル過程が変調されることに起因すると考えられる。

(5) 三次元集積量子構造による確率的連想処理システムの提案とシステム評価

単電子デバイスの確率的動作を用いた確率的な連想処理アルゴリズムを提案し、単電子トランジスタを用いた回路構成を提案した。また、システムとしての有効性を評価するために、既存CMOS技術を用いてエミュレータLSIを開発し動作確認を行った。更に、量子ドット間のクーロン反発力を利用した連想処理回路を提案し、動作温度向上のために、熱雑音の助けを借りて動作する新しい原理に基づく多重ドット連想処理回路を考案した。従来の量子ドット回路はドット間の容量で決まる静電エネルギーにより動作温度が決まるため、室温動作には0.01aFのオーダの接合容量を必要としたが、新たに提案する多重ドット回路では0.1aFオーダの接合容量でよく、300Kで動作する実デバイスの実現性が極めて高くなった。

### 1.5 各サブグループの研究成果概要

(イ) Si量子ドット自己組織化形成、サイズ・位置制御

(宮崎誠一・広島大学工学部)

モノシラン(SiH<sub>4</sub>)ガスの減圧CVD法によるSi量子ドットの形成において、熱酸化SiH<sub>4</sub>膜上の初期核発生・成長メカニズムを明らかにした。また、SiO<sub>2</sub>表面を局所的に走査プローブによりSiOH結合で終端し、この位置へSi量子ドットを選択形成可能なことを明らかにした。

(ロ) 2次元Si量子ドットアレーをフローティングゲートとするメモリトランジスタ

(香野 淳・福岡大学理学部)

(イ)で得られた成果に基づいて、フローティングゲートに用いる量子ドットメモリトランジスタを開発。Siドットの充放電メカニズムを解明し、ドット当り電子1個を安定保持するメモリ素子を実現。

(ハ) ナノメートルスケールMOSFETの開発と素子分離技術及び極浅接合形成技術

(芝原健太郎、村上秀樹・広島大学ナノデバイスシステム研究センター、広島大学工学部)

トランジスタを100x100nm<sup>2</sup>の素子分離領域に作り込む技術を開発し、少数電子系

の輸送現象をMOSFET特性から解明することを狙っている。100nm素子分離技術は完成。極浅接合を持つゲート長30nm MOSFET動作も確認。

(二) 原子層制御選択成長Si細線形成

(横山 新・広島大学ナノデバイス・システム研究センター)

Si窒化膜原子層成長技術を活用し、SiO<sub>2</sub>でサンドイッチされたSi<sub>3</sub>N<sub>4</sub>層のサイドウォールに線幅20nmのSi細線を形成。バルクSiと同じ伝導度を実現。将来の量子配線として活用できる。

(ホ) 表面反応制御によるSi基板上及び絶縁膜上へのメタルドット及びワイヤ形成

(高萩隆行、坂上弘之、新宮原正三・広島大学工学部)

Si(111)表面をウエハースケールで原子レベル平坦化し、水素終端すると<112>方向にオフしたステップ端にSiH<sub>2</sub>構造が現れる。この位置でAlH(CH<sub>3</sub>)<sub>2</sub>を選択的に分解し、ステップ端に原子層Alワイヤができるが、制御した三次元成長は実現困難であった。

また、SiO<sub>2</sub>上のAl層を2段階陽極酸化して形成される直径15-30nmの微細孔にCu、Niをメッキによって埋め込みメタルワイヤ(長さ50-2000nm)を形成できた。また、Si上のAlの陽極酸化により、直径30nm、高さ12nmのAlドットの六角格子配列を自然形成できた。

(ハ) 結合量子ドット系の理論

(伊澤義雅・広島大学工学部)

相互作用の強い量子構造中の輸送理論を開発した。Keldyshグリーン関数を自己エネルギーと非摂動グリーン関数の関数と見なし、種々の相互作用、構造に対する一般的な場合の解を、相互作用のない解を利用して導出した。この理論により結合量子ドット構造のダイナミックな性質を解析できる。

(ト) 三次元集積量子構造体による知能情報処理

(岩田 穆、森江 隆、永田 真・広島大学工学部)

確率的に動作する単電子回路に有効なアルゴリズムとして「確率的連想法」を考えた。知的連想処理の実現やベクトル量子化の学習においても従来にない優れた能力を持つことをシミュレーションで明らかにした。既存のトランジスタ上にSi量子ドットを配置することにより実現性の高い素子構造を設計した。構造的には少し複雑だが、多重量子ドットによるドット間クーロン反撥力を利用したパターン比較回路を考案し室温動作の可能性を示した。

## 2 . 主な研究成果

(1)論文発表 (国内 15件, 海外 19件)

“著者, 論文名, 掲載誌 (巻, 号, 発行年) 等。”

1. K. Nakagawa, M. Fukuda, S. Miyazaki and M. Hirose, "Self-assembling formation of silicon quantum dots by low pressure chemical vapor deposition", *Mat. Res. Soc. Symp. Proc.*, Vol.452 (1997) pp.243-248.
2. K. Shiba, K. Nakagawa, M. Ikeda, A. Kohno, S. Miyazaki and M. Hirose, "Optical Absorption and Photoluminescence of Self-Assembled Silicon Quantum Dots", *Jpn. J. Appl. Phys.*, Vol.36 (1997) pp.L1279-L1282.
3. S. Shingubara, O. Okino, Y. Sayama, H. Sakaue and T. Takahagi, "Ordered two-dimensional nanowire array formation using self-organized nanoholes of anodically oxidized aluminum", *Jpn. J. Appl. Phys.*, Vol.36 (1997) pp.7791-7795.
4. A. Kohno, M. Ikeda, H. Murakami, S. Miyazaki and M. Hirose, "Fabrication and Characterization of MOS Capacitors with Self-Assembled Silicon Quantum Dots as a Floating Gate", *Mat. Res. Soc. Symp. Proc.*, Vol.452 (1997) p. 243
5. M. Saen, T. Morie, M. Nagata and A. Iwata, "A Stochastic Associative Memory Using Single-Electron Tunneling Devices", *IEICE Transactions on Electronics*, Vol.E81-C, No.1 (1998) pp.30-35.
6. Y. Isawa, N. Matsubara and T. Ohuti, "Shot Noise in Double Barrier Structures", *Solid-State Electronics*, Vol.42, No.7-8 (1998) pp.1515-1521.
7. S. Adachi and Y. Isawa, "Cell Design and Dynamics of Quantum Cellular Automata", *Solid-State Electronics*, Vol.42, No.7-8 (1998) pp.1361-1366.
8. S.A.Ding, M.Ikeda, M.Fukuda, S.Miyazaki and M.Hirose, "Quantum Confinement Effect in Self-Assembled, Nanometer Silicon Dots", *Applied Physics Letters*, Vol.73 (1998) pp.3881-3883.
9. S.Yokoyama, N. Ikeda, K.Kajikawa, Y.Nakashima, "Atomic-Layer Selective Deposition of Silicon Nitride on Hydrogen-Terminated Si Surfaces", *Applied Surface Science*, Vol.130-132 (1998) pp.352-356.
10. T. Hatano, T. Tameshige and Y. Isawa, "New Structures of Quantized Current Plateaus in Semiconductor Turnstile Devices", *Journal of the Physical Society of Japan*, Vol.67, No.11 (1998) pp.3683-3686.
11. K. Shibahara, H. Furumoto, K. Egusa, M. Koh and S. Yokoyama, "Dopant Loss Origins Of Low Energy Implanted Arsenic And Antimony For Ultra Shallow Junction Formation", *Mat. Res. Soc. Symp. Proc.*, Vol.532 (1998) pp.23-28.
12. S. Shingubara, O.Okino, Y.Sayama, H.Sakaue, and T.Takahagi, "Two dimensional nanowire array formation on Si substrate using self-organized nanoholes of anodically oxidized aluminum", *Solid State Electronics*, Vol.43 (1999) pp.1143-1146.
13. Khairurrijal, S.Miyazaki, S.Takagi and M.Hirose, "Analytical Modeling of Metal Oxide Semiconductor Inversion-Layer Capacitance", *Jpn. J. Appl. Phys.*, Vol.38 (1999) pp.L30-L32.
14. Khairurrijal, S.Miyazaki and M.Hirose, "Calculation of Subband States in a Metal-Oxide-Semiconductor Inversion Layer with a Realistic Potential Profile", *Jpn. J. Appl. Phys.*, Vol.38 (1999) pp.1352-1355.
15. Khairurrijal, S.Miyazaki and M.Hirose, "Electron Field Emission from a Silicon Subsurface Based on a Generalized Airy Function Approach", *J. Vac. Sci. & Technol. B*, Vol.17 (1999) pp.306-310.
16. M. Koh, K. Egusa, H. Furumoto, T. Shirakata, E. Seo, K. Shibahara, S.Yokoyama and M. Hirose, "Quantitative Evaluation of Dopant Loss in 5-10 keV As Implantation for Low-Resistive, Ultra Shallow Source/Drain Formation", *Jpn. J. Appl. Phys.*, Vol. 38 (1999) pp.2324-2328.
17. S. Miyazaki, K. Shiba, N. Miyoshi, K. Etoh, A. Kohno and M. Hirose, "Luminescence Study of Self-Assembled, Silicon Quantum Dots", *Mat. Res. Soc. Symp. Proc.* Vol.536 (1999) pp.45-50.
18. S. Yokoyama, Y. Nakashima and K. Ooba, "Atomic-Layer Deposition of Silicon Nitride", *J. Korean Phys. Soc.*, Vol.35 (1999) pp.S71-S75.
19. Y. Isawa and H. Horii, "A Theoretical Approach to Tunneling Processes in Quantum Structures", *J. Phys. Soc. Jpn.*, Vol.68, No.11 (1999) pp.3481-3484.
20. S. Kinoshita, T. Morie, M. Nagata, and A. Iwata, "New Non-Volatile Analog Memory Circuits Using PWM Methods", *IEICE Trans. Electron.*, Vol.E82-C, No.9 (1999) pp.1655-1661.
21. N. Shimizu, M. Ikeda, E. Yoshida, S. Miyazaki and M. Hirose, "Charging States of Si Quantum Dots as Detected by AFM/Kelvin Probe Technique", *Jpn. J. Appl. Phys.*, Vol. 39 (2000) pp.2318-2320.
22. Khairurrijal, W.Mizubayashi, S.Miyazaki and M.Hirose, "Analytical Model of Direct Tunnel Current through Ultrathin Gate Oxides", *J. Appl. Phys.*, Vol.87, No.6 (2000) pp.3000-3005.
23. Khairurrijal, W.Mizubayashi, S.Miyazaki and M.Hirose, "Unified Analytic Model of Direct and Fowler-Nordheim Tunnel Currents through Ultrathin Gate Oxides", *Appl. Phys. Lett.*, Vol.77, No.22 (2000) pp.3580-3582.
24. M. Hirose, W.Mizubayashi, Khairurrijal, M.Ikeda, H.Murakami, A.Kohno, K.Shibahara and S.Miyazaki, "Ultrathin Gate Dielectrics for Silicon Nanodevices", *Superlattices and Microstructures* Vol.27 (2000) p.383.
25. A. Nakajima, T. Yoshimoto, T. Kidera, K. Obata, S. Yokoyama, H. Sunami and M. Hirose, "Atomic-Layer-Deposited Silicon-Nitride/SiO<sub>2</sub> Stacked Gate Dielectrics for Highly Reliable p-Metal-Oxide-Semiconductor Field-Effect Transistors": *Appl. Phys. Lett.*, Vol.77 (2000) pp.2855-2857.
26. Y. Isawa and H. Horii, "Transport through a Metallic Quantum Dot in the Limit of Strong Coulomb Interaction", *J. Phys. Soc. Jpn.*, Vol.69, No.3 (2000) pp.655-658.
27. Y. Isawa and H. Horii, "Co-tunneling Current through a Single Quantum Dot", *J. Phys. Soc. Jpn.*, Vol.69 (2000)

- pp.1253-1254.
28. K. Shibahara, K. Egusa, K. Kamesaki and H. Furumoto, "Improvement in Antimony-Doped UltraShallow Junction Sheet Resistance by Dopant Pileup Reduction at the SiO<sub>2</sub>/Si Interface", Jpn. J. Appl. Phys., Vol.39 (2000) pp.2194-2197.
  29. T. Yamanaka, T. Morie, M. Nagata and A. Iwata, "A Single-Electron Stochastic Associative Processing Circuit Robust to Random Background-Charge Effects and its Structure using Nanocrystal Floating-Gate Transistors", Nanotechnology, Vol.11, No.3 (2000) pp.154-160.
  30. H. Ando, T. Morie, M. Nagata and A. Iwata, "A Nonlinear Oscillator Network for Gray-level Image Segmentation and PWM/PPM Circuits for its VLSI Implementation", IEICE Trans. on Fundamentals of Electronics, Communications and Computer Science, Vol.E83-A, No.2 (2000) pp.329-336.
  31. M. Koh, W. Mizubayashi, K. Iwamoto, H. Murakami, T. Ono, M. Tsuno, T. Mihara, K. Shibahara, S. Miyazaki and M. Hirose, "Limit of Gate Oxide Thickness Scaling in MOSFETs due to Apparent Threshold Voltage Fluctuation Induced by Tunnel Leakage Current", IEEE Trans. Electron Devices, Vol.48, No.2 (2001) pp.259-264.
  32. H. Sakaue, S. Fujiwara, S. Shingubara and T. Takahagi, "Atomic-scale defect control on hydrogen-terminated silicon surface at wafer scale", Appl. Phys. Lett., Vol.78, No.3 (2001) pp.309-311.
  33. S. Miyazaki, M. Ikeda, Y. Yoshida, N. Shimizu and M. Hirose, "Nucleation Site Control in Self-Assembling Si Quantum Dots on Ultrathin SiO<sub>2</sub>/c-Si", Proc. 25th Intern. Conf. on the Physics of Semiconductors (Osaka, 2001) to be published.
  34. S. Kinoshita, T. Morie, M. Nagata and A. Iwata, "A PWM Analog Memory Programming Circuit for Floating-Gate MOSFETs with 75us Programming Time and 11b Updating Resolution", to be published in IEEE J. Solid-State Circuits, 2001.

(2) 口頭発表

招待, 口頭講演 (国内75件, 海外8件)

1. A. Kohno, H. Murakami, M. Ikeda, S. Miyazaki and M. Hirose, "Electron Charging to Silicon Quantum Dots as a Floating Gate in MOS Capacitors", Extended Abstracts of the 1997 International Conference on Solid State Devices and Materials (Hamamatsu, September 1997).
2. S. Shingubara, O. Okino, H. Sakaue, and T. Takahagi, "Ordered two dimensional nanowire array formation using self-organized nanoholes of anodically oxidized aluminum", 1997 International Microprocess and Nanotechnology Conf. (Nagoya, July 1997).
3. Y. Isawa, N. Matsubara, "Shot noise in double barrier structures", Intern. Workshop on Nano-Physics and Electronics (Tokyo, September 1997).
4. H. Sakaue, Y. Katsuda, S. Shingubara and T. Takahagi, "Al Nano-Structure Formation using Selective Reactivity of Step/Terrace Structure of Hydrogen-terminated Si(111) Surface", The 4th International Symposium on Atomically Controlled Surfaces and Interfaces (Tokyo, October 1997).
5. A. Kohno, S. Miyazaki, H. Murakami, M. Ikeda and M. Hirose, "Electron Charging to a Silicon-Quantum-Dots Floating Gate in MOS Structures", the 3rd Intern. Workshop on Quantum Functional Devices (Maryland, November 1997).
6. M. Koh, K. Egusa, H. Furumoto, K. Shibahara, S. Yokoyama and M. Hirose, "Quantitative Evaluation of Dopant Loss in Low Energy As Implantation for Low-Resistive, Ultra Shallow Source/Drain Formation", Extended Abstracts of the 1998 Int. Conf. Solid State Devices and Materials (Hiroshima, September 1998).
7. K. Ooba, Y. Nakashima, A. Nakajima and S. Yokoyama, "Self-Limiting Atomic-Layer Selective Deposition of Silicon Nitride by Temperature-Controlled Method", Extended Abstracts of the 1998 Int. Conf. Solid State Devices and Materials (Hiroshima, September 1998).
8. S.A. Ding, M. Ikeda, M. Fukuda, S. Miyazaki and M. Hirose, "Quantum Confinement Effect in Self-Assembled, Nanometer Silicon Dots", Extended Abstracts of the 1998 Int. Conf. Solid State Devices and Materials (Hiroshima, September 1998).
9. A. Kohno, H. Murakami, M. Ikeda, H. Nishiyama, S. Miyazaki and M. Hirose, "Single Electron Charging to a Si Quantum Dot Floating Gate in MOS Structures", Extended Abstracts of the 1998 Int. Conf. Solid State Devices and Materials (Hiroshima, September 1998).
10. H. Sakaue, T. Tanaka, S. Fujiwara, S. Shingubara and T. Takahagi, "Wafer-Scale Self-Organization of Periodic Step/Terrace Structure on Hydrogen-Terminated Si Surface", Extended Abstracts of the 1998 Int. Conf. Solid State Devices and Materials (Hiroshima, September 1998).
11. T. Yamanaka, T. Morie, M. Nagata and A. Iwata, "A Stochastic Associative Memory Using Single-Electron Devices and Its Application to Digit Pattern Association", Extended Abstracts of the 1998 Int. Conf. Solid State Devices and Materials (Hiroshima, September 1998).
12. S. Yokoyama, Y. Nakashima and K. Ooba, "Atomic-Layer Deposition of Silicon Nitride", International Union of Materials Research Society, 4th International Conference on Electronic Materials (Cheju, October 1998).
13. M. Koh, K. Iwamoto, W. Mizubayashi, K. Murakami, T. Ono, M. Tsuno, T. Mihara, K. Shibahara, S. Yokoyama, S. Miyazaki, M.M. Miura and M. Hirose, "Threshold Voltage Fluctuation Induced by Direct Tunnel Leakage Current through 1.2-2.8 nm Thick Gate Oxides for Scaled MOSFETs", Technical Digest of International Electron Devices Meeting (San Francisco, December 1998).

14. H. Ando, T. Morie, M. Nagata and A. Iwata, "Oscillator Networks for Image Segmentation and their Circuits using Pulse Modulation Methods", 5th International Conference on Neural Information Processing (Kitakyushu, October 1998).
15. T. Takahagi, S. Shingubara and H. Sakaue, "Wet Preparation of Atomic-Scale Defect-Free Hydrogen-Terminated Si Wafer Surface", 196th Meeting of the Electrochemical Society (Honolulu, 1999)(Invited).
16. S. Miyazaki, H. Murakami, M. Ikeda, E. Yoshida, A. Kohno and M. Hirose, "Self-Assembling of Silicon Quantum Dots and Its Application to Floating Gate Memory", Intern. Microprocesses and Nanotechnology Conf. (Yokohama, July 1999)(invited).
17. H. Sakaue, S. Fujiwara, H. Nakanishi, S. Shingubara and T. Takahagi, "Perfect Control of Hydrogen-Terminated Silicon Wafer Surface", 9th International Conf. on Production Engineering (Osaka, August 1999).
18. H. Ando, M. Miyake, T. Morie, M. Nagata and A. Iwata, "A Nonlinear Oscillator Network Circuit for Image Segmentation with Double-threshold Phase Detection", 9th International Conference on Artificial Neural Networks (Edinbara, September 1999).
19. T. Yamanaka, T. Morie, M. Nagata and A. Iwata, "A Stochastic Association Circuit Using PWM Chaotic Signals", Extended Abstracts of the 1999 Int. Conf. Solid State Devices and Materials (Tokyo, September 1999).
20. K. Shibahara, K. Egusa and Koji Kamesaki, "Improvement in Sheet Resistance of Sb-Doped Ultra Shallow Junction by Dopant Pileup Reduction at the SiO<sub>2</sub>/Si Interface", Extended Abstracts of the 1999 Int. Conf. Solid State Devices and Materials (Tokyo, September 1999).
21. Khairurrijal, W. Mizubayashi, S. Miyazaki and M. Hirose, "Unified Model of Tunnel Current through Nanometer-Thick Gate Oxides", 1st Intern. Workshop on Dielectric Thin Films for Future ULSI Devices: Science and Technology (Tokyo, October 1999).
22. M. Hirose, "Ultrathin Gate Dielectrics for Silicon Nanodevices", Extended Abstracts of Surfaces and Interfaces of Mesoscopic Devices 1999 (Hawaii, December 1999)(invited).
23. T. Morie, T. Matsuura, S. Miyata, T. Yamanaka, M. Nagata and A. Iwata, "Quantum Dot Circuits Measuring Hamming Distance for Associative Memory", Extended Abstracts of Surfaces and Interfaces of Mesoscopic Devices 1999 (Hawaii, December 1999).
24. S. Miyazaki, Y. Yoshida, Y. Hamamoto and M. Hirose, "Nucleation Site Control in Self-Assembling of Silicon Quantum Dots on Ultrathin SiO<sub>2</sub>/c-Si", Intern. Symp. on Surface Science for Micro- and Nano-Device Fabrication (Tokyo, 1999).
25. M. Hirose, Khairurrijal, M. Ikeda, H. Murakami, A. Kohno, T. Morie and S. Miyazaki, "Tunneling in Ultrathin Gate Oxides and Related Properties of Silicon Nanodevices", 2000 IEEE Silicon Nanoelectronics Workshop (Hawaii, June 2000) (invited).
26. A. Kohno, H. Murakami, M. Ikeda, H. Nishiyama, S. Miyazaki and M. Hirose, "Transient Characteristics of Electron Charging in Si-Quantum-Dot Floating Gate MOS Memories", Extended Abstracts of the 2000 Int. Conf. Solid State Devices and Materials (Sendai, August 2000).
27. H. Murakami, T. Mihara, S. Miyazaki and M. Hirose, "Etch Damage of n+Poly-Si Gate Side Wall as Evaluated by Gate Tunnel Leakage Current", Extended Abstracts of the 2000 Int. Conf. Solid State Devices and Materials (Sendai, August 2000).
28. T. Matsuura, T. Morie, M. Nagata and A. Iwata, "A Multi-Quantum-Dot Associative Circuit Using Thermal-Noise Assisted Tunneling", Extended Abstracts of the 2000 Int. Conf. Solid State Devices and Materials (Sendai, August 2000).
29. H. Ando, T. Morie, M. Miyake, M. Nagata and A. Iwata, "Image Object Extraction using Resistive-Fuse and Oscillator Networks and a Pulse-Modulation Circuit for their LSI Implementation", Extended Abstracts of the 2000 Int. Conf. Solid State Devices and Materials (Sendai, August 2000).
30. T. Morie, T. Matsuura, M. Nagata and A. Iwata, "Quantum Dot Structures Measuring Hamming Distance for Associative Memories", 4th International Workshop on Quantum Functional Devices (Kanazawa, November 2000) (invited).
31. 宮崎誠一, 福田昌俊, 柴 和利, 中川和之, 廣瀬全孝, 香野 淳 "Si 量子ドットの自己組織化形成と室温量子物性" 電子情報通信学会 電子デバイス研究会 (広島, 1997年3月).
32. 柴 和利, 中川和之, 香野 淳, 宮崎誠一, 廣瀬全孝 "自己組織化形成したシリコン量子ドットからのフォトルミネッセンス" 1997年春期第44回応用物理学関係連合講演会 (船橋, 1997年3月).
33. 福田昌俊, 中川和之, 池田弥央, 浜本幸昌, 香野 淳, 宮崎誠一, 廣瀬全孝 "シリコン量子ドット二重障壁構造における室温共鳴トンネル伝導の評価" 1997年春期第44回応用物理学関係連合講演会 (船橋, 1997年3月).
34. 中川和之, 福田昌俊, 森野航一, 柴 和利, 香野 淳, 宮崎誠一, 廣瀬全孝 "自己組織化形成した Si 量子ドットの電子状態" 1997年春期第44回応用物理学関係連合講演会 (船橋, 1997年3月).
35. 沖野修, 坂上弘之, 新宮原正三, 高萩隆行, "Al 陽極酸化法を用いた極微細線構造の自己組織的形成" 1997年春期第44回応用物理学関係連合講演会 (船橋, 1997年3月).
36. 高萩隆行, 小永田忍, 立花和善, 勝田義彦, 新宮原正三, 坂上弘之, "水素終端 Si 表面へのステップ/テラス周期構造の自己組織化形成" 1997年春期第44回応用物理学関係連合講演会 (船橋, 1997年3月).
37. 小野山仁, 伊澤義雅, "2準位原子と単一フォトンモードの相互作用系の動力学" 日本物理学会 (名古屋, 1997年3月).
38. 足立 進, 伊澤義雅, "量子セル・オートマトンのセルデザインとダイナミクス" 日本物理学会 (名

- 古屋, 1997年3月).
39. 伊澤義雅, 為重貴志, “量子ドットの動的現象に対する断熱近似とその拡張” 日本物理学会 (名古屋, 1997年3月).
  40. 堀井秀人, 伊澤義雅, 高根美武, “二重障壁構造におけるクーロン・ブロックードとジョセフソン効果の競合” 日本物理学会 (名古屋, 1997年3月).
  41. 佐圓真, 森江隆, 永田真, 岩田穆, “単電子トンネルデバイスを用いた確率論的連想メモリ” 電子情報通信学会 ソサイエティ大会 (東京, 1997年9月).
  42. 池田弥央, 村上秀樹, 香野 淳, 宮崎誠一, 廣瀬全孝 “Si 裏子ドットフローティングゲート MOS キャパシタの電荷保持特性” 1997年秋季第58回応用物理学会学術講演会 (秋田, 1997年10月).
  43. 村上秀樹, 池田弥央, 香野 淳, 宮崎誠一, 廣瀬全孝 “Si 裏子ドットフローティングゲートを有する MOS キャパシタの特性評価” 1997年秋季第58回応用物理学会学術講演会 (秋田, 1997年10月).
  44. 長谷川徹, 伊澤義雅, “ダブルドットのコンダクタンス振動” 日本物理学会 1997年秋の分科会 (神戸, 1997年10月).
  45. 為重貴志, 伊澤義雅, “量子ドットの動的現象に対する数値解析” 日本物理学会 1997年秋の分科会 (神戸, 1997年10月).
  46. 古本浩章, 芝原健太郎, 江草和彦, 黄明植, 横山新, 芝原健太郎, “低エネルギー-Sb<sup>+</sup>イオン注入層のパイルアップ形成過程” 1997年秋季第58回応用物理学会学術講演会 (秋田, 1997年10月).
  47. S. A. Ding, 福田昌俊, 池田弥央, 浜本幸昌, 香野 淳, 宮崎誠一, 廣瀬全孝 “Quantum Confinement Effect in Si Quantum dot as Confirmed by High-resolution X-ray Photoemission Spectroscopy (HR-XPS)” 1998年春期第45回応用物理学関係連合講演会 (東京, 1998年3月).
  48. 池田弥央, 村上秀樹, 西山秀樹, 香野 淳, 宮崎誠一, 廣瀬全孝 “Si 量子ドットフローティングゲート MOS キャパシタの電子注入特性” 1998年春期第45回応用物理学関係連合講演会 (東京, 1998年3月).
  49. 香野 淳, 池田弥央, 村上秀樹, 福田昌俊, 宮崎誠一, 廣瀬全孝 “Si 量子ドットフローティングゲートを有する MOS キャパシタの電流-電圧特性” 1998年春期第45回応用物理学関係連合講演会 (東京, 1998年3月).
  50. 香野 淳, 池田弥央, 村上秀樹, 福田昌俊, 宮崎誠一, 廣瀬全孝 “Si 量子ドットフローティングゲートへの光電子注入” 1998年春期第45回応用物理学関係連合講演会 (東京, 1998年3月).
  51. 岩本邦彦 “1-2nm 極薄ゲート酸化膜上でのナノオーダー超微細 Poly-Si ゲート加工” 1998年春期第45回応用物理学関係連合講演会 (東京, 1998年3月).
  52. 沖野修, 坂上弘之, 新宮原正三, 高萩隆行, “シリコン基板状への Al 陽極酸化法による極微細線構造の自己組織的生成” 1998年春期第45回応用物理学関係連合講演会 (東京, 1998年3月).
  53. 白方 徹, 古本浩章, 背尾英助, 黄明植, 横山新, 芝原健太郎, “低エネルギー-As, Sb イオン注入を用いた 0.1 $\mu$ m nMOSFET のデバイス特性” 1998年春期第45回応用物理学関係連合講演会 (東京, 1998年3月).
  54. 古本浩章, 江草和彦, 黄明植, 横山新, 芝原健太郎, “低エネルギー-As+イオン注入におけるドーパント損失評価” 1998年春期第45回応用物理学関係連合講演会 (東京, 1998年3月).
  55. 木下茂雄, 森江 隆, 永田 真, 岩田 穆 “PWM 信号を用いた不揮発性アナログメモリ回路” 電子情報通信学会集積回路研究会 (盛岡, 1998年8月).
  56. 香野淳, 池田弥央, 村上秀樹, 西山秀樹, 宮崎誠一, 廣瀬全孝 “Si 量子ドットフローティングゲート MOS 構造におけるドットへの電子注入及び電荷保持特性” 1998年秋季第59回応用物理学会学術講演会 (広島, 1998年9月).
  57. Khairurrijal, A. Kohno, S. Miyazaki and M. Hirose, “Analytical Model of MOS Inversion-Layer Capacitance”, 1998年秋季第59回応用物理学会学術講演会 (広島, 1998年9月).
  58. 山中登志夫, 森江隆, 永田真, 岩田穆 “単電子動作による確率的連想回路” 電子情報通信学会 情報・システムソサイエティ大会 (山梨, 1998年9月).
  59. 堀井秀人, 伊澤義雅, “クーロンブロックード領域における Sequential, Resonant トンネルと Co-tunneling” 日本物理学会 1998年秋の分科会 (那覇, 1998年9月).
  60. 松原範明, 伊澤義雅, “ノイズの空間依存性と空間相関” 日本物理学会 1998年秋の分科会 (那覇, 1998年9月).
  61. 高坂誠二, 伊澤義雅, “量子セル・オートマトン(QCA)の動特性” 日本物理学会 1998年秋の分科会 (那覇, 1998年9月).
  62. 岩本邦彦, 黄明植, 水林亘, 村上秀樹, 三原竜善, 小野剛史, 芝原健太郎, 宮崎誠一, 廣瀬全孝 “極薄ゲート酸化膜を有する MOSFET のしきい値電圧揺らぎ” 1999年春期第46回応用物理学関係連合講演会 (野田, 1999年3月).
  63. Khairurrijal, W. Mizubayashi, A. Kohno, S. Miyazaki and M. Hirose, “Analytical Modeling of Direct Tunnel Current through Sub-4nm Ultrathin Gate Oxides”, 1999年春期第46回応用物理学関係連合講演会 (野田, 1999年3月).
  64. 水林亘, 黄明植, 岩本邦彦, 福田昌俊, 村上秀樹, 小野剛史, 三原竜善, 香野淳, 芝原健太郎, 横山新, 宮崎誠一, 廣瀬全孝 “極薄ゲート酸化膜を有する MOSFET におけるゲートトンネルリーク電流” 1999年春期第46回応用物理学関係連合講演会 (野田, 1999年3月).
  65. 浜本幸昌, 吉田英司, 高岡竜太, 香野淳, 宮崎誠一, 廣瀬全孝 “自己組織化 Si 量子ドットの選択成長” 1999年春期第46回応用物理学関係連合講演会 (野田, 1999年3月).
  66. 吉田英司, 浜本幸昌, 高岡竜太, 香野淳, 宮崎誠一, 廣瀬全孝 “SiO<sub>2</sub> 表面における自己組織化形成 Si 量子ドットの核密度制御” 1999年春期第46回応用物理学関係連合講演会 (野田, 1999年3月).

67. 清水尚司, 池田弥央, 吉田英司, 香野淳, 宮崎誠一, 廣瀬全孝 " AFM/ケルビンプローブによる Si 量子ドットの帯電状態評価 " 1999 年春期第 46 回応用物理学関係連合講演会 (野田, 1999 年 3 月).
68. 村上秀樹, 池田弥央, 西山秀樹, 香野淳, 宮崎誠一, 廣瀬全孝 " ゲート酸化膜中に Si 量子ドットを有する MOS 構造の電位分布 " 1999 年春期第 46 回応用物理学関係連合講演会 (野田, 1999 年 3 月).
69. 西山秀樹, 池田弥央, 村上秀樹, 岩本邦彦, 香野淳, 宮崎誠一, 廣瀬全孝 " Si 量子ドットフローティングゲート MOSFET のメモリ特性 " 1999 年春期第 46 回応用物理学関係連合講演会 (野田, 1999 年 3 月).
70. 香野淳, 池田弥央, 村上秀樹, 西山秀樹, 宮崎誠一, 廣瀬全孝 " Si 量子ドットフローティングゲート MOS 構造における保持電荷放出特性 " 1999 年春期第 46 回応用物理学関係連合講演会 (野田, 1999 年 3 月).
71. 沖野修, 坂上弘之, 新宮原正三, 高萩隆行, " Al 陽極酸化膜を用いた金属ナノワイヤーアレイの作製と評価 " 1999 年春期第 46 回応用物理学関係連合講演会 (野田, 1999 年 3 月).
72. 大場健二, 中島安理, 横山新, " Si 上と SiO<sub>2</sub> 上における Si 窒化膜の選択成長 " 1999 年春期第 46 回応用物理学関係連合講演会 (野田, 1999 年 3 月).
73. 中西裕孝, 坂上弘之, 新宮原正三, 高萩隆行 " 傾斜研磨による Si(111)表面終端構造の二次元配列制御 " 1999 年秋期第 60 回応用物理学学会学術講演会 (神戸, 1999 年 9 月).
74. Khairurrijal, W. Mizubayashi, H. Murakami, S. Miyazaki and M. Hirose, "Direct Tunnel Current through Ultrathin Gate Oxides", 1999 年秋期第 60 回応用物理学学会学術講演会 (神戸, 1999 年 9 月).
75. 池田弥央, 吉田英司, 西山秀樹, 村上秀樹, 香野淳, 宮崎誠一, 廣瀬全孝 " Si 量子ドットフローティングゲートへの電子注入特性 " 2000 年春期第 47 回応用物理学関係連合講演会 (東京, 2000 年 3 月).
76. 吉田英司, 清水尚司, 杉岡繁, 村上秀樹, 宮崎誠一, 廣瀬全孝 " 自己組織化形成 Si 量子ドットへの核形成位置制御 " 2000 年春期第 47 回応用物理学関係連合講演会 (東京, 2000 年 3 月).
77. 高岡竜太, 吉田英司, 村上秀樹, 宮崎誠一, 廣瀬全孝 " 自己組織化 Si 量子ドットの選択成長 " 2000 年春期第 47 回応用物理学関係連合講演会 (東京, 2000 年 3 月).
78. 中西裕孝, 坂上弘之, 新宮原正三, 高萩隆行 " 水素終端 Si(111)表面の選択的化学反应を利用した Al 細線形成 " 2000 年春期第 47 回応用物理学関係連合講演会 (東京, 2000 年 3 月).
79. 村上泰彦, 坂上弘之, 新宮原正三, 高萩隆行 " アルミニウムドット六角格子配列の自己組織形成 " 2000 年春期第 47 回応用物理学関係連合講演会 (東京, 2000 年 3 月).
80. 中西裕孝, 坂上弘之, 新宮原正三, 高萩隆行 " 水素終端 Si(111)表面の選択的化学反应を利用した Al 構造体形成 " 2001 年春期応用物理学関係連合講演会 (東京, 2001 年 3 月).
81. 高岡竜太, 杉岡 繁, 村上秀樹, 宮崎誠一, 廣瀬全孝 " 自己組織化量子ドットの核形成位置制御 " 2001 年春期応用物理学関係連合講演会 (東京, 2001 年 3 月).
82. 杉岡 繁, 高岡竜太, 村上秀樹, 宮崎誠一, 廣瀬全孝 " 自己組織化形成 Si 量子ドットの選択形成 " 2001 年春期応用物理学関係連合講演会 (東京, 2001 年 3 月).
83. 香野 淳, 池田弥央, 村上秀樹, 宮崎誠一, 廣瀬全孝 " Si 量子ドットフローティングゲート MOS メモリの保持特性 " 2001 年春期応用物理学関係連合講演会 (東京, 2001 年 3 月).
84. 磯野俊介, 高岡竜太, 村上秀樹, 宮崎誠一, 廣瀬全孝 " Si 量子ドット/SiO<sub>2</sub> 多層構造における電子輸送 " 2001 年春期応用物理学関係連合講演会 (東京, 2001 年 3 月).

ポスター発表 (国内 2 件, 海外 0 件)

1. S. Adachi and Y. Isawa, "Cell design and dynamics of quantum cellular automata", Intern. Workshop on Nano-Physics and Electronics (Tokyo, September 1997).
2. Khairurrijal, W. Mizubayashi, S. Miyazaki and M. Hirose, "Modeling of Direct Tunnel Current through Ultrathin Gate Oxides", 1998 年度第 6 回特別研究会「極薄シリコン酸化膜の形成・評価・信頼性」(御殿場, 1999 年 1 月).

(3)特許出願 (国内 2 件, 海外 1 件)

国内

1. 廣瀬全孝, 宮崎誠一, 香野 淳 " 量子構造体を用いた半導体記憶装置 " 特願平9-248558号, 1997年9月12日.
2. 森江 隆, 岩田 穆, 永田 真, 山中登志夫, 松浦知宏 " ナノスケール情報処理構造体 " 特願2000-131633, 2000年4月28日.

海外

森江 隆, 岩田 穆, 永田 真, 山中登志夫, 松浦知宏 " 情報処理構造体 " PCT/JP01/02469, 2001年3月27日, EPO, カナダ, 中国, 韓国, シンガポール, 米国.

(4)受賞等

受賞

第57回中国文化賞受賞