

山崎 聡

(独)産業技術総合研究所エネルギー技術研究部門・主幹研究員

## 超低損失パワーデバイス実現のための基盤構築

### §1. 研究実施の概要

平成 22 年度(22 年 10 月～23 年 3 月)は本プロジェクトの初年度にあたる。超低損失パワーデバイス開発のための、ダイヤモンド半導体基盤研究、新構造パワーデバイスの作製・解析とデバイス物理の構築のための研究を全般的にスタートした。ダイヤモンド薄膜成長メカニズムの解明と高濃度ドーピング膜を用いたダイオードの電気的な理解に進展があった。次年度以降の円滑な研究遂行のための装置・スペース・人員の整備を行った。また、本提案の重要な要素である外部との共同研究体制を進めることに注力した。

超低損失パワーデバイス開発の基盤となるマイクロ波プラズマ CVD によるダイヤモンド薄膜の成長メカニズムを明らかにした。ダイヤモンド薄膜は単結晶基板のオフ角に依存して成長速度やドーパント不純物の取り込み効率が異なる。実験結果を解析することにより、成長の原子レベルモデルを構築した。

ダイヤモンド半導体の特徴であるドーピングレベル  $10^{20}\text{cm}^{-3}$  を超え、かつ、低抵抗であるダイヤモンド薄膜を利用したダイオードの電気特性を解析し、ボロンドープ p+層とリンドープ n+層の間にドーピングしていない高品質ダイヤモンド層を入れることにより、良好な界面特性を持たせることができ、リーク電流の大幅な低減を図ることができることを明らかにした。

### §2. 研究実施体制

#### (1)「山崎」グループ

① 研究分担グループ長: 山崎 聡((独)産業技術総合研究所、主幹研究員)

#### ② 研究項目

##### 1) ダイヤモンド半導体基盤研究

1) - 1. ダイヤモンド製膜技術開発と物性研究

1) - 2. 界面制御・解析技術開発

##### 2) 新構造パワーデバイスの作製・解析とデバイス物理の構築

- 2)－1. デバイス作製技術開発
- 2)－2. 新しい物性を取り込んだデバイス物理の構築
- 2)－3. 新構造パワーデバイスの提案

### §3. 研究実施内容

平成 22 年度は、初年度であり、研究をスタートするとともに、次年度以降の円滑な研究遂行のための装置・スペース・人員の整備を行った。また、本提案の重要な要素である外部との共同研究体制を進めることに注力した。

本報告では、超低損失パワーデバイスの基盤となる薄膜成長技術の解明、特にボロンドーピングのメカニズム解明と大電流注入が可能となる  $p^+i-n^+$  ダイオードの電気特性について報告する。

#### 1) ダイヤモンド半導体基盤研究

##### プラズマ CVD ダイヤモンド薄膜成長メカニズムの研究

電子デバイス用ダイヤモンド薄膜はマイクロ波プラズマ CVD を用いホモエピタキシャル成長によって作製する。将来的にはヘテロエピタキシャル成長を利用することを考えているが、現状は高温高压で作成したダイヤモンド単結晶基板を利用して実験を進めることとしている。ダイヤモンド基板表面は結晶面からわずかにずれている(オフ角)。我々はこのオフ角をすべての基板についてあらかじめ測定し、そのオフ角の違いによって成長が異なることを経験的に見出している。ここではそのオフ角の違いによってダイヤモンド成長がどのように影響を受けるのかを調べた。

図1には薄膜成長速度のオフ角依存性を示した。[4.1]オフ角が大きくなるほど成長速度が大きくなるのがわかる。この解析から電子デバイスとして利用できる高品質膜成長条件の場合にはダイヤモンド成長はステップフロー成長と島状成長の二つの成長に分けることができることがわかった。さらにはボロンドーピングの場合には、ボロンは表面で取り込まれるが、取り込まれたボロンが属するステップがステップフロー成長の間にある確率で再脱離することが分かった。このことはオフ角が小さくなればステップの幅が広くなり、次の層でそのボロンがカバーされてしまうまでに長時間最表面にさらされ、その間に再脱離し、結果として膜中ボロンの取り込み効率が下がることを定量的に説明することが出来た。

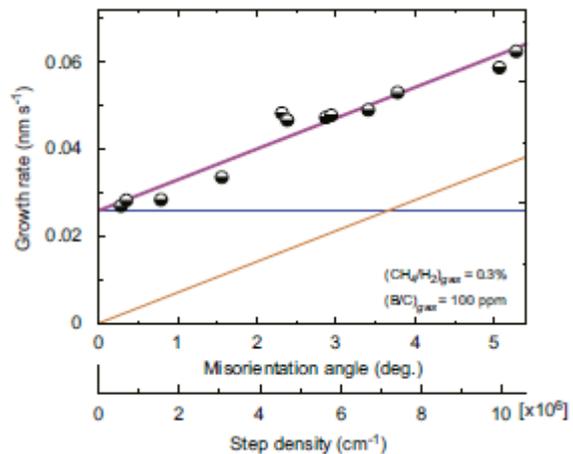


図1. ダイヤモンド薄膜成長速度のオフ角依存性。

#### 2) 新構造パワーデバイスの作製・解析とデバイス物理の構築

##### 高濃度ドーピング層を用いたダイヤモンド $p^+i-n^+$ ダイオード

$10^{20} \text{cm}^{-3}$ を超えるドーピングレベルを持つ、リンドーピングn型ダイヤモンド薄膜とボロンドーピングp型ダイヤモンド薄膜を不純物のほとんどない高品質 i 層で挟んだ  $p^+i-n^+$  ダイオードが  $15000 \text{A/cm}^2$  を超える電流密度を得ることができ、さらには非常に安定していることを示してきた。ここではそのダイオード特性を詳しく理解し、さらなる高い性能を持つダイオードを作成するために、同じドーピ

ング量を持つ  $p^+$ 層と  $n^+$ 層を用いた  $p^+-n^+$  ダイオードを作成した。また、 $n^+$ 層と金属との接触抵抗を調べるために金属/ $n^+$ /金属構造を作製した。(図2)[4.2]

図3に構造AとBの電流電圧特性を示した。i層を挟むことによって逆方向のリーク電流が抑えられていること、i層を挟んだにもかかわらず順方向電流はほとんど変化がないことがわかる。また、金属/ $n^+$ /金属構造の電

流電圧特性を解析することにより、図4に示した構造Aの  $p^+-i-n^+$  ダイオードにおける電流で  $10^{-7}$  から  $10^{-3}A$  に対応する領域では  $n^+$ /金属界面における接触抵抗が電圧を増加させる原因となっていることが分かった。3種類の構造のデバイスの電氣的な解析(電流—電圧測定、容量—電圧測定)から、1)  $p^+$ 層と  $n^+$ 層はホッピング伝導を示すにもかかわらず、通常バンド伝導を示す半導体理論と同様の解析によって電氣的特性を記述することができる。2)  $p^+$ 層と  $n^+$ 層を用いることによってダイオード抵抗を非常に小さくできる。3) 間に挟んだ i 層によって逆方向電圧におけるリーク電流を相当程度抑えることができ、また、この層における電流は拡散電流であり全体の抵抗にはほとんど影響を与えることがないことが明らかにした。

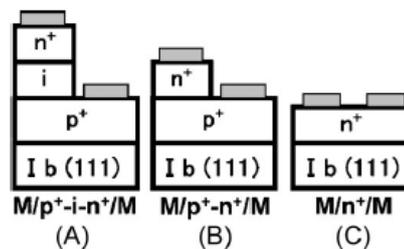


図2. 3種類の試料構造。

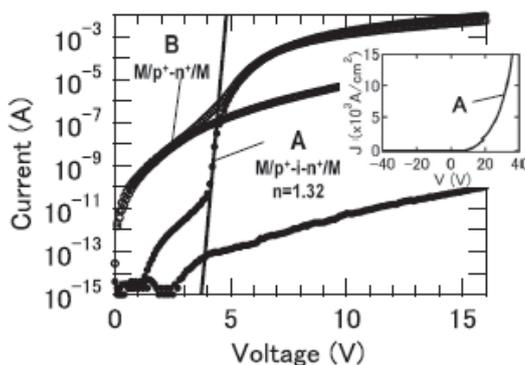


図3.  $p^+-i-n^+$  ダイオード(A)と  $p^+-n^+$  ダイオード(B)の電流電圧特性。順方向で  $15,000A/cm^2$  を超える電流を安定して流すことができる。

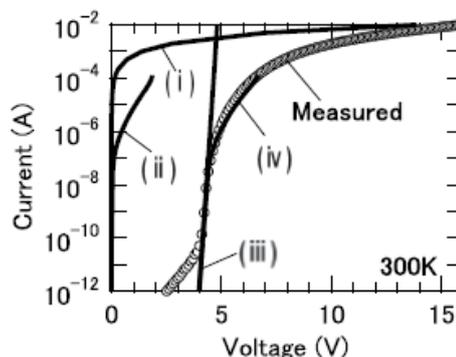


図4.  $p^+-i-n^+$  ダイオード(A)の電流電圧特性と各シミュレーションの結果。

## §4. 成果発表等

### (4-1) 原著論文発表

#### ●論文詳細情報

[4.1] Masahiko Ogura, Hiromitsu Kato, Toshiharu Makino, Hideyo Okushi and Satoshi Yamasaki, “Misorientation-angle dependence of boron incorporation into (001)-oriented chemical-vapor-deposited (CVD) diamond”, J. of Crystal Growth, Vol. 317, 1, (2011), Pages 60-63 (doi:10.1016/j.jcrysgro.2011.01.010).

[4.2] Kazuhiro Oyama, Sung-Gi Ri, Hiromitsu Kato, Daisuke Takeuchi, Toshiharu Makino, Masahiko Ogura, Norio Tokuda, Hideyo Okushi, and Satoshi Yamasaki, “Carrier transport of diamond p<sup>+</sup>-i-n<sup>+</sup> junction diode fabricated using low-resistance hopping p<sup>+</sup> and n<sup>+</sup> layers”, Phys. Stat. Solidi., Volume 208, Issue 3, 201026490, (2011) DOI 10.1002/pssa.201026490).