

松岡 聡

国立大学法人 東京工業大学 学術国際情報センター・教授

ULP-HPC: 次世代テクノロジーのモデル化・最適化による
超低消費電力ハイパフォーマンスコンピューティング

§1. 研究実施の概要

平成 22 年度は前年度までに引き続き、超低消費電力高性能計算の研究を、システム・アプリケーション・数理に基づいたチューニングの三つの観点から推進した。特に本年度は、これまでの ULP-HPC プロジェクトの成果をもとに設計・開発された東工大新スパコン TSUBAME2.0 が 11 月に運用開始した。本スパコンはピーク性能 2.4PFlops を誇り、速度性能で世界 4 位、電力性能効率において実運用スパコンとしては世界一位(Linpack 実行時 958MFlops/Watt)を達成した。TSUBAME2.0 の多数 GPU を用いて各研究項目において提案技術の大規模実験を行ったと同時に、TSUBAME2.0 自身が ULP-HPC プロジェクトの成果の一つである。

省電力システムの研究グループ(松岡 G, 電通大 G, NII G)の主要アプローチは、GPU アクセラレータやインターコネクトなどの構成要素の電力・性能モデリング、大規模システムにおけるスケラビリティ向上、省電力プログラミング環境と自動チューニングの統合である。GPU アクセラレータにおいては電力・速度性能モデルを提案・改良し、ソフトウェアの最適化に活用可能であることを実証した。また多数 GPU におけるステンシル計算などの演算のスケラビリティ向上技術を開発し、Himeno ベンチマークで世界記録 (TSUBAME2.0 1024GPU 上で 7.9TFlops)を達成した。

インターコネクトテクノロジーにおいては、イーサネット、InfiniBand などのリンク、スイッチの電力モデル構築および、各リンクを動的に On/Off 制御するリンクアクティベーション法の安定化を行い、500 コア PC クラスタで評価した。また上記のような電力最適化に伴うトポロジ更新に関するパケットデッドロック問題を発見、解決することにより、最悪パケット遅延を 95%削減することに成功した。

省電力プログラミング環境においては、GPU アクセラレータの有効活用を目指して開発中の、GPU 向け OpneMP 処理系である OMPCUDA の改良・自動チューニングとの統合対応を行った。まず高速共有メモリの有効活用方法の追加を行い、加えて GPU の実行性能を左右する多数のパラメータを API レベルで容易に制御可能とした。そして電通大 G と東大 G との連携により開発している省電力チューニングフレームワークにおいて、ユーザポリシーに対応可能な最適化関数を明

らかにし、実行時間、エネルギーを最適化可能とした。

自動チューニングの研究グループ(東大 G)では、電力を目的関数や制約条件に含む自動チューニング手法の開発を目指し、GPU-CPU システムの消費電力の分析とモデル化、GPGPU 高性能・低消費電力ソフトウェア技術、自動チューニング数理技術、自動チューニングプログラミングシステム、低消費電力数値ライブラリの研究を進めてきた。平成 22 年度末までに、これらの主題についての基本的知見をまとめ、論文ならびに Springer の書籍として出版した。今後は自動チューニング数理技術の応用プログラムに展開し、自動チューニングシステム ABCLibScript を電通大 G の OMPCUDA と結合して高性能・低消費電力 GPGPU ソフトウェアの開発を容易にするシステムを実現する。

省電力アプリケーションの研究グループ(青木 G)では、流体計算と分子動力学計算を中心に、実用 HPC アプリケーションの超低消費電力化を目指す。流体計算については、気象計算、水と空気が激しく混合する流れ、乱流 LES モデルについて GPU の高い FLOPS/Watt を活用することができることを示した。特に次期気象予報に予定されるモデルの TSUBAME2.0 の 3990GPU を用いた計算では、HPC における GPU の有用性を十分示すことができた。分子動力学計算においてもマルチノード GPU 化を行い、CPU での並列実行に対して 9~10 倍の高速化と 5 倍程度の電力効率向上を実現した。今後は、インターコネクトの電力消費と大規模 HPC アプリケーションの電力消費との関係について TSUBAME2.0 を用いて明らかにして行く。

チームとしては今後引き続き TSUBAME2.0 上などで各技術の改良を行っていくとともに、ペタスケールシステムの実用的な全体電力最適化に向けた省電力自動チューニングスケジューリングシステムの検討・開発を行う。

§ 2. 研究実施体制

(1)「研究代表者・松岡」グループ(東京工業大学)

① 研究分担グループ長:松岡聡 (東京工業大学・学術国際情報センター、教授)

② 研究項目

・次世代 HPC システムにて超省電力・高性能を達成するハードウェア・ソフトウェア統合システムの研究開発

(2)「主たる共同研究者①・須田」グループ(東京大学)

① 研究分担グループ長:須田礼二 (東京大学情報理工学研究科、教授)

② 研究項目

・超省電力 HPC システムに適したロバストな性能モデルや高性能と省電力の複合目的関数最適化などの数理の研究を行う。その成果は、自動チューニング数理基盤ライブラリおよび自動チューニングスクリプト言語 ABCLibScript の超省電力 HPC システム向けの拡張の

形で実体化する。最終的には、ヘテロ複合アーキテクチャである超省電力 HPC システムに、柔軟かつロバストに適応するソフトウェアに必須である、自動チューニング基盤システムの完成を目指す。

(3)「主たる共同研究者②・青木」グループ(東京工業大学)

① 研究分担グループ長:青木尊之 (東京工業大学・学術国際情報センター、教授)

② 研究項目

・超省電力型の HPC アプリケーション及びアルゴリズムの研究開発

(4)「主たる共同研究者③・本多」グループ(電気通信大学)

① 研究分担グループ長:本多弘樹 (電気通信大学・大学院情報システム学研究科、教授)

② 研究項目

・超省電力化 SIMD アクセラレータのための汎用プログラミング環境

(5)「主たる共同研究者④・鯉淵」グループ(国立情報学研究所)

① 研究分担グループ長:鯉淵道紘 (国立情報学研究所、准教授)

② 研究項目

・省電力インターコネクタの研究開発

§3. 研究実施内容

(文中に番号がある場合は(4-1)に対応する)

「研究代表者・松岡」グループ(東京工業大学)

松岡グループでは主に超低消費電力のためのシステムやアクセラレータ利用を担当している。本年度は TSUBAME2.0 スパコンにおける運用スパコン電力効率世界一の達成をはじめとして、GPU などのアクセラレータ、メモリなどの構成要素の電力・性能モデルの精緻化およびそれらに基づく最適化手法等数多くの成果をあげた。

- これまでの ULP-HPC プロジェクトでの成果である GPU アクセラレータや SSD の利用技術を用い設計された東工大スーパーコンピュータ TSUBAME2.0 が、2010 年 11 月に稼働を開始した。TSUBAME 1.0 の約 30 倍となる 2.4PFLOPS の理論ピーク性能を、以前より少ない設置面積とわずかな消費電力の増加で実現している。スーパーコンピュータの世界ランキングである TOP500 List (2010/11)では約 4000GPU を用いた LINPACK 性能 1.192PFLOPS[A-1,A-7] で第 4 位にランクイン、また電力効率ランキングである Green500 List では 958.35MFlops/Watt にて第 2 位(実質 3 位)にランクインし、運用スーパーコンピュータとしては第 1 位として Greenest Production Supercomputer in the World 賞を受賞した。
- 電力最適化のための GPU の電力モデリングの研究を、昨年度までに構築した高精度電力モニタリングシステム (ULP-HPC テストベッド)を用いて推進した。本モデルでは CUDA GPU の持つ 20 種類程度のパフォーマンスカウンタを性能プロファイルとして用い、線形モデルにより消費電力を見積もる[A-4]。さらに GPU 動作周波数および電圧の調整によって電力効率の最適化が期待できるため、モデルパラメータとして周波数・電圧を取り入れる拡張を行い、電力効率の変化を高い精度で予測できることを実験的に示した。
- GPU アクセラレータは世代ごと・ベンダーごとのアーキテクチャの変化が激しくソフトウェア最適化の手間が大きくなる傾向にある。最適化効果、特に共有メモリ利用最適化の効果を事前に見積もるシステムのプロトタイプ構築・評価を行った。本システムは、実行時間性能モデルとメモリアクセス局所性の解析器からなる。異なるメモリ階層を持つ複数種 GPU 上で流体カーネルや N 体問題などについて検証を行い、GTX480 GPU において最適化効果を 20%以下の誤差で見積もることができることを示した。今後は上述の電力モデルと組み合わせてエネルギー最適化に活用する見込みである。
- 科学計算の計算カーネルの一つとして頻繁に現れるステンシル計算は、GPU による加速が特に有効である一方、GPU クラスタにおいては並列化のための問題の分割や袖領域の交換などの実装が煩雑になる。我々は簡潔な記述を保ったままのコードから GPU クラスタ向けの並列ステンシルコードを生成するフレームワークを研究開発中である。三次元拡散方程式や Himeno ベンチマークにおいて TSUBAME2.0 の 1024GPU を用いた Strong scalability を示し、フレームワークによる自動最適化が有効であることを示した。特に Himeno ベンチマーク (XL サイズ)において世界記録である 7.9TFlops を達成した。

「主たる共同研究者①・須田」グループ(東京大学)

東大グループでは、高性能・低消費電力のための自動チューニング技術の研究を展開している。我々はこの研究課題を次の 5 つのテーマに分けて進めている。すなわち、(1) 計算システムの消費電力モデル、(2) GPU システムにおける高性能化・低消費電力化技術開発、(3) 低消費電力化自動チューニング数理基盤、(4) 低消費電力化自動チューニングプログラミングシステム、(5) 超低消費電力数値ライブラリ、である。

(1)消費電力モデリングでは、マルチコア CPU および GPU における消費電力特性を分析・モデル化して成果を挙げてきた[B-1,B-2,B-7,B-9]。現在は動的モデリング手法に向けて研究を進めている。すなわち、実行に従ってデータを集積し、動的にモデルを構築することにより、実際の実行条件によりマッチしたモデルを構築することを目指す。

(2) GPGPU 技術では、TSUBAME2.0 を用いた大規模ゲーム木探索のアルゴリズムの研究を行った[B-4,B-10,B-11]。Root parallelism と leaf parallelism とのハイブリッドである block parallelism を提案した。実験の結果 root parallelism 部分の並列化性能向上の劣化を確認したが、これは TSUBAME2.0 の超大規模並列環境が使用可能となって初めて確認されたものである。現在この性能劣化を回避する手法を開発中である。

(3) 低消費電力化自動チューニング数理では、HPC で本質的である並列ソフトウェアの自動チューニング数理モデル化と数理手法について、「並列実験」[B-8]および「並列試行」を提案した。また、オフライン自動チューニング数理手法、ランダムマイズした実験計画手法等の手法を開発した。さらに、自動チューニングのためのソフトウェアのモデリング・解析・数理手法に関する知見を方法論 “4DAC” としてまとめ、この方法論に基づく自動チューニング数理ライブラリ ATMathCoreLib を開発した。

(4) 自動チューニングプログラミング言語システム ABCLibScript は電通大グループより報告する。

(5) マルチコア向け低消費電力数値計算ライブラリでは、最近のマルチコア CPU を搭載した計算機システムにおいて、ユーザーの実行履歴や演算パターンを基に CPU 周波数の増減制御、実行 CPU コア数の増減制御、アルゴリズム選択機構などを活用した超低消費電力数値計算ライブラリを目指し、基本技術を開発した。また、高性能数値アルゴリズムの研究開発を行った[B-3, B-5, B-6]。

このほか、自動チューニングに関してこれまでに得られた知見を Springer からの書籍 “Software Automatic Tuning: From Concepts to the State-of-the-Art Results”, 日本応用数学会誌「応用数理」特集号(20 巻 3 号～4 号)として出版した。また、本 ULP 領域の産総研前田チームが開発したユビキタス ULP センサを借り受け、これを用いた GPU マシンのオンライン電力測定環境を構築した。

「主たる共同研究者②・青木」グループ(東京工業大学)

青木グループでは、ステンシル計算に基づいた大規模流体アプリケーションに対して、

TSUBAME に搭載された GPU を用いて超低消費電力化を行った。気象庁が次期気象予報モデルとして開発しているコード ASUCA の力学過程と物理過程の全てを CUDA により GPU 上で実行可能とし、CPU のメモリと GPU のメモリ間の転送を極力低減した。また、GPU のメモリアクセスを効率化するためのアルゴリズムを多数導入し、TSUBAME 1.2 の NVIDIA Tesla S1070 の 525 GPU を用いて単精度で 15TFLOPS の実行性能を達成した[C-4]。単純に TSUBAME1.2 の CPU での実行における消費電力と比較することは難しいが、30 倍以上の低消費電力化を達成している。さらに、TSUBAME2.0 において、NVIDIA Tesla M2050 の 3990GPU を用いて 145TFLOPS(倍精度 76FLOPS)を達成した。これは、世界標準に成りつつある気象コード WRF(実行性能の出易い物理過程を多く含んでいる)を Oakridge National Laboratory の Jaguar で実行した時の 50TFLOPS を大きく超えており、TSUBAME2.0 が Jaguar の 1/4 の電力であることを考慮すると、世界最大級の大規模計算においても従来の電力消費量と比較して 10 倍以上の低消費電力化を達成したと言える。また、気象庁が数年後に実現を目指す水平 500m 格子による気象予報を TSUBAME2.0 の 400GPU を用いて実行することができ、実際に気象庁が現在の数値予報で用いる初期値データに基づいた計算に対して低消費電力化できたことは、GPU 型のスパコンの実用アプリケーションにおける有用性を強く示したと言える。

流体計算の中で大規模計算が困難であるとされてきたステンシル計算に基づいた気液二相流計算に対して、CPU における計算と全く同じ高精度数値計算手法を導入した GPU のコードを開発した。そこには、気液界面の高精度が捕獲手法、表面張力項、接触角モデル、界面に対するアンチ拡散手法が取り入れられている[C-5]。さらに、気体と液体の 1000 倍の密度比が原因となる圧力の Poisson 方程式と解くには、悪条件の非ゼロ要素を含んだ疎行列に対して連立一次方程式を計算しなければならず、マルチグリッド前処理付き BiCGStab 法による GPU 計算を導入している。その結果、粒子法では計算が困難な気泡を含んだ流れや水と空気が激しく混じり合う流れの高精度計算が可能になり、実験との良い一致を示している。実用的な気液二相流計算が GPU で計算できたことは、HPC アプリケーションに対する GPU 計算の超低消費電力化を示したことでもある。

バイオインフォマティクスアプリケーションとしては、実用的な分子動力プログラムの GPU 化を行い、CPU(Core i7-860)と GPU(NVIDIA GT240)での実行性能を比較し、65536 原子に於いて GPU の消費エネルギーが CPU の 1 コアより約 50 倍低いことを示した。また、マルチノード GPU 及び MPI を用いた CPU での並列化を行い、CPU(CPU Intel Xeon X5550)での並列実行に対し、マルチノード GPU(NVIDIA GeForce GTX480)での実行が 9~10 倍高速であると共に約 5 倍省エネであることを示した。

「主たる共同研究者③・本多」グループ(電気通信大学)

電通大グループにおいては、省電力化に有効な SIMD 型アクセラレータの有効活用を目指し、特に GPU に対してその特徴である CPU から分離された演算コアとメモリに対応可能な並列プログラミングインタフェースの仕様を考察し、評価を行っている。この際に、実行性能のみ考慮されていた既存のシステムに加えてアプリケーションの消費エネルギーを最適化可能とするシステムの実行

モデルの考案および実装を行なっている。

具体的には、NVIDIA 社が提供する GPU コンピューティングフレームワークである CUDA に対応する OpenMP 処理系である OMPCUDA の開発を行っており、高速共有メモリの有効活用方法の OMPCUDA への追加を行い、加えてアクセラレータとして用いる GPU の実行において性能を左右する実行パラメータ(具体的には並列ブロック、スレッド数や高速共有メモリの使用量)を API として容易に制御可能とし、実行性能および実行エネルギーのチューニング可能性を実現した [D-1]。

また、東大グループと連携してアプリケーションからシステムまで統合的にチューニング可能とする省電力チューニングフレームワークの開発を行っており、具体的には省電力チューニングフレームワークにおいてユーザが指定すべきポリシーおよび、ユーザが指定したポリシーに対してチューニングフレームワーク全体が最適化問題として実行時間、実行エネルギー最適化をチューニングでき、チューニングフレームワーク中に実装可能な最適化関数を明らかにした。

「主たる共同研究者④・鯉渕」グループ(国立情報学研究所)

本年度は、まず、昨年度までに開発した電力モデルを元に、HPC システムにおける省電力インターコネクトの実現に不可欠である On/Off リンクレギュレーション法を発展させた。具体的には、(1)スイッチの電力モデルの構築、(2)既存のスイッチにおける On/Off リンク制御法の実装、(3)並列アプリケーションのトラフィックパターンの解析、(4)トラフィック負荷に応じた動的なトポロジや自由度の高い経路設定の安定的な変更による電力最適化を発展させた[E-1][E-2][E-3]。そして、InfiniBand などのロスレスネットワークにおけるスイッチの On/Off リンク制御、あるいはリンク速度制御により生じるトポロジ更新に関するパケットデッドロック問題を発見、解決した。具体的には、インターコネクトの耐故障技術である動的な再構成手法を応用することでネットワークの更新を安定化させ、かつ更新にともなう最悪パケット遅延を 95%削減することに成功した[E-2]。

§4. 成果発表等

(4-1) 原著論文発表

●論文詳細情報

【松岡G】

[A-1] Toshio Endo, Akira Nukada, Satoshi Matsuoka, and Naoya Maruyama. Linpack Evaluation on a Supercomputer with Heterogeneous Accelerators, In Proceedings of IEEE International Parallel & Distributed Processing Symposium (IPDPS 2010), Atlanta, April 2010.

[A-2] Naoya Maruyama, Akira Nukada, and Satoshi Matsuoka. A High-Performance

Fault-Tolerant Software Framework for Memory on Commodity GPUs, In Proceedings of 24th IEEE International Parallel and Distributed Processing Symposium (IPDPS'10), Atlanta, April 2010.

[A-3] Ali Cevahir, Akira Nukada, and Satoshi Matsuoka. “High Performance Conjugate Gradient Solver on Multi-GPU Clusters Using Hypergraph Partitioning” In Proceedings of the 2010 International Supercomputing Conference (ISC'10), Hamburg, Germany, June 2010.

[A-4] Hitoshi Nagasaka, Naoya Maruyama, Akira Nukada, Toshio Endo, SATOSHI MATSUOKA, ” Statistical Power Modeling of GPU Kernels Using Performance Counters” In Proceedings of IEEE International Green Computing Conference (IGCC'10), Chicago IL USA, Aug. 2010

[A-5] Leonardo Bautista Gomez, Akira Nukada, Naoya Maruyama, Franck Cappello and Satoshi Matsuoka. Low-overhead diskless checkpoint for hybrid computing systems. In Proceedings of 2010 High Performance Computing Conference (HiPC 2010), Goa, Dec. 2010

[A-6] Koichi Shirahata, Hitoshi Sato, SATOSHI MATSUOKA, “Hybrid Map Task Scheduling for GPU-based Heterogeneous Clusters”, First International Workshop on Theory and Practice of MapReduce (MAPRED'2010), Jan 2011

[A-7] 遠藤 敏夫, 額田 彰, 松岡 聡 “スーパーコンピュータ TSUBAME 2.0 における Linpack 性能 1 ペタフロップス超の達成” 情報処理学会 SACSIS2011 論文集, pp. 1-8, May 2011(to appear)

[A-8] Akira Nukada, Hiroyuki Takizawa, Satoshi Matsuoka. “NVCR: A Transparent Checkpoint-Restart Library for NVIDIA CUDA” Proceedings of the 20th International Heterogeneity in Computing Workshop (HCW 2011), in conjunction with IEEE IPDPS 2011, page 1-10, May 2011(to appear)

【須田G】

[B-1] Da Qi Ren, Dennis Giannacopoulos, Reiji Suda, "Power Performance Analysis of 3-D Finite Element Mesh Refinement with Tetrahedra by CUDA/MPI on Multi-core and GPU architecture", 14th Biennial IEEE Conference on Electromagnetic Field Computation, Conference CD and IEEE Explore, Chicago, USA, May9-12, 2010

[B-2] Da Qi Ren, Reiji Suda, "Investigation on Power Efficiency of CUDA Processing Elements for Large Scale SIMD Computation", 24th International Conference on Supercomputing, Tsukuba, Japan, June1-4, 2010.

[B-3] 片桐孝洋、 “ペタフロップス環境における小規模行列用対称密行列固有値ソルバに向けて –逆変換の改良–”, 情報処理学会論文誌:ACS, Vol.3, No.2, pp. 1-8 (June 2010)

[B-4] Kamil Rocki and Reiji Suda, "Massively Parallel Monte Carlo Tree Search", Proceedings of VECPAR 2010, 9th International Meeting High Performance Computing for Computational Science, June 23-25 (25) 2010,

[B-5] Takahiro Katagiri, and Shoji Itoh, "A Massively Parallel Dense Symmetric Eigensolver with Communication Splitting Multicasting Algorithm“, 9th International Meeting on High Performance Computing for Computational Science (VECPAR'2010), Proceedings of VECPAR'2010, 13 pages., Berkeley, California, USA, June 22-25 (2010)

[B-6]Takahiro Katagiri, "Challenges of Run-time Auto-tuning for Sparse Iterative Solvers”, Fifth International Workshop on Automatic Performance Tuning (iWAPT2010), Proceedings of VECPAR'2010, 2pages., Berkeley, California, USA, June 22 (2010)(A Position Paper)

[B-7] Da Qi Ren, Reiji Suda, "Power Tuning for High Performance Computing on GPGPU Clusters with CUDA/MPI”, The Fifth International Workshop on Automatic Performance Tuning (iWAPT 2010), Proceedings of VECPAR'2010, 2pages., Berkeley, California, USA, June 22 (2010)

[B-8] Reiji Suda, "Methods of Parallel Experimental Design of Online Automatic Tuning and their Application to Parallel Sparse Matrix Data Structure", The Fifth International Workshop on Automatic Performance Tuning iWAPT 2010, Proceedings of VECPAR'2010, 2pages., Berkeley, California, USA, June 22 (2010)

[B-9] Da Qi Ren, Reiji Suda, “Investigation on the Power Efficiency of Multi-core and GPU Processing Element in Large Scale SIMD Computation with CUDA”, WIPGC workshop in conjunction with the first International Green Computing Conference, (IGCC2010) , Chicago, USA, Aug 15-18, 2010. IEEE Digital Object Identifier: 10.1109/GREENCOMP.2010.5598300 , Publication Year: 2010 , Page(s): 309 – 316.

[B-10] Kamil Rocki, Reiji Suda, “Improving the GPU parallel Monte Carlo Tree Search performance by the standard deviation based error estimation”, 2011 3rd International Conference on Machine Learning and Computing (ICMLC 2011) Singapore, February 26-28, 2011

[B-11] Kamil Rocki, Reiji Suda, "MPI-GPU Monte Carlo Tree Search", IEEE 2011 International Conference on Information and Computer Applications (ICICA), Dubai, UAE, March 18 - 20, 2011

【青木G】

[C-1]小川慧, 青木尊之, 山中晃徳: マルチ GPU によるフェーズフィールド相転移計算のスケラビリティー – 40GPU で5 TFLOPS の実効性能, 情報処理学会論文誌コンピューティングシステム Vol. 3 No. 2 67-75 (2010 June)

[C-2]山中 晃徳, 小川 慧, 青木 尊之, 高木 知弘: GPU によるマルチフェーズフィールドシミュレーション, 日本計算工学会誌, No.20100009, 2010 年 6 月 7 日

[C-3]山下晋, 肖 鋒, 青木尊之, 高橋桂子: CIP 有限体積法による風波シミュレーション, 日本流体力学会誌「ながれ」, Vol.29, 277-286 (2010) 2010 年 9 月

[C-4] T.Shimokawabe, T.Aoki, C.Muroi, J.Ishida, K.Kawano, T.Endo, A.Nukada, N.Maruyama, S.Matsuoka, “An80-fold speedup, 15.0 TFlops full GPU acceleration of non-hydrostatic weather model ASUCA production code,” in Proceedings of the 2010 ACM/IEEE International Conference for High Performance Computing, Networking, Storage and Analysis, SC’10, IEEE Computer Society, New Orleans, LA, USA, Nov. 2010, pp. 1-11

[C-5] 杉原 健太, 青木 尊之: 大規模高次精度移流計算の複数 GPU による高速化と強スケラビリティ, 日本計算工学会誌, Transactions of JSCES, Paper No.20100018, 2010 年 12 月 3 日

[C-6] 小野寺 直幸, 青木 尊之, 杉原 健太: コンパクト差分を用いた高次精度マルチ・モーメント法の開発, 日本計算工学会誌, Transactions of JSCES, Paper No.20100019, 2010 年 12 月 17 日

[C-7] Okamoto, T., H. Takenaka, T. Nakamura, and T. Aoki: Accelerating Large-Scale Simulation of Seismic Wave Propagation by Multi-GPUs and Three-Dimensional Domain Decomposition, Earth, Planets and Space, Vol.62, No.12, 939-942, 2010.

[C-8] Takahito Miki, Yohsuke Imai, Takuji Ishikawa, Shigeo Wada, Takayuki Aoki and Takami Yamaguchi, A fourth-order Cartesian local mesh refinement method for the computational fluid dynamics of physiological flow in multi-generation branched vessels, International Journal for Numerical Methods in Biomedical Engineering, Vol. 27, Issue 3, PP. 424–435, March 2011

[C-9] Wang Xian and Aoki Takayuki: Multi-GPU performance of incompressible flow computation by lattice Boltzmann method on GPU cluster, 27 February 2011(in press) doi:10.1016/j.parco.2011.02.007

[C-10] Takayuki Aoki, Sato Ogawa, Akinori Yamanaka: Multiple-GPU Scalability of Phase-Field Simulation for Dendritic Solidification, Progress in Nuclear Science and Technology (accepted)

【本多G】

[D-1] Satoshi Ohshima, Shoichi Hirasawa, Hiroki Honda, "OMPCUDA: OpenMP Execution Framework for CUDA Based on Omni OpenMP Compiler", In Proceedings of The International Workshop on OpenMP (IWOMP 2010), June, 2010.

【鯉渕G】

[E-1] Michihiro Koibuchi, Tomohiro Otsuka, Tomohiro Kudoh, Hideharu Amano, "A Switch-tagged Routing Methodology for PC Clusters with VLAN Ethernet", IEEE Transactions on Parallel and Distributed Systems, Vol.22, No.2, pp.217-230, Feb 2011

[E-2] Jose Miguel Montanana, Michihiro Koibuchi}, Hiroki Matsutani, Hideharu Amano, "Stabilizing Path Modification of Power-Aware On/Off Interconnection Networks",

The 5th IEEE International Conference on Networking, Architecture, and Storage (NAS 2010), pp.218-227, July 2010

[E-3] Yuri Nishikawa, Michihiro Koibuchi, Hiroki Matsutani, Hideharu Amano, "A Deadlock-free Non-minimal Fully Adaptive Routing using Virtual Cut-through Switching",

The 5th IEEE International Conference on Networking, Architecture, and Storage (NAS 2010), pp.431-438, July 2010

(4-2) 知財出願

- ① 平成22年度特許出願件数(国内 0 件)
- ② CREST 研究期間累積件数(国内 0 件)