

鳥海 明

東京大学大学院工学系研究科・教授

Ge High-k CMOS に向けた固相界面の理解と制御技術の開発

1. 研究実施の概要

高性能 Ge CMOS の開発を目指して、ゲートスタック界面、ソース/ドレイン接合界面の理解および制御の手法を開発する。プロジェクト開始以前に実現していた高压酸化の MIS CV 特性への改善効果、メタル/Ge 界面の Fermi-level Pinning、High-k/SiO₂ 界面のダイポールの存在、などに関して、個々の詳細をさらに追求することによって、それぞれの実験事実が蓄積されるとともに、より深い理解を得ることができた。特に、単に電気特性の善し悪しだけでなく、熱力学的・速度論的観点から界面を理解するという方向性を構築することができつつある。平成 21 年度は、さらに Ge/GeO₂ 界面での GeO の脱離 Kinetics の理解を深めるとともに、界面準位やモビリティをさらに改善する。メタル/Ge 界面に関しては、絶縁膜以外の材料挿入による Pinning に対する効果を解明する。

2. 研究実施内容 (文中にある参照番号は 4.(1)に対応する)

1. 高压 O₂ 中熱処理による Ge/GeO₂ 界面制御

当研究グループでは既に、高压 O₂ 雰囲気中で熱酸化を行うことできわめて良好な GeO₂/Ge 界面が形成可能であることを見出している (C.H. Lee *et al.*, SSDM 2008)。また、GeO の脱離に伴って膜中に欠陥が形成されるとサブギャップ領域の光吸収が増大することが分かっている (K. Kita *et al.*, ECS Trans. 16 (2008))。以上の事実を踏まえ、まず Ge 基板上にスパッタリング法で成膜した GeO₂ に種々の雰囲気下 600°C でアニールを加え、分光エリプソメリー解析によって複素屈折率の虚数成分 k を評価した。その結果、常圧 O₂ アニールでは N₂ アニールと同様にサブギャップの欠陥準位が増大するが、高压 O₂ アニールでは全く増大しないことが分かった (図1)。一方、高压 N₂ でアニールを行っても常圧 N₂ と何ら変化はないことは確認しており、後述する熱力学的な考察ともよく整合する。

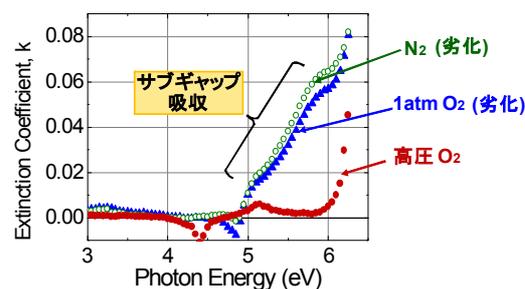


図 1. Ge 基板上にスパッタリング法で成膜した GeO₂ 膜 (膜厚 180 nm) を N₂、1atm・O₂、高压・O₂、の 3 種類の雰囲気下で 600°C にてアニールを行った後の消衰係数 k のスペクトル。

550°Cでの高圧酸化を行って形成された MOS 界面の界面準位は $D_{it} \sim 10^{11} \text{ cm}^{-2} \text{ eV}^{-1}$ であり、Ge 界面としてはもっとも低い値に属することがわかった。さらに、高圧熱酸化膜の屈折率 n は 1.65、比誘電率 k は 5.6 と同温度・常圧で酸化した膜 ($n = 1.57$, $k = 5.2$) よりも著しく増大しており、高圧熱酸化膜は界面の改善だけでなく、膜全体の緻密化を引き起こしていると考えられる。これが CV 特性のヒステリシスが高圧酸化によって大幅に減少すること(図 2)と関係していると考えられる。

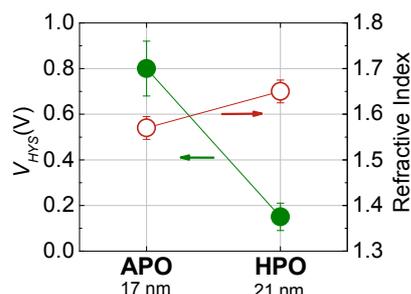


図 2. Ge(100)基板の常圧酸化 (APO) 及び高圧酸化 (HPO) で得られた熱酸化膜で形成した MOS キャパシタの CV 特性の示すヒステリシス (V_{HYS}) と各熱酸化膜の屈折率の比較。

2. High-k 材料のドーピングによる GeO_2 膜物性の変化

我々はこれまでに High-k/Ge スタックの電気特性は、適用する High-k 材料の種類によって大きく異なることを見出しているが(T. Tabata *et al.*, *ECS Trans.* **16** (2008))、その理由を明確化することが今後の High-k 材料の設計のために重要である。今回、意図的に他元素をドーピングしたときの GeO_2 膜の特性を調べることによって High-k 材料の GeO_2 中への拡散の影響を評価した。Hf あるいは La をドーピングした GeO_2 膜の赤外吸収測定から、Ge-O の非対称伸縮振動モードによるピークシフトに大きな違いがあることがわかった。これは Hf と La では GeO_2 の構造変調という観点で

大きな違いがあることを意味する。これらの GeO_2 膜を用いて形成した MOS キャパシタの CV 特性にみられるヒステリシスは、Hf ドーピングによって増大するのに対して La ドーピングの場合には大幅に減少した(図 3)。ドーピングによる GeO_2 の構造変化と膜質向上との相関は未解明であるが、 GeO_2 中の欠陥形成機構への影響が Hf と La とでは異なっていることを示しており、これは Ge 上の High-k 膜の選択に対する指針として大きな手掛かりとなると考えている。

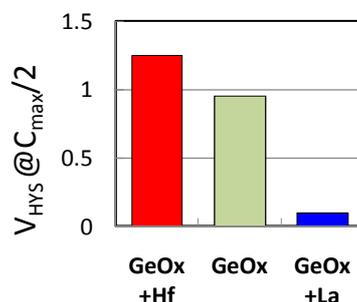


図 3. GeO_2 膜に数 at.% の Hf 及び La をドーパントとして加え、600°C で O_2 アニールを行って形成した MOS キャパシタの CV 特性のヒステリシスの違い。

3. Ge 酸化の熱力学的・速度論的考察

これまでに、昇温脱離ガス分析装置により Ge/ GeO_2 界面から GeO の脱離を確認し、 GeO_2 膜内に GeO の濃度勾配が存在することを実験的に示してきた。さらに、Ge-O 系の熱力学的考察より GeO_2 膜内の GeO の濃度勾配の存在を明らかにしてきた。今回、さらに高圧酸化による GeO 脱離抑制機構の理解を目指して熱力学的・速度論的考察を進めた。着眼点は、実験による解明は困難な“酸素分圧が増加した場合における GeO の濃度勾配の変化”である。図 4 に示すように、酸化温度 550°C における GeO(g) の蒸気圧と酸素分圧の関係を熱力学データベースを用いて計算した。酸化過程において、熱力学的平衡が Ge/ GeO_2 及び GeO_2/Gas 界面で成立し、ヘンリーの法則が成立すると仮定すると、蒸気圧と固体中の濃度(正確には 2 相界面での濃度)に比例関係が成立するので、図 5(黒線)に示すように定常状態での濃度勾配を考えることができる。ここで $\text{Log} P_{\text{GeO}} = -1/2 \text{Log} P_{\text{O}_2} + \text{Log} K$ (K は平衡定数)の関係から、図 4 挿入図からわかるように、酸素分圧を 100atm に増加した場合、GeO の蒸気圧は大きく減少する。すなわち、高圧酸化条件下では

GeO₂ 表面での GeO 濃度は減少する。この場合、GeO 表面での GeO の脱離(F₃')が抑制され、GeO₂ 内側での GeO 濃度が上昇し、濃度勾配の減少につながる(図 5 赤線)。結果として Ge/GeO₂ 界面での GeO 形成が抑制されることになる。以上より、高压酸化による GeO 脱離抑制は、酸素分圧の増加による酸化促進だけでなく、GeO₂ 表面での蒸気圧が減少することにより表面から GeO の脱離が抑制されることによるものと考えられる。

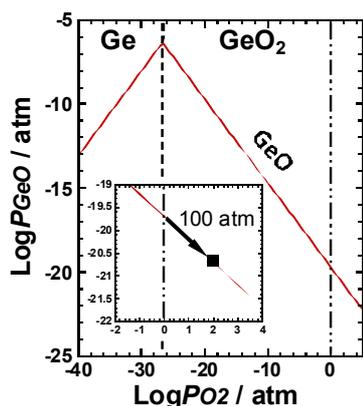


図 4. 550°C での酸素分圧と GeO(g)平衡蒸気圧の関係. 挿入図は、高压酸化時の GeO₂ 表面の P_{GeO} 減少を示している。

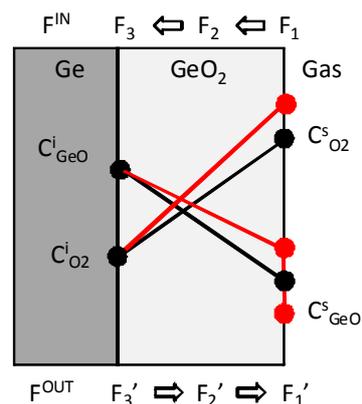


図 5. 定常状態を仮定した GeO₂ 内の O₂、GeO の濃度分布. 酸素 1 気圧(黒)及び酸素 100 気圧(赤)での酸化。

4. MISFET 技術

高压 O₂ 雰囲気下で形成された熱酸化 GeO₂/Ge(100)界面を用い、表面チャネル構造で電子移動度が約 560cm²/Vs という最高レベルの値を既に報告しており、本プロジェクトではさらなる移動度向上の指針を得るため、Ge 基板のバルク移動度、及び MISFET の移動度を決定する外因的散乱源について検討してきた。まず、バルク Ge の Hall 効果移動度は、電子、正孔共に約 3500cm²/Vs と十分高く、フォノン散乱が支配的な文献値と同程度であった。すなわち、Ge 基板そのものには MISFET における実効移動度を低下させる要因は無い。クーロン散乱源は、高压酸化によって大幅に減少することは既に示しており、また HF 洗浄後の基板表面、高压酸化膜及び大気圧酸化膜を HF で剥離した Ge 表面上で、表面凹凸の RMS 値として約 0.3~0.5nm が得られ、高压酸化プロセスが界面平坦性を特に劣化しないことを示している。ただし、この RMS 値は Si と比較してやや大きく、今後は電荷トラップ・界面準位の形成メカニズムの解明、及びラフネス低減の観点に基づいたプロセス上の平坦化技術の構築についても検討を進める。

5. ソース/ドレイン技術

ソース/ドレイン接合技術に関して、Germanide 化と偏析を利用したいわゆる雪掻き効果を適用し、300°Cの低温でn型不純物を活性化させる事に成功した¹⁾。Ge 中で n 型不純物は拡散が速く活性化とのトレードオフがあり、また Si と比較して固溶限が低い。雪掻き効果においては Germanide 反応により不純物が Germanide/Ge 界面に偏析され、不純物原子がより界面近傍の限定された領域で活性化される。今後は不純物の拡散と活性化メカニズムの理解を深めるべく、固溶限が高く Pinnng の程度が異なる Si 層の挿入などを試みることによって、金属/Ge 界面の Fermi-level Pinning の理解にせまる。

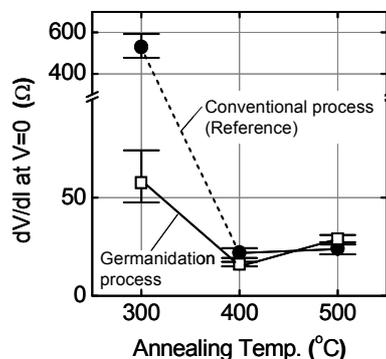


図 6. 金属/n⁺Ge ダイオード抵抗のプロセスによる違い。雪掻きプロセスにより活性化温度を 300°Cまで低減することが可能。

3. 研究実施体制

(1)「鳥海」グループ

①研究分担グループ長:鳥海 明(東京大学、教授)

②研究項目

- 1) Ge/GeO₂ 界面の研究
- 2) Ge/High-k 界面の研究
- 3) Ge/Metal 界面の研究
- 4) Ge MISFET のモビリティの研究

4. 研究成果の発表等

(1) 論文発表 (原著論文)

1. T. Nishimura, S. Sakata, K. Nagashio, K. Kita, and A. Toriumi, “Low Temperature Phosphorus Activation in Germanium through Nickel Germanidation for Shallow n+/p Junction,” Applied Physics Express, 2, No.2, 021202 (2009).

(2) 特許出願

平成 20 年度 国内特許出願件数 : 0 件 (CREST 研究期間累積件数 : 0 件)