

「ディペンダブル VLSI システムの基盤技術」
平成 19 年度採択研究代表者

坪内 和夫

東北大学 電気通信研究所・教授

ディペンダブルワイヤレスシステム・デバイスの開発

1. 研究実施の概要

ディペンダビリティの高い広域・超高速ワイヤレスネットワークである DWN (Dependable Wireless NGN) の実現を目指し、本研究課題では、複数の無線通信システムを統合し、伝送距離・通信速度・消費電力・QoS の最適制御を行うことが可能となる無線通信端末である DWS (Dependable Wireless System) の実現を目指す。本年度は、(1) オールシリコン CMOS による RF IC の要素回路の設計・実装・評価、(2) 広帯域周波数領域等化(FDE)技術の LSI への実装・評価、(3) 方式ごとに適応的にビット幅・サンプリング周波数を切り替えるスケーラブル ADC の基礎検討を行った。

2. 研究実施内容(文中にある参照番号は 4.(1)に対応する)

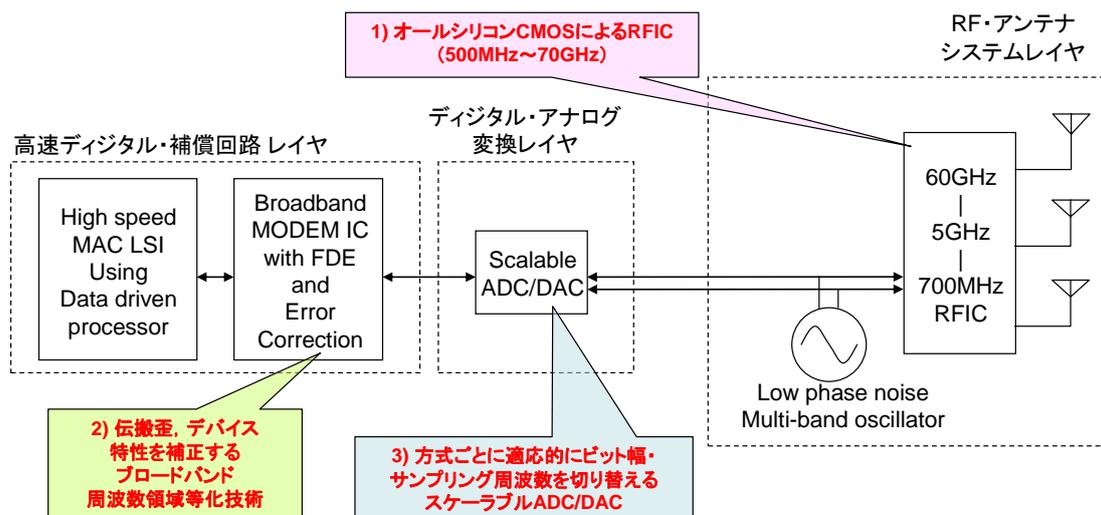


図 1: Dependable Wireless System (DWS) 開発のための検討項目

本研究では、オールシリコンによる Dependable Wireless System の実現を目標として図 1 に示す 3 つの要素技術に関して研究開発を行う。本年度は特に各要素技術の基礎的検討とディペンダビリティ向上に各要素技術がどのように寄与しているのか、その明確化を中心に行った。

1) オールシリコン CMOS による RF IC (500MHz~70GHz)

○ Si CMOS 90nm プロセスによる 60GHz 帯 RF IC の設計・試作・評価

オール Si CMOS RF IC の要素回路試作として、台湾の半導体ファブリーメーカ TSMC 社の 90nm CMOS プロセスを採用し、ミリ波帯における Si CMOS トランジスタ性能の把握と設計用モデルの検証のため、本年度第 1 回目の試作としてトランジスタ TEG (Test Environment Group) の試作・評価を実施した。評価の結果、実測値の S パラメータはモデルとよく一致し、モデルの妥当性を確認した (図 2)。

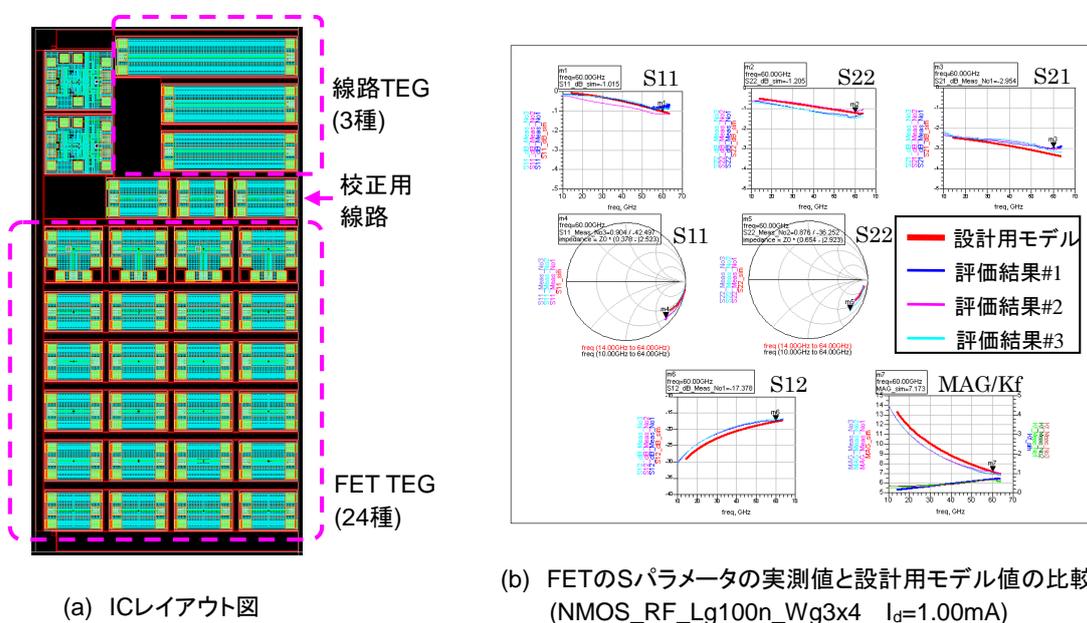


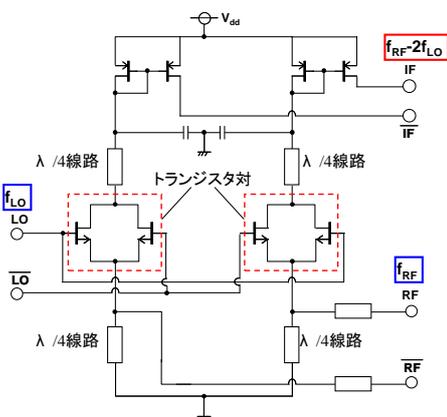
図 2: トランジスタ TEG の試作・評価

さらに、また、第 2 回目の試作として 60GHz 帯のミキサ、パワーアンプ、VCO などの設計・出図・プロセスが完了した。評価については、ミリ波帯に適したミキサ回路構成として、 $\lambda/4$ 線路を適用したトランジスタ対形偶高調波ミキサ (LO 周波数が通常のミキサの $1/2$ で動作) についてのみ実施した (図 3)。評価の結果、60GHz 帯にて、変換利得 -2.9dB 、入力 $\text{P1dB} -3\text{dBm}$ の良好な性能が 1.5mA という低電流にて得られた。また、設計値とも良く一致し、設計用モデル (トランジスタ、線路) の回路レベルでの妥当性を確認することができた。ミキサ以外のデバイス (パワーアンプ・VCO など) については、現在評価中である。

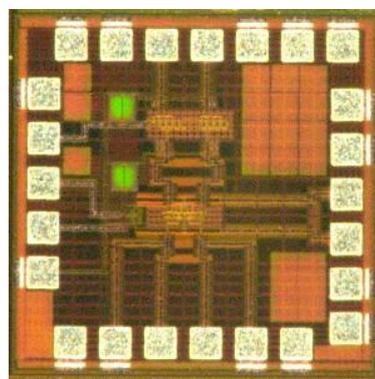
○60GHz 帯高利得ダウンコンバージョンミキサの設計とディペンダブル設計手法の検討

ギルバートセルミキサから負荷抵抗を取り除き、スイッチング部を電流駆動型の受動ミキサとした

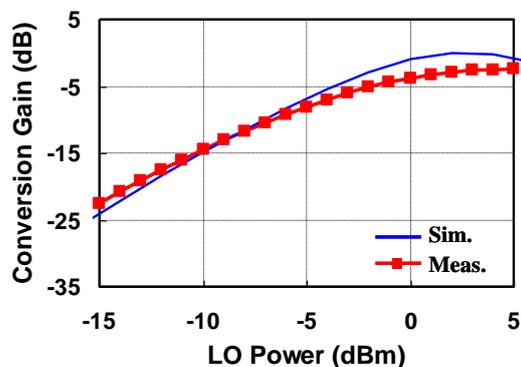
60GHz 帯高利得ダウンコンバージョンミキサの設計を行った (図 4). RF 入力周波数を 60.5GHz, LO が 59.4GHz, 出力 -10dBm のとき, 電源電圧 1V において 6.5mW の消費電力で, 利得 14.4dB 帯域幅 2GHz を得ることができた. また, P1dB は -23dB , IIP3 は -11dBm であった. また, 任意仕様での最適設計を可能とするため, 受動ミキサの散乱行列モデルを確立した (図 5). 高周波入力周波数を 59.4~65.4GHz, 局部発振器周波数を 54.4GHz とし, カスコードタイプミキサにおけるコンバージョンゲインの絶対値について, ミキサモデルからの計算結果と回路シミュレーションの結果を比較した. その結果, 理想周波数変換部と周波数変化を伴わない散乱行列部への切り分けが正しく行われていることを確認した.



(a) 60GHz 偶高調波形式ミキサ回路構成



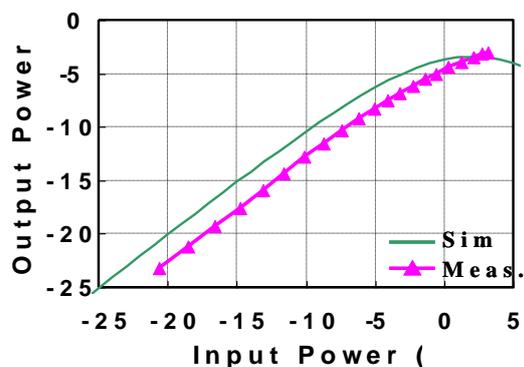
(b) 試作 IC 写真(サイズ:0.8mm×0.8mm)



(c) 変換利得の LO 電力依存性評価結果

($f_{\text{RF}}=60\text{GHz}$, $f_{\text{LO}}=29.975\text{GHz}$, $f_{\text{IF}}=5\text{MHz}$)

($f_{\text{RF}}=60\text{GHz}$, $f_{\text{LO}}=29.975\text{GHz}$, $f_{\text{IF}}=5\text{MHz}$)



(d) 入出力特性評価結果

図 3: 60GHz 偶高調波形式ミキサ回路

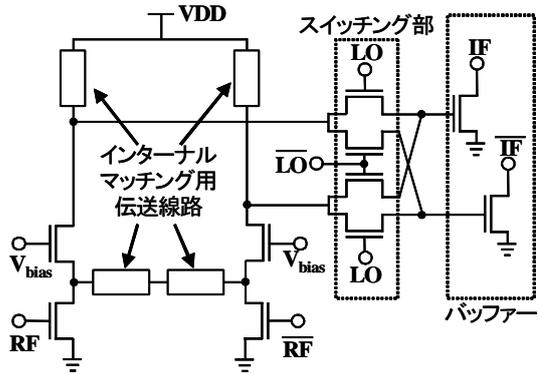


図 4: 60GHz 高利得ミキサ

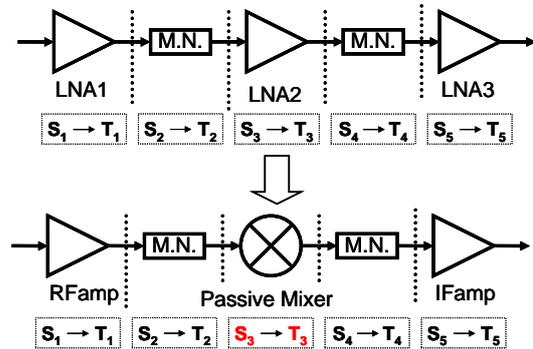


図 5: ミキサ自動設計のためのモデル

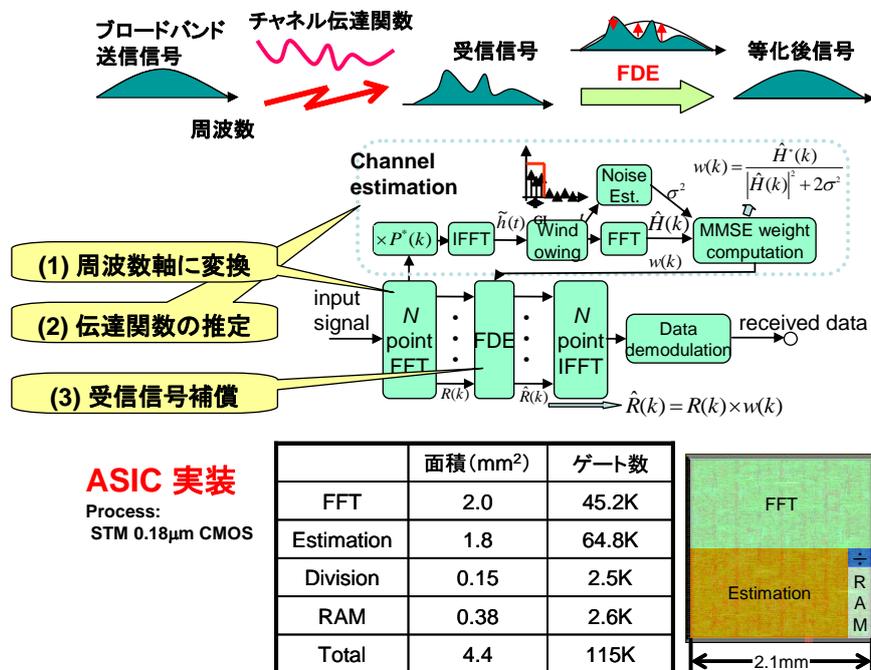


図 6: 周波数領域等化 (FDE) の実装

2) 伝搬歪, デバイス特性を補正するブロードバンド周波数領域等化技術

○周波数領域等化 (FDE) 技術の LSI 実装 [6][10]

FDE の LSI への実装・評価について図 6 に示す。広帯域移動通信では、無線チャネルは周波数選択性が強くなり、符号間干渉により伝送特性が大幅に劣化する。さらに、高周波デバイスの広帯域化に伴い、デバイスそのものの周波数選択性歪みが伝送特性を劣化させることも明らかになってきた。そこで、周波数領域等化を行うことにより、伝搬路・高周波デバイスの両者の周波数選択性の歪みの補償を行うことを検討する。周波数領域等化技術はこれまで理論・シミュレーション検討がほとんどであったが、本研究では、演算アルゴリズムと同期方式の検討を行った上で、伝搬路推定回路、伝搬路補償回路、同期回路のそれぞれを FPGA へ設計・実装を行い、

評価を行った。また、ASIC への実装の検討も行い、 $0.18\mu\text{m}$ Si CMOS プロセスを用いることで約 2mm 角程度の大きさにて実装できることを示した。

○セルフタイム型二次元パイプライン(ウェブパイプライン)回路適用の基礎検討 [7]

セルフタイム型二次元パイプライン(ウェブパイプライン)の要素回路について、従来型の分流機構ならびに合流機構を組み合わせた、より一般的なデータ流制御回路構成を考案し、多様なデータ流を対象としたパイプライン並列処理を直接的に LSI 上に展開できることを示した。また、提案回路を応用した優先処理キューイング機構、並列パイプラインソータ、および、プロセッサ間相互結合網について、簡易 IP を設計し、それらのコスト対性能比が高いことを回路シミュレーションにより確認した。

3) 方式ごとに適応的にビット幅・サンプリング周波数を切り替えるスケーラブル ADC/DAC

○ CT 型 $\Delta\Sigma$ ADC の研究

数 MHz 帯域で 70dB 程度のダイナミックレンジが実現できる ADC として CT 型 ADC を検討し、集積回路設計評価を行った。図 7 にそのチップ写真を示す。目標は帯域 8MHz、SNDR=70dB である。評価を行った結果、帯域は満足したものの、SNDR は 57dB であり、その後高精度化を検討した結果 72dB 程度は確保できる目処が得られた。

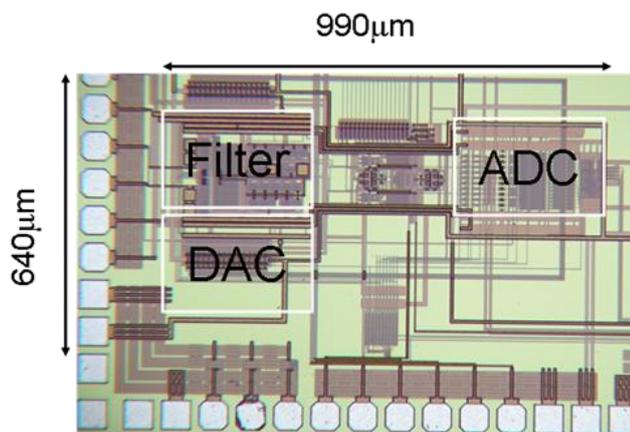


図 7: 広帯域 CT 型 $\Delta\Sigma$ ADC

○ ADC 性能の総合検討 [1]

i) 各変換方式の FoM の理論値の算出: 現在の主流であるパイプライン型 ADC とこれからの有望変換形式である逐次比較型 ADC の FoM について動作理論に基づいて限界 FoM を算出した。この結果、両方式とも現在理論限界値の4倍程度であり、現状が理論値に近づいていることが分かった。また限界 FoM は逐次比較型がパイプライン型に対し一桁小さいことが確認された。

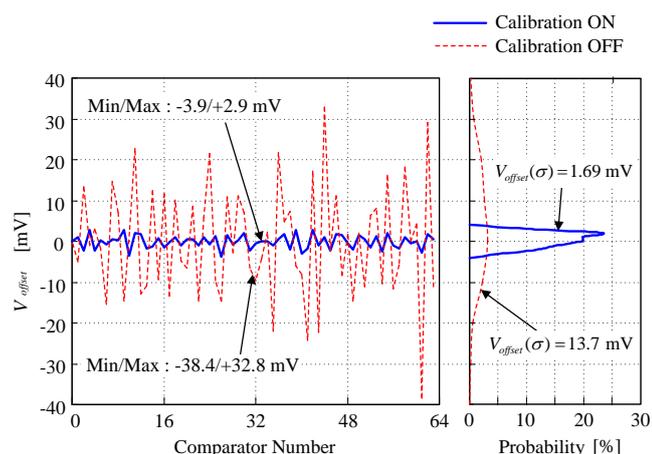


図 8: オフセット補正効果

- ii) ダイナミック型比較器の感度に関する設計理論の構築: 従来不明確だったダイナミック型比較器の感度に関しての検討を行い, 感度が主としてノード容量で決定されることを明らかにした. これにより比較器の最適設計が可能となりスケーラブル ADC の設計理論の一端が開かれた.
- iii) ダイナミック型比較器のオフセット補正方法の確立 (図 8): 従来困難であったダイナミック型比較器のオフセット補正について, チャージポンプを用いた方法を考案し, 比較器のオフセットばらつきを 14mV から 1.7mV に低減できることを明らかにした. これにより, 低電力化のために最小サイズのトランジスタを用いてもオフセット電圧が十分小さくすることができる.

3. 研究実施体制

(1) 東北大学グループ

- ①研究分担グループ長: 坪内 和夫(東北大学、教授)
- ②研究項目: オール Si CMOS RF デバイス・回路の開発

(2) 東京工業大学グループ

- ①研究分担グループ長: 松澤 昭(東京工業大学大学院、教授)
- ②研究項目: スケーラブル ADC/DAC の基礎検討

(3) 高知工科大学グループ

- ①研究分担グループ長: 岩田 誠(高知工科大学、教授)
- ②研究項目: 周波数領域等化技術のためのセルフタイム型回路の基礎検討

(4) 東京大学グループ

- ①研究分担グループ長: 藤島 実(東京大学大学院、准教授)
- ②研究項目: 微細 Si CMOS 超高周波デバイスの基礎検討

(5) 三菱電機グループ

- ①研究分担グループ長: 宮崎 守泰(三菱電機株式会社、部長)
- ②研究項目: オール Si CMOS 受信器 RF IC の開発

4. 研究成果の発表等

(1) 論文発表 (原著論文)

1. M. Miyahara and A. Matsuzawa, "A performance model for the design of pipelined ADCs with consideration of overdrive voltage and slewing," IEICE Trans. Electron., vol.E91-A, no.2, pp.469-475, Feb. 2008.
2. S. Yoshida, K. Tsubouchi, A. Tosaki, H. Oguma, S. Kameda, H. Nakase, and T. Takagi, "Radiation characteristics of ultra-small wireless communication

- modules for 60GHz band WPAN," 2008 IEEE Int. Symp. Antennas and Propagation and USNC/URSI National Radio Science Meeting, 108.11, July 2008.
3. N. Izuka, Y. Asano, Y. Yamazaki, H. Oguma, S. Kameda, T. Takagi, and K. Tsubouchi, "First-ever report on MBWA system field trial: Interference issue in sectored cell layout," 68th IEEE Vehicular Tech. Conf. (VTC2008-Fall), 7E-4, Sept. 2008.
 4. H. Nakase, H. Oguma, S. Kameda, T. Takagi, K. Tsubouchi, M. Ochiai, Y. Nagai, A. Fujimura, and Y. Isota, "Improvement of bit error rate using channel interleaving for channel binding WLAN prototype," Proc. 19th Annual IEEE Int. Symp. Personal, Indoor and Mobile Radio Commun. (PIMRC2008), O41, Sept. 2008.
 5. Y. Nagai, A. Fujimura, M. Akihara, H. Nakase, S. Kameda, H. Oguma, K. Tsubouchi, "A SINR estimation for closed-loop link adaptation of 324 Mbit/sec WLAN system," Proc. 19th Annual IEEE Int. Symp. Personal, Indoor and Mobile Radio Commun. (PIMRC2008), O54, Sept. 2008.
 6. V. Gheorghiu, S. Kameda, T. Takagi, K. Tsubouchi, and F. Adachi, "Implementation of single carrier packet transmission with frequency domain equalization," 68th IEEE Vehicular Tech. Conf. (VTC2008-Fall), 4H-3, Sept. 2008.
 7. R. Zhang and M. Iwata, "An efficient signature matching scheme for mobile security," IEICE Trans. on Commun., vol.E91-B, no.10, pp.3251-3261, Oct. 2008.
 8. T. N. Hao, S. Kameda, T. Takagi, and K. Tsubouchi, "Measurement of indoor multipath propagation characteristics at 60 GHz with high delay time resolution," Int. Conf. on Advanced Tech. for Commun., (ATC 2008), 4C, Oct. 2008.
 9. H. Oguma, S. Kameda, N. Izuka, T. Takagi, K. Tsubouchi, Y. Asano, and Y. Yamazaki, "Measured downlink throughput performance of MBWA system in urban area," IEEE Int. Symp. on Wireless Commun. Systems (ISWCS2008), Oct. 2008.
 10. V. Gheorghiu, S. Kameda, T. Takagi, K. Tsubouchi, and F. Adachi, "Implementation of frequency domain equalizer for single carrier transmission," 4th Int. Conf. on Wireless Commun., Networking and Mobile Computing (WiCOM 2008), Oct. 2008.
 11. S. Tanifuji, Y. Aota, H. Oguma, S. Kameda, T. Takagi, K. Tsubouchi, "Spurious vibration suppression by film thickness control for FBAR," 2008 IEEE Int. Ultrason. Symp., P3J094-04, Nov. 2008.
 12. Y. Aota, S. Tanifuji, H. Oguma, S. Kameda, T. Takagi, and K. Tsubouchi, "AIN film using low temperature MOCVD Pprocess for FBAR," 2008 IEEE Int.

Ultrason. Symp., P3J095-05, Nov. 2008.

13. M. Miyahara, Y. Asada, D. Paik, and A. Matsuzawa, "A low-noise self-calibrating dynamic comparator for high-speed ADCs," A-SSCC, 9-2, pp.269-272, Nov. 2008.
14. H. Oguma, S. Kameda, N. Izuka, Y. Asano, Y. Yamazaki, T. Takagi, and K. Tsubouchi, "Comparison of downlink throughput distributions between frequency reuse factors of one and three in MBWA system field trial," Int. Symp. on Wireless and Pervasive Computing (ISWPC2009), Feb. 2009.

(2) 特許出願

平成 20 年度 国内特許出願件数 : 2 件 (CREST 研究期間累積件数 : 4 件)