

「超高速・超省電力高性能ナノデバイス・システムの創製」

平成 14 年度採択研究代表者

古屋 一仁

(東京工業大学理工学研究科 教授)

「超ヘテロナノ構造によるバリスティック電子デバイスの創製」

1. 研究実施の概要

本研究では、半導体、金属そして絶縁体と大きく異なる物質を、立体的かつナノメートルサイズで組み合わせた“3次元超ヘテロナノ構造”を創製し、バリスティック走行による超高速性、極小化による低消費電力性をもつ新しいデバイス実現をめざす。さらに、3次元超ヘテロナノ構造により、電子の波動性を使う多機能デバイスの可能性、電子波の量子効果による新たなテラヘルツ帯増幅などの新デバイスの可能性を示す。

平成 17 年度は、ヘテロ接合バイポーラトランジスタ (HBT) において、ベース電極下の InP 中に絶縁物である SiO₂ を埋め込むことでコレクタ容量を減らすトランジスタを提案し、InP 中に SiO₂ 細線を埋め込んだ直上に成長した、ベース層となる GaInAs 層が平坦に結晶成長できることを確認した。

ヘテロ構造電子ランチャと真性領域だけを走行領域とする新原理のホットエレクトロントランジスタ (バリスティックトランジスタ) では、モンテカルロシミュレーションにより 1THz を超える遮断周波数を予測すると共に、幅 25nm のエミッタにおいて、電子ランチャ構造の薄膜化により 100kA/cm² という昨年度から 4 桁向上した電流密度を実現した。

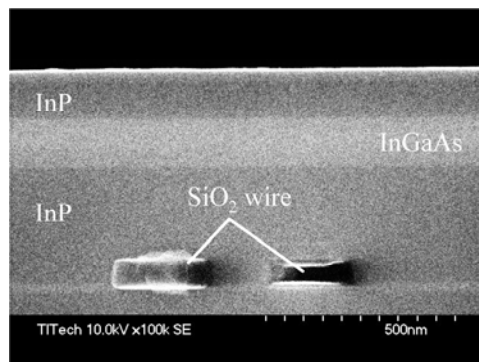
テラヘルツ発振・増幅素子としては、スロットアンテナと集積化した GaInAs/AlAs/InP 共鳴トンネルダイオードによる固体素子としては初めて 1THz を超える発振を確認した。

2. 研究実施内容

本研究における研究実施方法・現時点での成果、そこから得た今後の方針などを、以下の四つの項目に分けて述べる。

3次元超ヘテロナノ構造を電荷供給部/収受部として持つデバイス

昨年度までの InP 中に金属細線を埋込んでコレクタ容量低減を図ったヘテロ接合バイポーラトランジスタ (HBT) では、コレクタ抵抗低減の為に厚い金属細線では、細線側面からのフリ



幅 200nm 厚さ 60nm の 2 本の SiO₂ 細線を InP 中に埋込んだ構造の SEM 像

ンジ容量により望んだ容量低減が図れないことが有限要素法の解析から明らかになり、新たにエミッタ直下以外に SiO_2 細線を埋め込むことで、容量低減を図ることとした(特許出願中)。これは、通常構造の HBT でも最近はベース電極幅が狭くなっていることから、狭いベース電極幅の下に実現可能な幅・厚さの SiO_2 細線を挿入することで、容量低減が可能であることによる。ベース層厚 15nm、コレクタ層厚 150nm において、有限要素法による容量計算に基づいて性能予測を行うと、エミッタ幅 100nm、ベースメサ幅 500nm では、最大発振周波数が従来型素子では 400GHz 程度、金属細線埋込形素子では 500GHz 程度になるのに対して今回提案の素子ではほぼ 600GHz と優れた特性が得られることを示した。また遮断周波数についても従来型素子に較べて 10%程度の改善(524→574GHz)が期待できる。

この素子を実現するために、有機金属気相成長法を用いて SiO_2 細線を InP HBT エピタキシャル構造中に埋め込んだ超ヘテロ構造を形成する実験を行った。細線の方角を InP の $\langle 010 \rangle$ 結晶方位に合わせ、成長温度を 580°C にすることで、ベース層におけるヘテロ界面が平坦にできることを明らかにし、提案した素子構造が作製できることが確認できた。

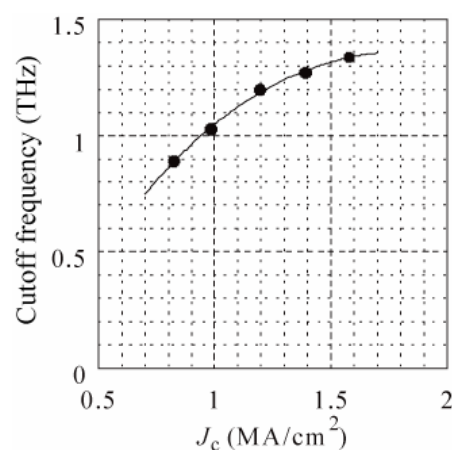
また Si 基板上 $\text{CaF}_2/\text{CdF}_2$ 金属/絶縁物エピタキシャル選択成長による共鳴トンネルダイオード(RTD)については、シリコン集積回路で用いられる (100) 面上へピンホール無く形成するために、シリコン上 SiO_2 酸化膜にもうけた 80nm 以下の微小孔のみに成長させるナノエリアローカルエピタキシーを用い、ナノ領域成長技術を併用することで、 10^5 を超える大きな PVCR を持つ明瞭な微分負性抵抗特性を観測した。その電流密度は $10\text{kA}/\text{cm}^2$ 程度、ピーク電圧は約 1.8V であった。

超ヘテロナノ構造により電子を真性半導体へ引きだすバリスティックトランジスタ

エミッタからコレクタまで真性半導体中のみを、最高速度が得られる一定の運動エネルギーで、電子が走行するトランジスタを提案した。既存トランジスタの 1.5 から 2 倍の高速化を目指し、高速化原理確証と実現のための構造形成技術確立を目的とした。

半導体分散特性上の最高速度エネルギーで全長走行させ走行時間を最小化、エミッタ構造は充電時間最小化、を実現する構造を設計した。エミッタ充電時間の理論解析、化合物半導体分散特性、モンテカルロ・シミュレーションによる理論的検証を行い、デバイスを作製し、半導体デバイス特性測定解析を行った。

理論解析から、エミッタ充電時間は室温で電流密度 $700\text{kA}/\text{cm}^2$ 以上で 30fs、InP の (001)



バリスティックトランジスタにおける
電流密度-遮断周波数の関係

方向でエネルギー0.38eVで走行速度 $8 \times 10^7 \text{cm/s}$ 、L0 フォノン放出1回までの準バリスティック走行確率は走行長70nmで93%、走行時間40fsと算出した。これに電極間容量充電時間(70fs)を加えた全遅延時間で遮断周波数は決まる。実際のデバイス動作を忠実にシミュレーションするモンテカルロプログラム(damocles)で理論結果を確認した。過渡応答結果より遮断周波数は0.99~1.3THzと見積もった(図)。

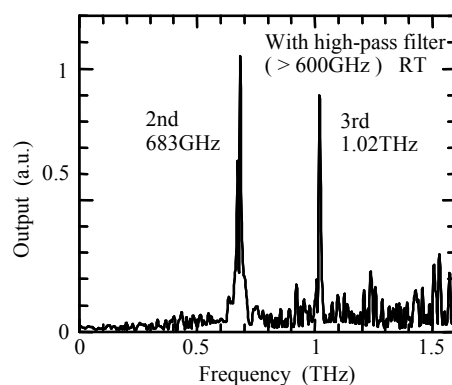
このデバイス実現のキーは脇に避けたゲート電極により有効にエミッタからのホット電子放射を制御することであり、そのためには微小幅エミッタ構造を作製する必要がある。またコレクタに対してエミッタを静電遮閉して出力コンダクタンスを抑制するためにも重要である。この微小幅エミッタメサとゲートを作製しトランジスタ特性を得た。共鳴トンネル構造を持つエミッタの幅は昨年に引き続き25nmとしたが、今年度は薄膜化によりバリア層酸化を防ぎ、微分負性抵抗を確認し、電流密度を数十 kA/cm^2 と昨年度に較べて約3桁の増大を達成した。

提案した新デバイスの具体的構造で1THzを超える遮断周波数を理論的に確認し、その心臓部である微細エミッタ作製と動作確認を達成した。今後、高速性の実験的検証を進める。

電子波面制御デバイス・電子波ビートデバイスなどの新原理デバイスの探究

1 共鳴トンネルデバイスによるテラヘルツ発振達成

テラヘルツ発振・増幅素子として提案した、二次元電子ガスを用いた速度変調素子(半導体クライストロン)については、半絶縁性InP基板上のGaInAs/InAlAsとSi δ ドーブによるHEMTの層構造を用い電子ビーム露光により入出力ポート間隔100nmの素子を作製した。直流特性で理論的には増幅・発振に十分な値であるドレイン電流0.8-1.0mA/ μm を得た。また、テラヘルツ領域発振としては、基本波周波数342GHzの素子において、図に示すように1.02THzの3次高調波発振が得られた。



共鳴トンネルダイオード発振素子の
高調波発振スペクトル

2 電子波面制御デバイスに向けた基礎研究

まず、2003年にダブルスリット干渉観測を世界で最初に達成し報告したが、その測定データ、実験のシミュレーション、電子コヒーレンスのより詳細な検討評価を行った。これらの詳細解析の結果は、半導体中ホット電子波のコヒーレント伝搬をより明確に支持するものである。この詳細検討結果を学術雑誌に公表した。

次に、上述の達成により固体中をホット電子が波動としてコヒーレントに一方向に伝搬することの確証が得られたので、さらにコヒーレント波動のデバイス応用への道

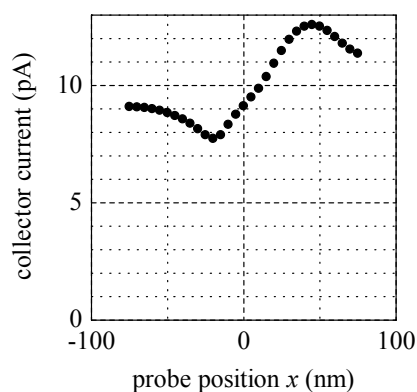
をつけるために、フレキシブルな測定を可能にする走査探針観測法の研究を進めている。

走査探針から電子を半導体へ入射する。電子は半導体中を球面波で伝搬し、位相シフトにより回折し、その直後のエネルギーバイパスフィルタにより選別された直進波成分をコレクタ電流として観測する。探針を走査しながらコレクタ電流波形を測定することにより回折パターンが得られる（量子相反性）。探針から半導体への注入効率を Bell-Kaiser モデルで、半導体中の転送効率を 3 次元シュレディンガー方程式を時間領域有限差分法 (FDTD 法) で数値解析し、コレクタ電流を計算した。

探針位置とコレクタ電流のシミュレーション結果を示す。実験可能性の指標となる、山と谷の電流差として 1.4pA が得られた (図)。

一方、実験的に弾道電子放射顕微鏡 (BEEM) を研究し、微小電流測定精度を上げた。我々の現有装置の測定精度と比較し、上述の電流差は観測可能であることを明らかにした。

今年度開発した解析法を用いて、より確実に干渉パターンを観測できる電子波干渉構造を探索し、並行して BEEM 測定技術を向上させて、観測達成を目指す。同時に波面制御デバイスの概念をより具体化させる。



位相シフトによる干渉パターンのシミュレーション結果

3. 研究実施体制

「古屋」グループ

①研究分担グループ長：古屋 一仁（東京工業大学理工学研究科、教授）

②研究項目：

- 1) 多結晶金属細線と半導体による 3 次元超ヘテロナノ構造形成技術を開発し、デバイス作製に適用できるようにする（平成 14-17 年度）
- 2) アモルファス絶縁体と半導体による 3 次元超ヘテロナノ構造形成技術を開発し、デバイス作製に適用できるようにする（平成 17-19 年度）
- 3) 上記(1,2)の技術を適用し、3 次元超ヘテロナノ構造を電荷供給部/収受部として持つデバイスを作製・評価する（平成 14-19 年度）。
- 4) 上記(1,2)の技術を適用し、3 次元超ヘテロナノ構造により電子を真性半導体へ引き出すホットエレクトロントランジスタを設計・作製・評価する（平成 14-19 年度）。
- 5) エピタキシャル金属/絶縁物/半導体の 3 次元超ヘテロナノ構造形成技術を開発し、シリコン基板上のデバイスへの応用可能性を探る（平成 14-19 年度）。
- 6) 電子波面制御デバイス・電子波ビートデバイスなどのデバイス新原理を探究する（平成 14-19 年度）。

4. 主な研究成果の発表（論文発表および特許出願）

（1）論文（原著論文）発表

- K. Furuya, Y. Ninomiya, N. Machida, and Y. Miyamoto, "Double-Slit Interference Observation of Hot Electrons in Semiconductors -- Analysis of Experimental Data --", Jpn. J. Appl. Phys. Vol. 44 Part 1, no.5A, 2936-2944, 2005.
- M.Asada: "Photon-Assisted Tunneling in Resonant Tunneling Structures and Its Application to Terahertz Devices", 「共鳴トンネル構造における光子支援トンネルとテラヘルツデバイス」, Oyo Butsuri（応用物理）, vol.74, no.5, pp.587-592, May.2005.
- N. Orihashi, S. Hattori, S. Suzuki and M. Asada: "Voltage-controlled sub-terahertz oscillation of resonant tunnelling diode integrated with slot antenna", Electron. Lett., vol.41, no.15, pp.872-874, July. 2005.
- N.Orihashi, S.Hattori, S.Suzuki, and M.Asada: "Experimental and Theoretical Characteristics of Sub-Terahertz and Terahertz Oscillations of Resonant Tunneling Diodes Integrated with Slot Antennas", Japan. J. Appl. Phys., vol.44, no.11, pp.7809-7815, Nov. 2005
- S.Suzuki, N.Orihashi, and M. Asada: "Mutual Injection Locking between Sub-THz Oscillating Resonant Tunneling Diodes", Japan. J. Appl. Phys., vol.44, no.48, pp.L1439-L1441, Nov. 2005.
- N. Orihashi, S. Suzuki, and M. Asada: "One THz Harmonic Oscillation of Resonant Tunneling Diode", Appl. Phys. Lett., vol.87, 233501, Dec.2005..

（2）特許出願

H17 年度出願件数：4 件（CREST 研究期間累積件数：6 件）