

「情報システムの超低消費電力化を目指した技術革新と統合化技術」
平成 17 年度採択研究代表者

高田 広章

(名古屋大学大学院情報科学研究科 教授)

「ソフトウェアとハードウェアの協調による組込みシステムの
消費エネルギー最適化」

1. 研究実施の概要

情報家電や情報携帯端末などの組込みシステムを対象として、ソフトウェアとハードウェアの協調により、サービス品質（性能、計算精度、信頼性など）を保証しつつ、消費エネルギーを最小限にするための最適化技術を開発する。メモリアーキテクチャとコンパイラの協調や、低消費エネルギースケジューリング機構を持つマルチプロセッサリアルタイム OS などにより、消費エネルギーを 100 分の 1 に低減することを目標とする。

本研究は、シングルチップに複数の CPU コアを搭載したチップマルチプロセッサ（以下、CMP）を対象としている。CMP は、ハイエンドシステムだけでなく、低電力システム向けのプロセッサとしても注目されている。その理由は、プログラムを複数のコア上で並列に動作させることにより、各 CPU の動作速度と動作電圧を低く設定でき、要求性能を満たしつつ消費エネルギーを削減できるためである。しかし、CMP の低消費電力化技術の多くはハードウェア主導で構築されており、必ずしも RTOS やアプリケーションプログラムからの電力管理に適していない。また、CMP の電力管理はシングルコアのプロセッサと比較して格段に複雑になるため、現状では有効な電力管理技術が存在しない。そこで、申請者らは以下に挙げる 5 項目を目標に研究を進めている。

1. 見積もりツールおよびリアルタイム OS 向け見積もりモデルの開発
2. 低消費エネルギー化リアルタイム OS の開発
3. 低消費エネルギー化コンパイラの開発
4. 低消費エネルギー化ハードウェアの開発とそのチップ試作
5. ターゲットアプリケーションの解析と評価環境の構築

平成 17 年度は、見積もりツール、リアルタイム OS、コンパイラについて検討を行い、また、ターゲットアプリケーションの解析と評価環境の構築に着手した。

2. 研究実施内容

本研究は以下の2つのテーマからなり、後者はさらに2つのサブテーマからなる。

- テーマ1：消費エネルギーと QoS に関する理論の構築

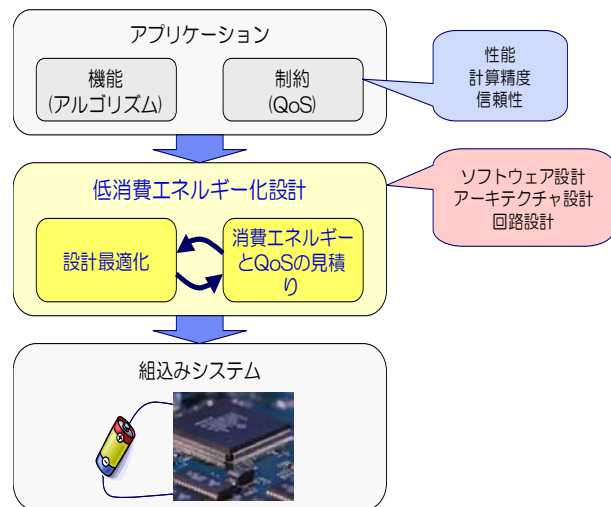
電源電圧、閾値電圧、並列度、冗長度、通信の符号化方式などを変更した際の QoS（信頼性、計算精度、性能）と消費エネルギーの相互関係を理論的に解明する。

- テーマ2：低消費エネルギー化設計技術の開発

テーマ1の理論に基づき、組み込みシステムの消費エネルギーを最小化する技術を開発する。右の図に示すように、開発する設計技術は、アプリケーションが与えられたとき、要求される QoS を満たし、かつ、消費エネルギーを最小化する。テーマ2は、

- 消費エネルギーと QoS の見積り技術
- 設計最適化技術

の2つのサブテーマからなる。

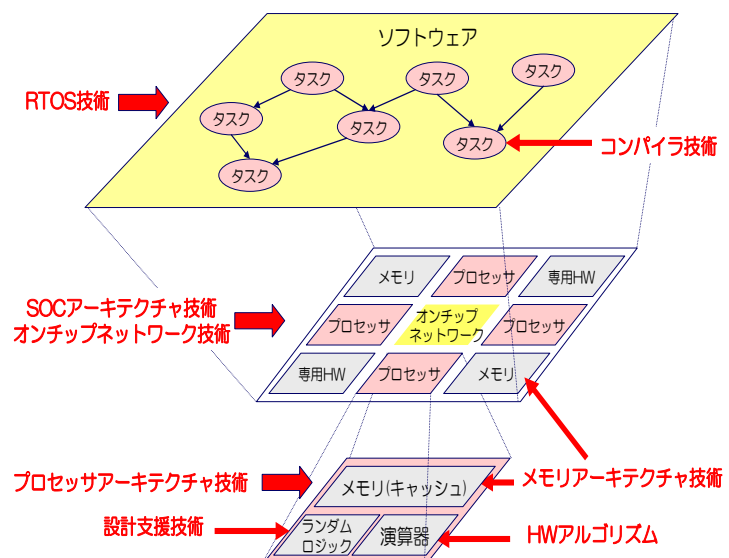


上記の両テーマとも、ソフトウェア、アーキテクチャ、および、回路設計といった複数の設計階層を統合的・体系的に扱う。各設計階層は以下の設計技術を含む。

- ソフトウェア
 - リアルタイム OS
 - コンパイラ
- アーキテクチャ
- 回路設計
 - 設計支援
 - HW アルゴリズム

本年度は、まず各々の設計階層について、先述の2つのテーマ

- テーマ1：消費エネルギーと QoS に関する理論の構築



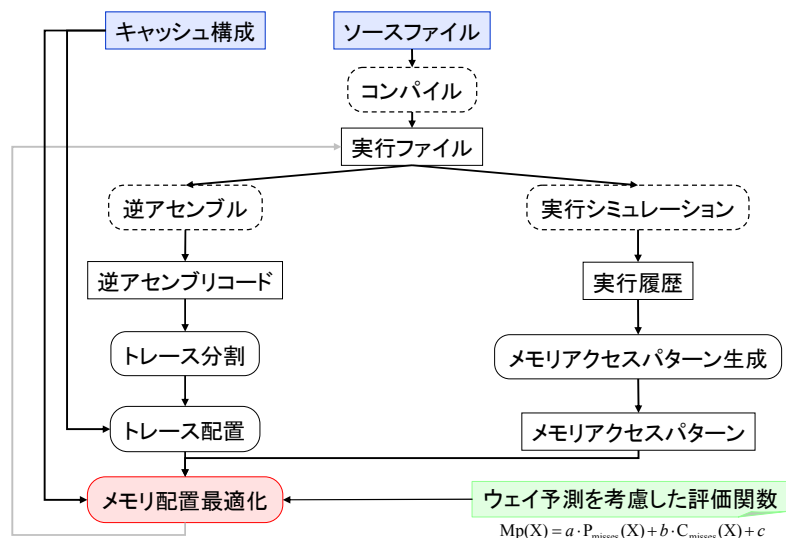
- テーマ 2：低消費エネルギー化設計技術の開発

- 消費エネルギーと QoS の見積り技術
- 設計最適化技術

の基礎検討を行った。詳細を以下に示す。

- 名古屋大学グループ

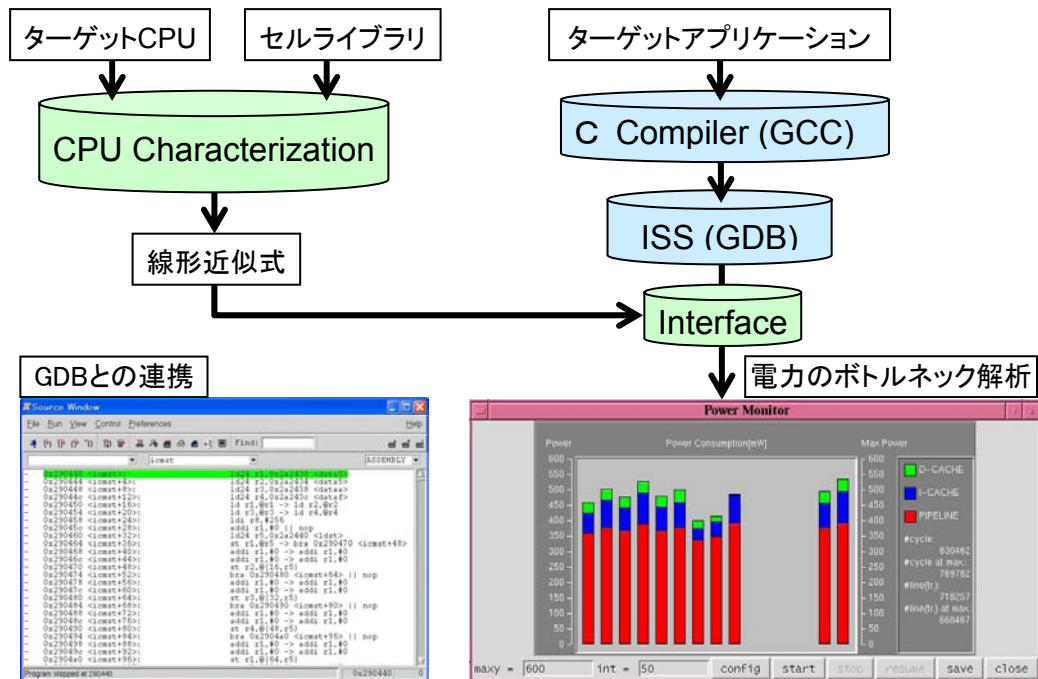
名古屋大学グループでは、平成 17 年度は、主としてソフトウェアによる低消費エネルギー化について、理論および設計技術の検討を行った。まず、シングルスプロセッサ組込みシステムを対象として、九州大学グループと共同で、既存技術の調査と整理を行った。電力モデリング技術、コンパイラ最適化技術、アプリケーション設計技術、RTOS による電力管理技術の 4 つの観点から調査・整理した。これらの結果は、組込みソフトウェアシンポジウム 2005 において、チュートリアル講演という形で公表した。また、プロセッサの消費電力の大部分はキャッシュメモリで消費されることに着目し、アーキテクチャとコンパイラ最適化技術を協調させることにより、キャッシュの消費電力を最小化する手法を提案し、評価した。ウェイ予測というアーキテクチャ技術とプログラムの配置を最適化するコンパイラ技術を組み合わせることにより、ウェイ予測もコンパイラ最適化も行わない場合と比較して、平均 20% 程度の低消費電力化を達成した。本研究の成果は国内の研究会で発表した。



- 九州大学グループ

九州大学グループでは組込みソフトウェア開発者が使いやすい消費エネルギー評価環境の構築を目標として、組込みプロセッサの消費エネルギーモデル（近似式）を自動生成するツールを開発する。消費エネルギーは命令セットシミュレータから容易に抽

出できるパラメータのみで近似する。平成 17 年度は、東京大学 V D E C から提供されている 2 種類の組込みプロセッサを題材として、プロセッサの消費エネルギー特性を自動でキャラクタライズ（近似式を生成）する技術の基礎検討を行った。研究成果の一部は国内の研究会で発表した。

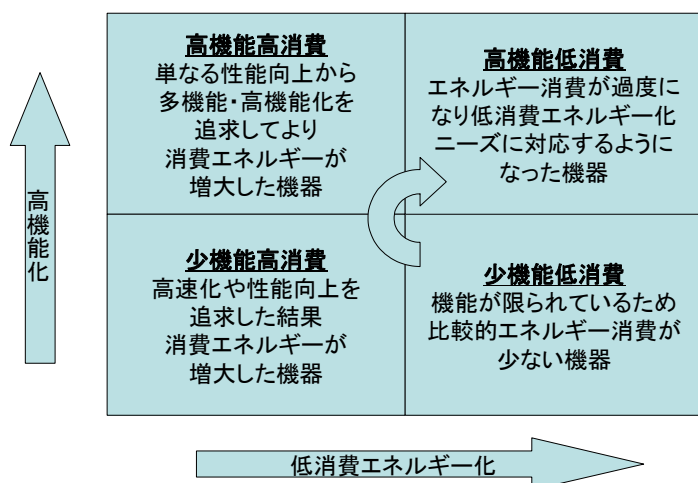
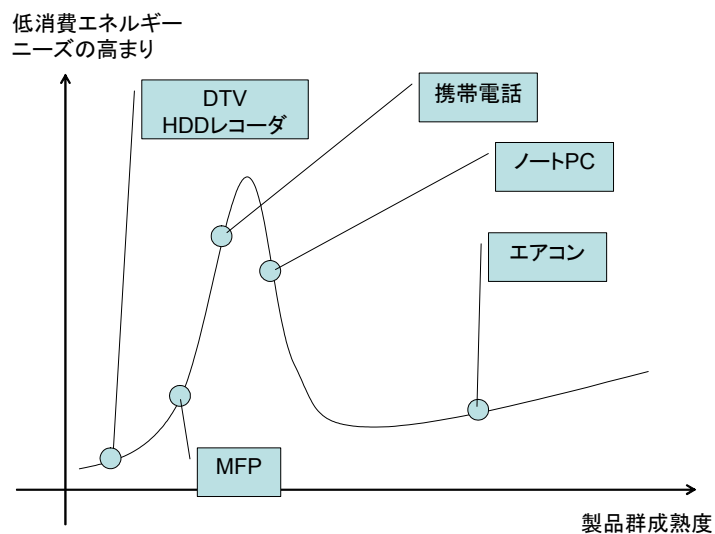


● 東芝グループ

低消費エネルギー技術に関する社内関係部門のヒアリング、及び市場調査を行い、以下の知見を得ることができた。

1. 低消費エネルギーのニーズには、一定のトレンドがある。
2. 低消費エネルギー化技術は、現状では殆ど個別最適化の積み重ねで対応されている。

次ページ上図に示す通り、低消費エネルギー化へのニーズはハイパーカーブ上にプロットすることができる。また個別製品の進化のトレンドを分析してみると、次ページ下図に示すような流れがあることも考えられる。



§ 3. 研究実施体制

「名古屋大学」グループ

- ① 研究分担グループ長：高田 広章（名古屋大学、教授）
- ② 研究項目：
 1. 低消費電力化リアルタイム OS の検討
 2. 低消費電力化コンパイラの検討
 3. 低消費エネルギー化ハードウェアアルゴリズムの検討

九州大学グループ

- ① 研究分担グループ長：石原 亨（九州大学、助教授）
- ② 研究項目：

1. 見積もりツールの開発
2. RTOS 向け見積もりモデルの開発
3. 低消費エネルギー化ハードウェアの開発

東芝グループ

- ① 研究分担グループ長：深谷 哲司（東芝、参事）
- ② 研究項目：
 1. 低消費エネルギー要件の解析と評価軸の定義
 2. エネルギー評価環境構築準備