

研究課題別事後評価結果

1. 研究課題名： 二次元界面場により創出される新規材料物性の機能化
2. 研究代表者名及び主たる研究参加者名（研究機関名・職名は研究参加期間終了時点）
研究代表者
鳥海 明（東京大学大学院工学系研究科 教授）
主たる共同研究者
右田 真司（産業技術総合研究所ナノエレクトロニクス研究部門 上級主任研究員）

3. 事後評価結果

○評点：

A 期待通りの成果が得られている

○総合評価コメント：

本課題は既存 CMOS デバイスの性能向上を狙うものであり、すでに大きな市場を形成している Si LSI において低消費電力動作が実現できれば非常に大きなインパクトがある。低電力動作で重要な Steep Slope の実現にあたりネガティブキャパシタ・トランジスタ (NC-FET) の検討に取り組んだ。加えて微細 CMOS で問題となっているコンタクト抵抗低減にも注力した。

NC-FET は、ゲート絶縁膜に負性容量を採用するとゲート電圧に対する電流の立ち上がりを 60mV/decade 以下に急峻化できる可能性が理論的に示唆されている。具体的には CMOS のゲート絶縁膜に強誘電体膜を利用することで実現の可能性がある、多くの研究機関で検討が進められている。すでに先端 LSI で実績のある HfO_2 が強誘電性を示すことから、NC-FET の強誘電体材料として有望であるが、本研究チームにより 3 nm 以下の薄膜でも安定した強誘電体性が得られることが初めて示されより現実味を帯びてきた。動作モデルにおいては電荷の振る舞いに立脚したモデルを提案しており、各研究開発機関での試作結果をめぐる混沌とした状態に終止符を打つことへの大きな貢献の可能性もある。

一方、コンタクト抵抗の上昇が低消費電力化の妨げになっている。ショットキー接合の障壁高さはピーニング現象のため金属種を変えても大きく変わらない。よって半導体側の不純物濃度を高くせざるを得ない問題があった。本課題では波動関数モデルを適用し比較的電子濃度の低い材料を金属/半導体接合の間に挟むことが有効であることを発見し $10^{17}/\text{cm}^3$ 程度の低不純物濃度でもオーミックコンタクトを取ること成功した。論理 LSI だけでなく半導体メモリにも広く適用できる可能性があり、注目すべき成果である。

電子デバイス関連の国際学会では最高峰である IEDM に多くの論文が採択されており、特許提案も積極的になされた。実際の産業への寄与は少し時間がかかろうが、大規模 LSI の低消費電力動作実現に果敢に取り組んだことを高く評価したい。