

情報担体を活用した集積デバイス・システム
2021年度採択研究代表者

2022年度
年次報告書

小野 輝男

京都大学 化学研究所
教授

3次元磁気メモリの開発

主たる共同研究者:

岡本 好弘 (愛媛大学 大学院理工学研究科 教授)

葛西 伸哉 (物質・材料研究機構 磁性・スピントロニクス材料研究拠点 グループリーダー)

加藤 剛志 (名古屋大学 未来材料・システム研究所 教授)

高村 陽太 (東京工業大学 工学院 助教)

本多 周太 (関西大学 システム理工学部 准教授)

本間 敬之 (早稲田大学 先進理工学部 教授)

山田 啓介 (岐阜大学 工学部 助教)

研究成果の概要

提案する 3 次元磁気メモリは、3 次元フラッシュメモリである 3D-NAND 同様に、ビットラインとワードラインの交点に柱が存在する構造を持つ^{1,2)}。3D-NAND では、1 本の柱に多数のゲートが付属することでセルを構成し、各セルに電氣的に情報を蓄える。これに対し、提案メモリでは、1 本の柱が磁気異方性の大きい記録層(緑)と磁気異方性の小さい磁壁層(黄)の多層構造の人工強磁性体で構成され、記録層の磁化方向がビット情報に対応する。したがって、提案メモリは 1 本の柱につき記録層の数だけビット数を持つ 3 次元メモリである。

提案する 3 次元磁気メモリ実現の鍵となるのは、情報書込み、情報シフト、情報読み出し、および製造プロセスである。この中で、MTJ による情報読み出しは MRAM 技術を利用できる。SOT による情報書込みも 3 端子 MRAM で実証されているが、記録層/磁壁層からなる人工強磁性体への適用は開発課題となる。人工強磁性体中の電流駆動磁壁移動は、研究代表者らがシミュレーションで確認しているが^{1,2)}、実デバイスでの実証が必要となる。製造プロセスでは、柱構造の作製が鍵となるが、本研究では、スパッタ製膜した薄膜からの微細加工による製造プロセスと高アスペクト比ホールへのめっき製造プロセスを検討する。さらに、本研究では、シミュレーションによる最適化および信号処理技術開発も行う。

今年度の研究成果概要は以下の通りである。スパッタ膜からドライプロセスで作製した記録層/磁壁層/記録層からなるデバイスにおけるスピン軌道トルク書込みと電流駆動磁壁移動の実験的確認を行ない、さらに多ビットデバイス作製のための検討を行った。Pt 薄膜上への極薄磁性膜めっき技術および物性制御技術を確立した³⁾。さらに磁気記録層として理想的な磁化ループを実現した。めっき技術により細孔テンプレート内に単層磁性柱と二種の異なる金属からなる磁性柱を作製し、物性評価と磁気特性評価を実施した⁴⁾。3 次元磁気メモリ用シミュレーションの開発、記録再生における信号処理方式の考案を行った。新たな書込み方法を提案し、マイクロマグネティクスシミュレーションによってその実現性を確認した。2つの互いに逆向きの磁化を持った磁化固定層を磁性柱の下部に設置し電流経路を制御することで、磁壁移動を利用した磁壁書き込みが可能であることを示した。さらに、読み出される磁化に合わせて電流経路を制御する非破壊読出手法を提案した。256 ビット/ピラーの 3 次元磁気メモリに対する誤り訂正方式として、ピラーごとに単一反転/挿入/削除誤りを訂正可能な Levenshtein 符号と GF(2⁸)の下で 224 シンボル中の 32 シンボル誤りを訂正可能な RS(Reed-Solomon)符号の組合せを採用し、ピラーにおける磁壁シフト誤差が正規分布に従う確率モデルを用いて性能を評価・検討した結果、磁壁のシフト誤差の標準偏差がビット長に対して 0.4 以下であれば誤り無く再生できること、さらに、RS 符号を採用しているため 7 ピラーあたり 1 ピラーに 2 ビット分を超える磁壁のシフト誤差が発生した場合にも誤り訂正できることが明らかとなった。

【代表的な原著論文情報】

- 1) “Low Current Driven Vertical Domain Wall Motion Memory with an Artificial Ferromagnet”, J. Magn. Soc. Jpn. Vol. 45, 6, 2021
- 2) “High thermal stability and low driven current achieved by vertical domain wall motion memory with artificial ferromagnet”, Appl. Phys. Express vol. 14, 023001, 2021
- 3) T. Huang, Y. Takamura, M. Saito, Md M. Hasan, D. Araki, T. Homma, S. Kasai, K. Yamada, Y. Sonobe, T. Ono, S. Nakagawa, “Electrophoretically deposited CoPt film for realization of 3D domain wall motion memory,” IEICE Tech. Rep., Vol. 122, 297, 2022.
- 4) M. M. Hasan, M. Saito, T. Huang, Y. Takamura, K. Yamada, D. Araki, S. Kasai, Y. Sonobe, D. Oshima, T. Kato, S. Nakagawa, T. Ono, T. Homma. Preparation and evaluation of electrodeposited CoPt nanowires for 3D magnetic memory, The 147 Conf. The Surface Finishing Society in Japan, Abstract book for the 147th SFJ conference, Mar 2023.