

Society5.0を支える革新的コンピューティング技術
2019年度採択研究代表者

2021年度 年次報告書

天野英晴

慶應義塾大学工学部
教授

MEC用マルチノード統合システムの開発

§ 1. 研究成果の概要

MEC 用の SoC 型 FPGA ボードとして商用化に成功した MKUBOS ボード 6 枚から成るクラスタ上でのソフトウェア開発を容易にするため、VTA、FINN、MPI 通信機構を整備した。また MKUBOS クラスタを含むマルチテナント向けミドルウェア MEC-uRM を設計した。高信頼・高速なエッジ+クラウドシステム向け、大容量不揮発性メモリと DRAM のハイブリッド KVS アルゴリズム・ROS 拡張ミドルウェアを開発した。これらの上に工場配送システム、Graph Based SLAM、音声認識処理、差分プライバシーアクセラレータなどのアプリケーションを実装し、そのエネルギー効率が最新の PC からなるクラスタに対して優れていることを実証した。この成果は、CEATECH、Keio テクノモール、JST 微小エネルギー VR シンポジウムなどで一般向け公開された。

上記のコンセプトをチップ化した SLMLET の設計を行った。SLMLET は、再構成ロジック、RISC-V、チップ相互結合用スイッチを混載したチップであり、低コスト、低消費電力でスケーラブルなシステムを構築することが可能である。この心臓部の SLM 再構成ロジックのテスト用に 2020 年にテーパアウトした TEG1 チップの動作を確認し、設計用統合 CAD の開発にも成功した。SLMLET のプロトタイプは、論理設計は終了し、22 年 5 月にテーパアウト予定である。

並列アプリケーションの設計を容易に行うため、System-C レベルで設計し、高位合成により分割、マッピングする CAD を開発し、ストリーム処理のニューラルネットワークを対象に実ボード上の動作に成功した。

さらにスマートシティ領域でのデータ流通の高速化のため、ハードウェア MQTT ブローカのマイグレーション機能の実装を行い、IEEE 技術標準化ワーキンググループにて MQTT を用いた IoT ノード管理の標準化に取り組んでいる。

§ 2. 研究実施体制

(1) 天野グループ(慶應義塾大学)

① 研究代表者:天野英晴(慶應義塾大学理工学部 教授)

② 研究項目

- (1) マルチ FPGA システム開発・評価・OS 実装
- (2) Crust-Core 型プロトタイプチップ 設計・実装
- (3) Crust-Core 型プロトタイプチップ改良・評価

(2) 飯田グループ(熊本大学)

① 主たる共同研究者:飯田全広(熊本大学大学院先端科学研究部 教授)

② 研究項目

- (1) 再構成ロジック IP 設計・開発・評価
- (2) 高集積再構成ロジック IP ジェネレータ開発
- (3) 関数型言語を用いた超高速開発環境の開発

(3) 菅谷グループ(芝浦工業大学)

① 主たる共同研究者:菅谷みどり(芝浦工業大学工学部 教授)

② 研究項目

- (1) 透過的に配置実行制御するミドルウェアの調査・設計・実装・評価
- (2) MEC 連携用ミドルウェア設計・実装・評価

(4) 西グループ(慶應義塾大学)

① 主たる共同研究者:西宏章(慶應義塾大学理工学部 教授)

② 研究項目

- (1) コミュニティデータ収集と基盤技術の構築
- (2) リアルタイム情報匿名化アクセラレータ実装・評価
- (3) リアルタイム情報匿名化アクセラレータの地域実証

(4) 若林グループ(東京大学)

① 主たる共同研究者:若林一敏(東京大学大学院工学系研究科 特任研究員)

② 研究項目

- (1) 階層的高並列実行機構と高位合成ツール
- (2) マルチ FPGA 用高位合成ツールの開発
- (3) Crust-Core 型 HUB システム用高位合成ツールの開発

【代表的な原著論文情報】

1) Miho Yamakura, Ryousei Takano, Akram Ben Ahmed, Midori Sugaya, Hideharu Amano “A

Multi-tenant Resource Management System for Multi-FPGA Systems”, IEICE Trans. Information and Systems, Vol.E104-D, No.12, pp.2078–2088, Dec. 2021.

2) Yuya Nakazato, Motoki Amagasaki, Qian Zhao, Masahiro Iida, Morihiko Kuga, “Automation of Domain-specific FPGA-IP Generation and Test,” Proc. of International Symposium on Highly Efficient Accelerators and Reconfigurable Technologies (HEART 2021), No. 4, pp. 1-6, <https://doi.org/10.1145/3468044.3468048>, pp.1–6, June 2021.

3) Kouki Ozawa, Takahiro Hirofuchi, Ryousei Takano, Midori Sugaya, “fogcached: DRAM/NVMM hybrid KVS Server for Edge Computing” IEICE TRANSACTIONS on Information and Systems, Vol.E104-D, No.12, pp.2089–2096. Dec.2021.

4) Koutarou Yamamoto, Akihiro Fukuhara, Hiroaki Nishi, “Hardware Implementation of MQTT Broker and Precise Time Synchronization using IoT Devices”, IEEJ Transactions on Electronics, Information and Systems, Vol. 17, No.2, pp.209–217, Feb., 2022.

5) H.Suzuki, W.Takahashi, K.Wakabayashi, H.Amano, “A programming environment for multi-FPGA systems based on CyberWorkBench: an integrated design tool, Proc. HEART 2021, pp.1–6, June 2021.