

二次元機能性原子・分子薄膜の創製と利用に資する基盤技術の創出  
2016 年度採択研究代表者

2020 年度  
年次報告書

若林 整

東京工業大学 工学院／地球インクルーシブセンシング研究機構  
教授／機構長

二次元 TMDC 相補型 MISFETs の LSI プロセスによる性能向上と応用

## § 1. 研究成果の概要

二次元 TMDC 相補型 MISFETs の LSI プロセスによる性能向上と応用に取り組んでいる。すずかけ台グループはスパッタ法による TMDC 膜と FET 性能向上に取り組みスパッタ法および硫化プロセスによって形成した  $\text{MoS}_2$  膜の膜質向上を図った。300°C以下であればスパッタ成膜における RF パワーやターゲット基板間距離の最適化などによる膜質の向上により硫化後の  $\text{MoS}_2$  膜質が向上することが分かった。さらに移動度  $1,250 \text{ cm}^2/\text{V}\cdot\text{s}$  を確認済の PVD-ZrS<sub>2</sub> 膜についてアンバイポーラ動作ではあるが電子/正孔両極性 MISFETs の動作を確認した。これは PVD 成膜と硫化アニールに加えてデバイス作製プロセスを通した後においてもチャンネルのキャリア濃度を低減できたためだと考えられる。大岡山グループは TMDC デバイス評価・設計に取り組み PDMS 弾性膜と PMMA 膜を用いた独自の転写技術を駆使してトップゲート  $\text{MoS}_2$  MISFET の作製に成功した。特に PVA 膜によるキャリア生成により S/D 領域を n 型に低抵抗化することで n-MISFET 動作を実証し、ノーマリーオン特性ではあるものの On/Off 比の向上を実現した。US グループは TMDC デバイスマデリングに取り組み All-2D reconfigurable logic gate をモチーフにモデリングを行った。生田グループは、TMDC 膜評価および CVD による TMDC 成膜に取り組み、合金 TMDC 膜によるバンドギャップ制御技術として、DC バイアス法を用いた  $\text{MoS}_2/\text{MoTe}_2$  共スパッタと  $(i\text{-C}_3\text{H}_9)_2\text{Te}$  アニールにより、 $\text{MoS}_{2(1-x)}\text{Te}_{2x}$  膜を形成した。カルコゲン比率を  $x = 0.0\text{--}1.0$  に制御し、バンドギャップを  $0.8\text{--}1.4\text{eV}$  の幅で変調できることを確認した。今後これらの技術を集結することにより、高性能な IoT デバイスの実現を目指す。

## § 2. 研究実施体制

### (1) すずかけ台グループ

- ① 研究代表者: 若林 整 (東京工業大学 工学院、教授)
- ② 研究項目
  - TMDC 研究統括

### (2) 旧大岡山グループ(2020 年度よりすずかけ台に拠点を移動)

- ① 主たる共同研究者: 川那子 高暢 (東京工業大学 科学技術創成研究院、助教)
- ② 研究項目
  - TMDC デバイス評価・設計

### (3) US グループ

- ① 主たる共同研究者: Kaustav Banerjee (University of California, Santa Barbara, Electrical and Computer Engineering, Professor)
- ② 研究項目
  - TMDC device modeling

(4) 生田グループ

- ① 主たる共同研究者: 小椋 厚志 (明治大学 理工学部、教授)
- ② 研究項目
  - ・TMDC 膜評価および CVD

【代表的な原著論文情報】

- [1] Masaya Hamada, et al., "Hall-effect mobility enhancement of sputtered MoS<sub>2</sub> film by sulfurization even through Al<sub>2</sub>O<sub>3</sub> passivation film simultaneously preventing oxidation," JSAP/JJAP, 59, 10, 2020.
- [2] H. Tanigawa, et al., "Enhancement-mode accumulation capacitance-voltage characteristics in TiN/ALD-Al<sub>2</sub>O<sub>3</sub>/sputtered-MoS<sub>2</sub> top-gated stacks," JSAP/JJAP, 59, SMMC01, 2020.
- [3] Kentaro Matsuura, et al., "Normally-off sputtered-MoS<sub>2</sub> nMISFETs with TiN top-gate electrode all defined by optical lithography for chip-level integration," JSAP/JJAP, 59, 080906, 2020.
- [4] Masaya Hamada, et al., "ZrS<sub>2</sub> symmetrical-ambipolar FETs with near-midgap TiN film for both top-gate electrode and Schottky-barrier contact," JSAP/JJAP, 2021, 60 SBBH05.
- [5] Shinya Imai, et al., "Importance of crystallinity improvement in MoS<sub>2</sub> film by compound sputtering even followed by post sulfurization," JSAP/JJAP 2021, 60, SBBH04-1.
- [6] Satoshi Igarashi, et al., "Self-aligned-TiSi<sub>2</sub> bottom contact with APM cleaning and post-annealing for sputtered-MoS<sub>2</sub> film," JSAP/JJAP 2021, 60, SBBH10-1.
- [7] Wei Cao, Jae Hwan Chu, Kamyar Parto and Kaustav Banerjee, "A mode-balanced reconfigurable logic gate built in a van der Waals strata," npj 2D Materials and Applications volume 5, Article number: 20 (2021).
- [8] Dujiao Zhang; Chao-Hui Yeh; Wei Cao; Kaustav Banerjee, "0.5T0.5R—An Ultracompact RRAM Cell Uniquely Enabled by van der Waals Heterostructures," IEEE Transactions on Electron Devices, Volume: 68, Issue: 4, April 2021
- [9] Y. Oyanagi, Y. Hibino, N. Sawamoto, H. Wakabayashi, and A. Ogura, "Enlargement of grain size for MoS<sub>2</sub> film fabricated by RF magnetron sputtering with additional DC bias by optimization of deposition parameters and its evaluation with Raman spectroscopy", Japanese Journal of Applied Physics 59, 065502-1-8 (2020).
- [10] Yusuke Hibino, Kota Yamazaki, Yusuke Hashimoto, Yosuke Otsuka, Naomi Sawamoto, Hideaki Machida, Masato Ishikawa, Hiroshi Sudoh, Hitoshi Wakabayashi, and Atsushi Ogura, "The Electronic and Physical Structure Evaluation of MoS<sub>2(1-x)</sub>Te<sub>2x</sub> Alloy Fabricated with Co-Sputtering and Post-Deposition Annealing in Chalcogen Ambient", ECS Journal of Solid State Science and Technology, 9 093018-1-5 (2020)

- [11] T. Kawanago, T. Matsuzaki, S. Oda, “Transfer printing of gate dielectric and carrier doping with poly(vinyl-alcohol) coating to fabricate top-gate molybdenum disulfide field-effect transistors”, Japanese Journal of Applied Physics, vol. 59, p. 120903, 2020.