

新たな光機能や光物性の発現・利活用を基軸とする
次世代フォトニクスの中盤技術
2015年度採択研究代表者

2019年度 実績報告書

納富 雅也

日本電信電話(株)NTT 物性科学基礎研究所
センター長

集積ナノフォトニクスによる超低レイテンシ光演算技術の研究

§ 1. 研究成果の概要

本研究プロジェクトでは、光の伝搬速度で実行可能な光速演算を利用した、CMOS 回路と協調動作が可能な超低レイテンシ光アクセラレータ(Photonic Accelerator, PAXEL)の実現を目指して、同演算方式を実装する光回路を考案、設計し、この回路を集積ナノフォトニクス技術を用いて試作し、動作を実証するとともに、PAXEL 技術の将来技術予測を行うことを目的としている。

本年度は、最終年度に向けて複数の重要な技術開発を行った。まず、PAXEL において重要な技術である光電変換に関して大きな進展があった。これまで当プロジェクト内で開発してきた超低キャパシタンス化技術を複合的に用いた光トランジスタの動作実証を、Nature Photonics 誌に発表した。同時に NTT と JST 共同でプレスリリースを行い、各種メディアで紹介された。同技術に関しては、低キャパシタンス化により受光器の感度が大幅に向上することも実験的に実証し、論文発表を行った。

また、我々は光演算を超低遅延化できる手法として、光の干渉を利用する方法を検討してきたが、本年度は、Si フォトニクスを用いた超小型分岐素子 (Ψ ゲート) により、光の干渉によりさまざまなブール演算が実行できることを実証し、Communication Physics 誌に論文発表し、合わせて NTT と JST の共同でプレスリリースを行い、この成果も各種メディアで紹介された。同技術の応用先として、光によるデジタル・アナログ変換や光 IQ 変調器などを提案し、これら技術により PAXEL の入力部における遅延を大きく縮小できる可能性を見出した。

PAXEL の根幹部は、大規模なマトリクス型光回路で構成されるが、このマトリクス回路の多数の光素子の調整が一つの鍵となる。本年度は、この回路調整を bacteria foraging algorithm と呼ばれる方法を用いて行えることを実証し、論文発表を行った。本手法は、幅広く PAXEL 演算回路の中で用いることが可能と考えている。また、集積化技術に関しては、最終年度のデモに向けて、各要素デバイスの開発、制御、測定技術の開発を行った。

回路技術としては、本年度はデジタルとアナログを組合せて積和演算を行う光回路を複数検討した。前年度に提案した部分積を用いた光乗算器を用いて積和演算を行う手法、対数を用いた近似乗算を用いて積和演算を行う手法、さらには波長分割多重方式と光によるアナログ加算を併用する積和演算手法について、それぞれ研究開発を行い、結果を国際会議等で発表した。また、同積和演算技術をニューラルネットワークに適用する応用についても検討を開始した。ニューラルネットワーク応用としては、活性化関数を持たないマトリクス型光回路による線形変換のみで一定の精度を持つニューラルネットワーク演算(分類操作)ができることを実証し、国際会議で発表した。

アーキテクチャ技術としては、マトリクス型光回路を用いた光積和演算法を仮定し、光電融合のニューラルネットワークプロセッサのアーキテクチャ開発を行った。具体的には、比較的小規模の光積和演算器と電気メモリを組合せて、大規模なニューラルネットワーク演算を実行するアーキテクチャを提案し、その演算性能を定量的に評価するプログラムを開発した。また、前年度に提案した光微分を利用したニューラルネットワーク学習や光パルスの遅延を用いた光レースロジックの二つの手法に関して、さらに具体的なアーキテクチャ設計を行った。

【代表的な原著論文】

1. K. Nozaki, S. Matsuo, T. Fujii, K. Takeda, A. Shinya, E. Kuramochi, and M. Notomi, "Femto-farad optoelectronic integration demonstrating energy-saving signal conversion and nonlinear functions", *Nature Photonics*, vol. 13, pp. 454-459, 2019
2. Shota Kita, Kengo Nozaki, Kenta Takata, Akihiko Shinya, and Masaya Notomi, "Ultrashort low-loss Ψ gates for linear optical logic on Si photonics platform," *Commun. Phys.* 3, 33 (2020).
3. Guangwei Cong, Noritsugu Yamamoto, Takashi Inoue, Makoto Okano, Yuriko Maegami, Morifumi Ohno, and Koji Yamada, "Arbitrary reconfiguration of universal silicon photonic circuits by bacteria foraging algorithm to achieve reconfigurable photonic digital-to-analog conversion," *Optics Express* Vol. 27, Issue 18, pp. 24914-24922, 2019

§ 2. 研究実施体制

(1)「NTT」グループ

- ① 研究代表者: 納富 雅也 (日本電信電話(株)NTT 物性科学基礎研究所 センタ長)
- ② 研究項目
 - ・低遅延ナノフォトニクス素子及び集積技術の開発
 - ・新現象を利用した超低遅延化の追究
 - ・超低レイテンシ演算回路・システムの原理検証実験

(2)「名大」グループ

- ① 主たる共同研究者: 石原 亨 (名古屋大学大学院情報学研究科 教授)
- ② 研究項目
 - ・超低遅延演算回路の提案・設計
 - ・超低レイテンシ演算回路・システムの原理検証実験

(3)「京大」グループ

- ① 主たる共同研究者: 塩見 準 (京都大学大学院情報学研究科 助教)
- ② 研究項目
 - ・超低遅延回路の設計技術提案
 - ・超低レイテンシ演算回路・システムの原理検証実験

(4)「九大」グループ

- ① 主たる共同研究者: 井上 弘士 (九州大学大学院システム情報科学研究院 教授)
- ② 研究項目
 - ・超低レイテンシ光電システムアーキテクチャの開発
 - ・超低レイテンシ演算回路・システムの原理検証実験

(5)「産総研」グループ

- ① 主たる共同研究者: 山田 浩治
(産業技術総合研究所 電子光技術研究部門 研究グループ長)
- ② 研究項目
 - ・Si 低遅延光ゲート集積化技術の研究
 - ・超低レイテンシ演算回路・システムの原理検証実験