二次元機能性原子・分子薄膜の創製と利用に資する基盤技術の創出 平成 28 年度採択研究代表者 2018 年度 実績報告書

若林 整

東京工業大学工学院 教授

二次元 TMDC 相補型 MISFETs の LSI プロセスによる性能向上と応用

## §1. 研究成果の概要

二次元 Transition-Metal Di-Chalcogenide (TMDC)相補型 MISFETs の LSI プロセスによる性能向上と応用に向けて、すずかけ台 G はスパッタ法による TMDC 成膜とデバイス化に取り組んでいる。特に、 $400^{\circ}$ C 高温 UHV-RF マグネトロンスパッタと気相硫黄中  $700^{\circ}$ C 硫化熱処理により形成した原子層状  $MoS_2$  膜をチャネルとした TiNトップゲート nMISFET のノーマリーオフ動作に成功した。 $MoS_2$  成膜に続けて  $Al_2O_3$  単層ゲート絶縁膜で表面を保護することや、活性領域側壁 SiN 保護膜、 $MoSi_2$ ソース・ドレイン電極が特徴であり、電界効果移動度は 0.1 cm²/V-s と低いものの、しきい値電圧制御にはチャネル不純物濃度低減とプロセスインテグレーション技術が重要であることが分かり、さらなる高性能化に寄与する成果であると考えられる。またこの成果を基礎として、スパッタ  $ZrS_2$  膜を気相硫黄アニールすることにより Hall 効果移動度 1,250 cm²/V-s を達成した。また大岡山 G は TMDC デバイス評価・設計に取り組んでいる。特に 2018 年度は、Poly Di-Methyl-Siloxane (PDMS)弾性膜を用いた独自の <math>Transfer printing 技術を用いて、 $SiO_2$  膜上の  $MoS_2$  膜の上に  $Al_2O_3$  ゲート絶縁膜を形成し、Fyプゲート Al 電極を形成することで、比較的低い S 値 F 120 mV/dec.と、比較的高い電界効果移動度 F 3 cm²/V-s を実証した。

次に US グループは TMDC device modeling に取り組んでいる。特に 2018 年度は、各グループの材料特性や電気特性の向上に関するコンサルティングを通じて研究推進に貢献した。

次に生田グループは、TMDC 膜評価および CVD による TMDC 成膜に取り組んでいる。特に 2018 年度は、まず MOCVD 技術として、有機プリカーサ i- $Pr_2DADMo(CO)_3$ と(t- $C_4H_9$ ) $_2S_2$  用いて、440°C ではあるが結晶性の高い  $MoS_2$  を成膜できることを示した。一方、DC バイアススパッタ を用いて、結晶性が向上するだけでなく、S/Mo 比が 2となる  $MoS_2$  膜を成膜できることを実証した。 またその DC バイアス  $MoS_2$ /WS $_2$  共スパッタ法により  $Mo_1$ - $_x$ W $_x$ S $_2$  膜を成膜し、遷移金属の構成比率によりバンド構造を変調できることを示した。 さらに、 $MoS_2$ /MoTe $_2$  共スパッタと(i- $C_3H_9$ ) $_2$ Te  $_2$  一ルにより  $MoS_2$ (1- $_x$ )Te $_2$ x 膜を形成し、カルコゲンの構成比率によりバンド構造を変調できることを示した。

今後、これらの技術を集結することにより、 高性能な IoT デバイスへの応用を目指す。

## 【代表的な原著論文】

- 1. Kentaro Matsuura, Jun'ichi Shimizu, Mayato Toyama, Takumi Ohashi, Iriya Muneta, Seiya Ishihara, Kuniyuki Kakushima, Kazuo Tsutsui, Atsushi Ogura, and Hitoshi Wakabayashi, "Sputter-Deposited-MoS<sub>2</sub> nMISFETs With Top-Gate and Al<sub>2</sub>O<sub>3</sub> Passivation Under Low Thermal Budget for Large Area Integration," IEEE J-EDS, v. 6, i. 1, p. 1251, 2018.
- 2. Wei Cao, Junkai Jiang, Xuejun Xie, Arnab Pal, Jae Hwan Chu, Jiahao Kang and Kaustav Banerjee, "2-D Layered Materials for Next-Generation Electronics: Opportunities and Challenges," IEEE Transactions on Electron Devices, Vol. 65, No. 10, Oct. 2018, p. 4109.
- 3. Yusuke Hibino, Seiya Ishihara, Naomi Sawamoto, Takumi Ohashi, Kentaro

Matsuura, Hideaki Machida, Masato Ishikawa, Hiroshi Sudoh, Hitoshi Wakabayashi, and Atsushi Ogura, "Investigation on  $Mo_{1-x}W_xS_2$  fabricated by co-sputtering and post-deposition sulfurization with  $(t\text{-}C_4H_9)_2S_2$ ," Jpn. J. Appl. Phys., vol. 57, No. 6S1, 06HB04, 2018.

## § 2. 研究実施体制

- (1)「すずかけ台」グループ
  - ① 研究代表者:若林 整 (東京工業大学工学院 教授)
  - ② 研究項目
    - ·TMDC 研究統括
- (2)「大岡山」グループ
  - ① 主たる共同研究者:川那子 高暢 (東京工業大学科学技術創成研究院 助教)
  - ② 研究項目
    - TMDC デバイス評価・設計
- (3)「US」グループ
  - ①主たる共同研究者: Kaustav Banerjee (University of California, Santa Barbara, Electrical and Computer Engineering, Professor)
  - ② 研究項目
    - •TMDC device modeling
- (4)「生田」グループ
  - ① 主たる共同研究者:小椋 厚志 (明治大学理工学部 教授)
  - ② 研究項目
    - ・TMDC 膜評価および CVD