

二次元機能性原子・分子薄膜の創製と利用に資する基盤技術の創出
平成 26 年度採択研究代表者

H28 年度
実績報告書

鳥海 明

東京大学大学院工学系研究科
教授

二次元界面場により創出される新規材料物性の機能化

§ 1. 研究実施体制

(1) 「鳥海」グループ

- ① 研究代表者: 鳥海 明 (東京大学大学院工学系研究科, 教授)
- ② 研究項目
 - ・強誘電体 HfO_2 薄膜の研究
 - ・負性容量効果および金属絶縁体転移効果の研究
 - ・機能性トンネル接合の研究

(2) 「右田」グループ

- ① 主たる共同研究者: 右田 真司 (産業技術総合研究所 ナノエレクトロニクス研究部門 主任研究員)
- ② 研究項目
 - ・強誘電体 HfO_2 -FET の動作実証
 - ・負性容量効果トランジスタの検証

§ 2. 研究実施の概要

・強誘電体 HfO_2 薄膜の研究

HfO_2 に対するドーピング効果による強誘電性の発現に関して、ドーパントの種類、濃度などを系統的に変化させた研究を続けているが、ドーピング種による違いとドーピングによらない一般性があることが判明してきた。前者はドーピングのイオン性と結合性によって最適なドーパントの種類によって最適な濃度に差があることを示し、後者は多相を持つ HfO_2 の結晶相の変化に対する応答の一般性から来ているものと考えられる。(Lun Xu et al., IEDM (2016) p.608.)

・負性容量効果および金属絶縁体転移効果の研究

負性容量に関しては世界的にも原理的な部分で多くの議論がなされているが、現在もっとも精度高く負性容量の効果をさぐる手段として、ゲート絶縁膜の誘電率の非線形効果と半導体中のキャリアのドリフト・拡散モデルを自己無撞着に計算できるシミュレーターを開発し、フィン型トランジスタのゲートに適用し性能予測を行った。FET においてはソースからドレインに沿ったポテンシャル勾配が強誘電体に直接作用すると負性容量効果が不安定になるので、図1に示す中間メタルゲート(IMG)層の挿入が効果的であることが確認された。これを利用した場合、従来型トランジスタと比較して、消費エネルギーの大幅な低減が期待できることが分かった。さらに IMG 層の挿入は短チャネル効果を抑制することも新たに明らかになった。

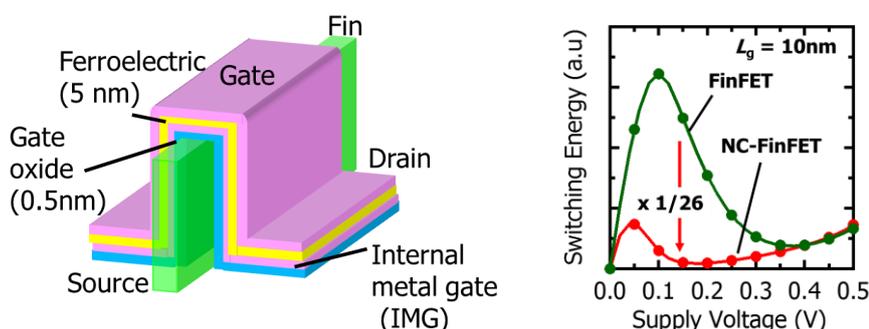


図1 (a) 負性容量効果の計算に用いたフィン型トランジスタの模式図。中間メタルゲート(IMG)が鍵。(b) 負性容量効果はスイッチエネルギーを大幅に低減。

VO_2 に関する金属絶縁体転移については、昨年度まで 3 端子制御の研究を進めてきたが今年度からは並行して 2 端子デバイスの研究も開始した。 VO_2 はもともと極めて非線形な電気特性を持つので、2 端子でも十分に機能性を発揮できると考えられるためである。 VO_2 を 2 端子デバイスとした時の電流-電圧特性は図 2 のようになる。H28 年度は、この特性を最大限、機能として生かすべくニューロモルフィック系デバイスへの応用を考えた提案を行うことができた。

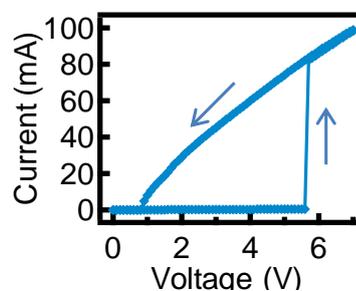


図2. VO_2 の 2 端子電流電圧特性。ヒステリシスを示すが $V=0$ での不揮発性はない。

・機能性トンネル接合の研究

ヘテロ PN 接合形成に関しては、界面の格子ミスマッチ解消が重要であるが、界面層に主に SiO_x からなる界面層の存在を突き止め、これがヘテロ界面におけるミスマッチを緩和していることがわかった。現時点ではこの界面相を制御できていないが、これを克服することによってヘテロ界面をボンディングで制御することが可能になると言える。

Ferroelectric tunneling junction に関しては、メモリー機能は明確にあり面積依存性がないうことからフィラメント伝導ではないことが判明したが、数 nm 厚 HfO₂ が実際に強誘電体になっているのか、PFM による評価が直接的な証明にならないことが次第にわかってきたこともあり慎重に議論を進めている。

さらに極薄メタル層の導入による n 型 Ge 基板上的強い Fermi-level Pinning をショットキー特性の反転というところまで大きく特性を変えることに成功した。FLP に関しては以前より研究してきたことであるが、今回は界面制御ということから大きな進展をみせた。

代表的な原著論文

- 1) L. Xu et al., , T. Nishimura, S. Shibayama, T. Yajima, S. Migita, and A. Toriumi, "Ferroelectric phase stabilization of HfO₂ by nitrogen doping", Applied Physics Express **9**, 091501 (2016).
- 2) H. Ota, S. Migita, J. Hattori, K. Fukuda, and A. Toriumi, "Structural advantages of silicon-on-insulator FETs over FinFETs in steep subthreshold-swing operation in ferroelectric-gate FETs," Jpn. J. Appl. Phys. **56**, 04CD10 (2017).
- 3) T. Nishimura, T. Yajima, and A. Toriumi, "Reexamination of Fermi level pinning for controlling Schottky barrier height at metal/Ge interface", Applied Physics Express **9**, 081201 (2016).