

「素材・デバイス・システム融合による革新的ナノエレクトロニクスの創成」
平成 26 年度採択研究代表者

H28 年度 実績報告書

橋本 昌宜

大阪大学大学院情報科学研究科
教授

ビアスイッチの実現によるアルゴリズム・処理機構融合型コンピューティングの創出

§ 1. 研究実施体制

(1) 「テスト」グループ

- ① 研究代表者: 橋本 昌宜 (大阪大学大学院情報科学研究科、教授)
- ② 研究項目
 - ・スニークパス問題の数学的検証

(2) 「ビアスイッチ・動作合成」グループ

- ① 主たる共同研究者: 杉林 直彦 (日本電気株式会社 グリーンプラットフォーム研究所、シニアマネージャー)
- ② 研究項目
 - ・ビアスイッチの研究開発
 - ・簡単なベンチマークアプリケーションの準備と動作合成に求められる機能の予備調査

(3) 「アーキテクチャ」グループ

- ① 主たる共同研究者: 密山 幸男 (高知工科大学システム工学群、准教授)
- ② 研究項目
 - ・配線構造検討のための評価環境の構築
 - ・機械学習向けアクセラレータのアーキテクチャ検討

(4) 「回路」グループ

- ① 主たる共同研究者: 小野寺 秀俊 (京都大学大学院情報学研究科、教授)
- ② 研究項目
 - ・目標エネルギー効率実現性評価

(5)「マッピング」グループ

① 主たる共同研究者:越智 裕之 (立命館大学情報理工学部、教授)

② 研究項目

- ・ツール開発に必要な課題の抽出、特にビアスイッチが敷き詰められる BEOL 層とトランジスタが敷き詰められる FEOL 層の面積が共に最大限有効活用されるための条件の予備検討
- ・混合粒度再構成可能アーキテクチャのための初期配置アルゴリズムの改良
- ・ビアスイッチを用いた細粒度プログラマブルロジックに特化したテクノロジマッピングアルゴリズムの開発

§ 2. 研究実施の概要

本研究では、IoT(Internet of Things)に代表される組み込み用途において、専用ハードウェア化による高いエネルギー効率、ソフトウェア実装と同等の設計生産性、低い NRE(Non-recurring Expense)コストのすべてを実現する新たなアルゴリズム・処理機構融合型コンピューティングを創出し、その実現に不可欠な新ナノデバイスとしてビアスイッチを開発する。

上記の目的の実現に向け、平成 28 年度はビアスイッチを用いたクロスバーの実証とアーキテクチャの性能評価に注力し、以下の研究項目を実施した。

ビアスイッチデバイスの開発

- バリスタ性能の向上とビアスイッチクロスバーの試作 (ビアスイッチ Gr)

平成 27 年度に初期動作実証したビアスイッチについて、65nm の銅配線上に大規模 (50x20) クロスバースイッチを設計および試作し、プログラムと信号伝達の実証を行った(図 1)[1]。ビアスイッチに用いるバリスタの非線形整流特性を SiN の組成調整と薄膜化によって改善した[1]。

- スニークパス問題の数学的検証 (テスト Gr)

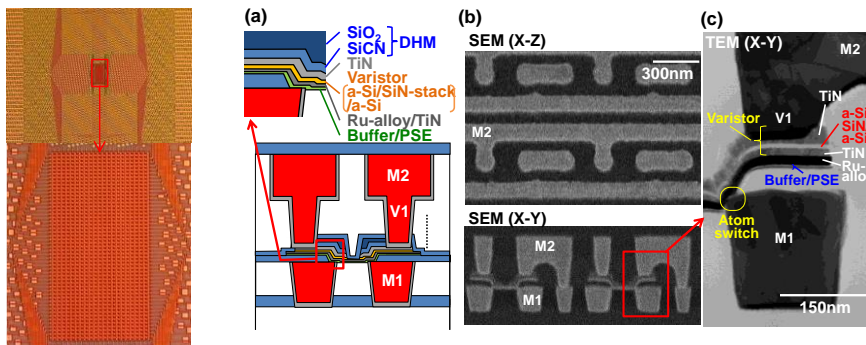


図 1: 試作した 50x20 クロスバーとビアスイッチ断面図

高エネルギー効率アーキテクチャの開発

- テクノロジマッピング、配置、配線 CAD の進化とマッピング評価 (マッピング Gr)

提案する混合粒度アーキテクチャならびに双方向配線アーキテクチャに対応した設計フローを開発し[3]、提案アーキテクチャの効果を評価した。従来アーキテクチャに対して必要な面積が 1/4 に削減可能であることを示した[2]。

- 機械学習向けアクセラレータの基本設計 (アーキテクチャ Gr)
- パイプライン合成の柔軟化、メモリの自動並列化 (動作合成 Gr)
- クロスバー/細粒度論理ブロックの設計と試作 (回路 Gr)

○代表的な論文

[1] N. Banno, et al., “50x20 Crossbar Switch Block (CSB) with Two-Varistors (a-Si/SiN/a-Si) selected Complementary Atom Switch for a highly-dense Reconfigurable

Logic," IEDM Tech. Dig., pp.424-427, 2016.

[2] J. Hotate, et al., "A Highly-Dense Mixed Grained Reconfigurable Architecture with Overlay Crossbar Interconnect Using Via-Switch," Proc. FPL, 2016.

[3] T. Kishimoto, et al., "Range Limiter Using Connection Bounding Box for SA-based Placement of Mixed-grained Reconfigurable Architecture," IEICE Transactions on Fundamentals. E99-A, no. 12, pp. 2328-2334, Dec. 2016.