

2024 年度年次報告書

情報担体を活用した集積デバイス・システム

2021 年度採択研究代表者

小野 輝男

京都大学 化学研究所
教授

3 次元磁気メモリの開発

主たる共同研究者:

岡本 好弘 (愛媛大学 大学院理工学研究科 教授)

葛西 伸哉 (物質・材料研究機構 磁性・スピントロニクス材料研究センター グループリーダー)

加藤 剛志 (名古屋大学 未来材料・システム研究所 教授)

高村 陽太 (東京科学大学 工学院 助教)

本多 周太 (関西大学 システム理工学部 准教授)

本間 敬之 (早稲田大学 理工学術院 教授)

山田 啓介 (岐阜大学 工学部 准教授)

研究成果の概要

提案する 3 次元磁気メモリは、3 次元フラッシュメモリである 3D-NAND 同様に、ビットラインとワードラインの交点に柱が存在する構造を持つ^{1,2)}。3D-NAND では、1 本の柱に多数のゲートが付属することでセルを構成し、各セルに電氣的に情報を蓄える。これに対し、提案メモリでは、1 本の柱が磁気異方性の大きい記録層(緑)と磁気異方性の小さい磁壁層(黄)の多層構造の人工強磁性体で構成され、記録層の磁化方向がビット情報に対応する。したがって、提案メモリは 1 本の柱につき記録層の数だけビット数を持つ 3 次元メモリである。

提案する 3 次元磁気メモリ実現の鍵となるのは、情報書き込み、情報シフト、情報読み出し、および製造プロセスである。この中で、MTJ による情報読み出しは MRAM 技術を利用できる。SOT による情報書き込みも 3 端子 MRAM で実証されているが、記録層/磁壁層からなる人工強磁性体への適用は開発課題となる。人工強磁性体中の電流駆動磁壁移動は、研究代表者らがシミュレーションで確認しているが^{1,2)}、実デバイスでの実証が必要となる。製造プロセスでは、柱構造の作製が鍵となるが、本研究では、スパッタ製膜した薄膜からの微細加工による製造プロセスと高アスペクト比ホールへのめっき製造プロセスを検討する。さらに、本研究では、シミュレーションによる最適化および信号処理技術開発も行う。

今年度の研究成果概要は以下の通りである。スパッタ膜からドライプロセスで作製した記録層/磁壁層/記録層からなるデバイスにおいてビットシフトを実証した³⁾。固定層から STT アシストを加えた場合の SOT 書き込みを Co/Pd 系積層フェリ型メモリ層に対して行い、STT アシスト電流の向きによりアシスト効率が異なることを明らかにした。⁴⁾また、固定層からではなく、常に下部電極から上部電極へ電子が流れる STT アシスト SOT 書き込みを Co/Pd 系メモリ層に対して行い、無磁場での SOT 磁化反転を実証した。均質な層成長が実現できるパルスめっき法を導入し、Pt 層上の CoPt メッキ膜の薄層化を行い CoPt 層に SOT が作用することを実証した。さらに低磁場と高磁場下での二次高調波 Hall 測定を組み合わせ、熱電効果を除去して評価を行い、SOT による有効磁場の定量評価を行った。これらの知見をもとにめっき磁性膜において SOT 磁化反転特性を初めて観測することに成功した。Co-Pt めっき薄膜 2 nm を作製し、構造評価から、面内方向の結合距離が面直方向に比べ大きいことに加え、Co-Co 結合が面内方向に多く分布していることが示唆された。さらなる磁気特性向上化につながる結果を示した⁵⁾。めっき技術により細孔テンプレート内に単層磁性柱と二種の異なる金属からなる磁性柱を作製し、物性評価と磁気特性評価を実施した^{6,7)}。3 次元磁気メモリシミュレーションによる情報の書き込み、記録再生における信号処理方式の考案を行った。磁気シミュレーションでは、磁性柱のパラメータとして実験グループで観測された値を導入しより、より実験に近いシミュレーションを可能にした。連続した磁壁の書き込みシミュレーションでは磁壁の書き込みが遅延されることがや、柱下部で磁壁が一時停止し上部へ進まないエラーがみられた。磁壁が複数の多層膜にまたがるのが原因の一つであり、電流を一時停止させ磁壁形状を緩和することでエラーを軽減可能なことを明らかにした。3 次元磁気メモリシミュレーションの結果に基づいた磁壁移動変動が標準偏差 σ_{DW} の正規分布に従う確率モデルを用いてロングピラー(512 ビット/ピラー)およびショートピラー(8 ビット/ピラー)からなる 3 次元メモリに対して誤りを訂正した結果、ロングピラー、ショートピラーメモリでそれぞれ、 $\sigma_{DW} \leq 0.042, 0.066$ であれば誤りなく再生できることが明らかとなった。

【引用した原著論文情報】

- 1) “Low Current Driven Vertical Domain Wall Motion Memory with an Artificial Ferromagnet”, J. Magn. Soc. Jpn. Vol. 45, 6, 2021
- 2) “High thermal stability and low driven current achieved by vertical domain wall motion memory with artificial ferromagnet”, Appl. Phys. Express vol. 14, 023001, 2021
- 3) “Data-Writing and Shifting Processes Toward a Vertical Domain Wall Motion Memory”, Feifan Ye, Heechan Jang, Yoichi Shiota, Hideki Narita, Ryusuke Hisatomi, Shutaro Karube, Satoshi Sugimoto, Shinya Kasai, and Teruo Ono, IEEE Transactions on Magnetics; 10.1109/TMAG.2025.3556016
- 4) "Field-Free switching of Antiferromagnetically Coupled Co/Pd-Based perpendicular multi-layer via combined spin torques", Da Pan, Ryota Yabushita, Daiki Oshima, Takeshi Kato, J. Magn. Mater. Vol. 618, 172872, 2025.
- 5) “Electrodeposition and Microstructural Characterization of CoPt Ultrathin Films with Perpendicular”, Rippei Suzuki, Mikiko Saito, Daiki Oshima, Takeshi Kato, Kaoruho Sakata, Kenta Amemiya, Takayuki Homma, Electrochimica Acta, **523**, 145972, 2025.
- 6) “Optimizing preparation conditions and characterizing for $\text{Co}_x\text{Pt}_{1-x}$ alloy cylindrical nanowires fabricated by electrodeposition on nanoporous polycarbonate membranes”, Natsuko Oguchi, Mikiko Saito, Takayuki Homma, Takeshi Kato, Teruo Ono, Mutsuhiro Shima, and Keisuke Yamada, J. Magn. Mater. Vol. 604, 172159, 2024
- 7) “Artificial control of layer thickness in Co-Pt alloy multilayer nanowires fabricated by dual-bath electrodeposition in nanoporous polycarbonate membranes”, Rio Kawana, Natsuko Oguchi, Daiki Oshima, Michiyuki Yoshida, Takashi Sugiura, Mikiko Saito, Takayuki Homma, Takeshi Kato, Teruo Ono, Mutsuhiro Shima, and Keisuke Yamada, Appl. Phys. Express Vol. 18, 033002, 2025