

2023 年度年次報告書

ナノ物質を用いた半導体デバイス構造の活用基盤技術

2023 年度採択研究代表者

富岡 克広

北海道大学 大学院情報科学研究院
准教授

縦型半導体ナノワイヤアレイ量子集積回路基盤技術の創成

主たる共同研究者：

井上 弘士（九州大学 大学院システム情報科学研究院 教授）

浜屋 宏平（大阪大学 大学院基礎工学研究科 教授）

研究成果の概要

本提案は、新構造素子を3次元状に集積した立体構造を作製し、非熱電子キャリアを主体とした新たな集積アーキテクチャの基盤技術を探求することで、従来の集積回路の消費電力を9割以上削減する新たな立体量子集積回路応用の展開を図る。

2023年度は当初の計画通り、高融点金属マスク上の化合物半導体ナノワイヤ異種集積技術の確立、新型トランジスタの作製プロセス技術の確立、半導体ナノワイヤ/ホイスラー合金薄膜ヘテロ成長技術、立体集積システム実現へ向けたアーキテクチャ探求について研究を実施した。

まず、高融点金属/絶縁膜の多層構造を有した金属マスク上の III-V 化合物半導体ナノワイヤの集積技術を確認し、縦型ゲートアラウンド(VGAA)型トランジスタの素子動作を実証した。さらに、マルチモードトランジスタ素子の要素技術となる p-SOI(111)上の InAs, InGaAs ナノワイヤ集積技術を確認し、p 型 SOI/InAs ヘテロ接合 VGAA-トンネル FET(TFET)を試作した。素子動作について、SOI 基板の導入で、MOSFET のサブスレッショルド係数(SS)の理論限界(60 mV/dec)に対して、最小 SS を 37 mV/dec まで急峻化できることを実証した。動作再現性は 50%程度であり、集回路応用として課題の検討を要す。また、分子線エピタキシー(MBE)法を用いて GaAs 上のハーフメタル強磁性ホイスラー合金について、100°C 以下の低温成長工程を検討した。GaAs 上の強磁性体薄膜の評価は、ナノワイヤとの融合の展開に重要な位置づけである。さらに、VGAA-TFET 論理ゲート構造を考案し知財化するとともに、VGAA-TFET による NOT~1bit 全加算器までの論理ゲート構築と、周辺回路・信号伝搬経路長が回路性能に寄与する影響を明らかにした。これは本研究で探索する VGAA-TFET デバイスを用いた集積回路設計の基盤技術であり、今後の研究推進に大きく寄与する知見を得ることができた。

【代表的な原著論文情報】

- 1) H. Gamo, C. Lian, J. Motohisa, K. Tomioka: “Selective-area growth of vertical InGaAs/GaSb core-shell nanowires on silicon and dual switching properties” ACS Nano 17, pp. 18346 (2023).
- 2) Katsuhiro Tomioka “Complementary switch element” US Patent 11,972,985