

## 研究課題別中間評価結果

1. 研究課題名： 極低消費電力集積回路のためのトンネルMOSFETテクノロジーの構築
2. 研究代表者： 高木 信一（東京大学大学院工学系研究科 教授）
3. 中間評価結果

本研究課題は、CMOSと比較して低電圧動作により集積回路の消費電力を大きく低減できるバンド間トンネル型FET(TFET)を、スイッチング特性(S値)60mV/桁(CMOSの理論限界値)以下の達成を目標に、開発するものである。また本研究では、実用的で高性能のデバイス技術を開発すると共に、TFETの設計技術や回路技術を構築し、0.3V以下で動作する極低消費電力のシステムの実現を目指している。

本課題のデバイスに関する研究は学問的水準が非常に高く、世界的にも第一線の研究であり、Geソース/ひずみSiヘテロ構造TFETで $S=29\text{mV/桁}$ を実証するとともに、Zn拡散による急峻接合の実現や量子井戸チャネルと薄膜EOTを用いて $S=55\text{mV/桁}$ を達成するなど、化合物系TFETに関して重要な成果を上げている。また、基板貼り合わせ技術や縦型化合物TFETなど、当初計画にない成果も上げている。一方シリコン系では、当初の試作計画が、プロジェクトの外的要因により見直した影響等により、目標のS値が実現できていない。

そのため、デバイスの知見を基に、デバイス・回路シミュレーションの有効な使い方等を含めた新たな中間計画を立案し、最終デモに向け研究を加速することで、実践的な成果を上げることができると考える。

本研究課題の解決に産業界は切実な期待があり、成果は、直接的かつ強力な産業インパクトを持っている。また、これにとどまらず基礎的な物性や材料創成やデバイスの回路設計など、基礎研究から実証まで広範な成果を創出し、ナノエレクトロニクスの発展および科学技術イノベーションに貢献するものと期待する。